DNEVNIK

# 24.7.

### Nekaj o CPLD in FPGA

<https://www.ece.uic.edu/~dutt/courses/ece465/lect-notes/CPLD-FPGA-Intro.pdf>

<http://pldworld.org/html/technote/intro.cpld.fpga.design.pdf>

### VHDL

<http://www.srmuniv.ac.in/ramapuram/sites/ramapuram/files/EC308.pdf>

<http://lniv.fe.uni-lj.si/vhdl/vhdl_faq.html>

## 25.7.

### ISE 14.7

Vzpostavil povezavo med programatorjem DLC9LP (Xilinx), dev. boardom in računalnikom.

Postopek programiranja z **ISE 14.7:**

* Napišemo program (**New source**> **VHDL Module**) to nam postavi osnovno konstrukcijo in initalizacijo spremenljivk.
* Naredimo **.ucf** datoteko. (**New source**> **Implementation Constraints File) Datoteka pove, katere spremenljivke so povezane s katerimi pini.**

**Edit> Preferences > Editors**  pod razdelkom  **ISE General**. Nato izberemo  **PlanAhead (FPGA) / Pace (CPLD)**. S tem nastavimo to, da bomo **.ucf** datoteko nastavljali y grafičnim vmesnikom (lažje, prihrani čas saj ni treba šteti pinov).

* **Nato pa z iMPACT naložimo program na dev. Board. Desni klik na** **Manage Configuration Project (iMPACT)** > **Run**. Tretja ikona iz leve > **Launch wizard**. Nato nam program prepozna programator in dev. board, nato pa izberemo datoteko, ki jo bomo naložili **.jed**. Desni klik na ikono mikrokontrolerja in izberemo **Program**.

Celoten postopek je zelo dobro razložen na <https://startingelectronics.org/software/xilinx/starting-xilinx-CPLD-project-ISE/> (25.7.2017)