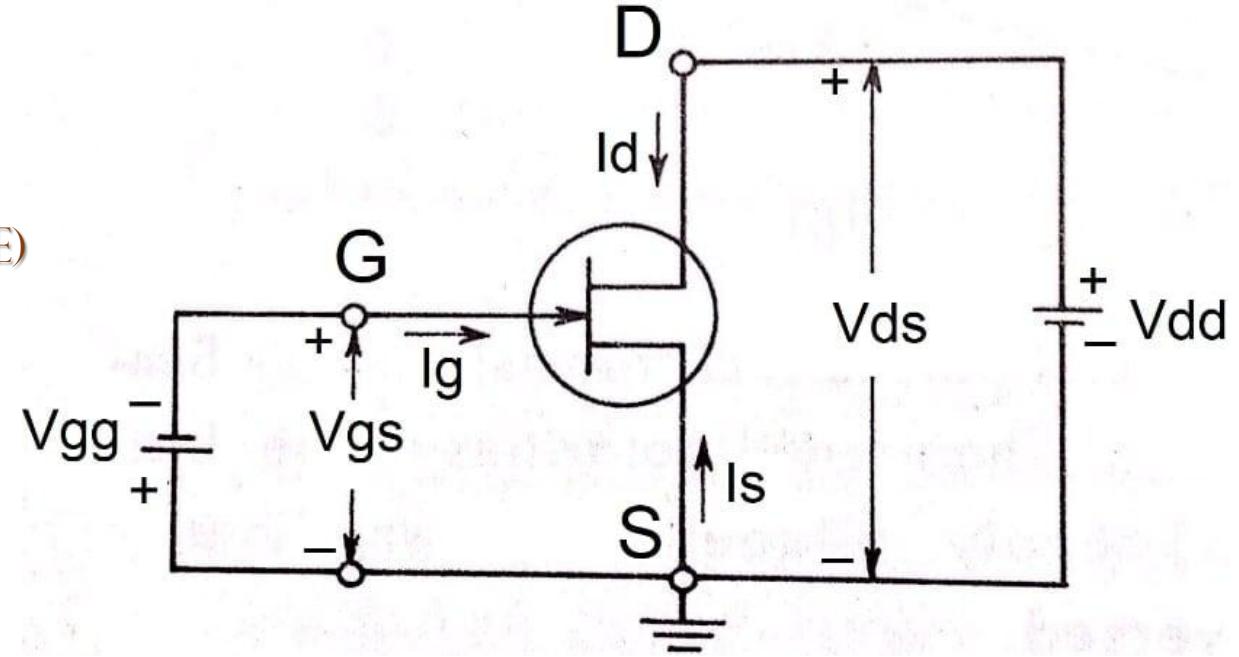
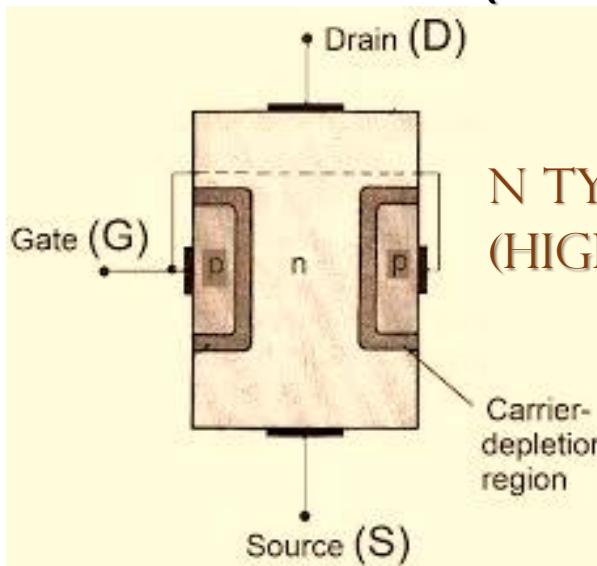


## ○ FET = Field Effect Transistor

- **Uni Polar Transistor** – માત્ર એક જ પ્રકારના ચાર્જ કેરિયરને કારણે જ વિધુત પ્રવાહનું વહન થાય. (n- ચેનલ હોય તો Majority Charge Carier તરીકે Electron હોય છે અને p- ચેનલ હોય તો Majority Charge Carier તરીકે Holes હોય છે.)
  - **Voltage Controlled Device** – ઈનપુટ વૉલ્ટેજ (ગેટ-સોર્સ વૉલ્ટેજ) દ્વારા આઉટપુટ પ્રવાહને નિયંત્રિત કરી શકાય.
  - **JFET** – Junction Field Effect Transistor & **MOSFET** – Metal Oxide Semiconductor Field Effect Transistor  
JFET – n- ચેનલ અને p- ચેનલ & MOSFET – ડેપ્લેશન અને એનહાસમેન્ટ
- n- ચેનલ JFET =**
- **Current Direction** = રૂઢિગત Drain થી Source (Majority Charge Carier, Source થી પ્રવેશી Drain દ્વારા બહાર નીકળે છે.)



## ○ JFET નાં ફ્રાયદા -

- ✓ વોલ્ટેજ એમ્પિલફ્રાયર તરીકે.
- ✓ ઈનપુટ ઈન્પેડન્સ ખૂબ ઊંચો હોય છે. ( $10^2 \text{ M}\Omega$ )

(આનો ફ્રાયદો એ છે કે પરિપથ પર Load ધરાડે, ઈનપુટ વોલ્ટેજ જાળવે કારણકે ઈનપુટ કરંટ લગભગ શૂન્ય (શૂન્યની નજીક) બને. )

- ✓ ટ્રાન્ઝિસ્ટર જેવો ધોંઘાટ જોવા મળતો નથી.

- ✓ પરિમાણ નાનું, આયુષ્ય વધુ, કાર્યક્ષમતા વધુ.

- ✓ વધારે સ્ટેજની જરૂર પડતી નથી. ઊંચી પાવર ગેઈન ધરાવે છે.

- ✓ ઉષ્મીય સ્થિરતાં વધારે હોય છે.

- ✓ ફ્રિક્વન્સી રિસ્પોન્સ ઊંચો છે. (ફ્રિક્વન્સી રિસ્પોન્સ ? = કોઈ પરિપથ અલગ અલગ આવૃત્તિ ઈનપુટ પર કેવો પ્રતિસાદ આપે છે તે. )

## ✓ JFET ની મર્યાદાઓ -

- ✓ ગેઈન બેન્ડવિદ્ધ પ્રોડક્ટ ઓછી મળે છે. ( $GBW = \text{ગેઈન} \times \text{બેન્ડવિદ્ધ} / \text{કોઈ નિશ્ચિયત ગેઈન માટે આવૃત્તિ વિસ્તાર નક્કી કરી પરિપથ ડિઝાઇન કરવામાં મદદ મળે. )$



## ○ JFET નાં પ્રાયલો -

- AC Drain Resistor  $r_d$  - (ઉંચો AC Drain Resistor એટલો FET વધારે સારો કરંટ સોર્સ બની શકે.)-

$$r_d = \frac{V_{DS}}{\Delta I_D} \Omega, \quad V_{GS} \text{ અચળ.} \quad (\text{તેનું મૂલ્ય ખૂબ મોટું હોય છે. } 15 \text{ K } \Omega \text{ થી } 1 \text{ M } \Omega)$$

- Transconductance  $g_m$  (ઉંચું ટ્રાન્સકંડક્ષન ઉંચી ગેરીન)-

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} v \text{ or } \frac{\mu A}{V}, \quad V_{DS} \text{ અચળ.}$$

- Amplification Factor  $\mu$  -

$$\mu = \frac{\Delta V_{DS}}{\Delta V_{GS}}, \quad I_D \text{ અચળ}$$

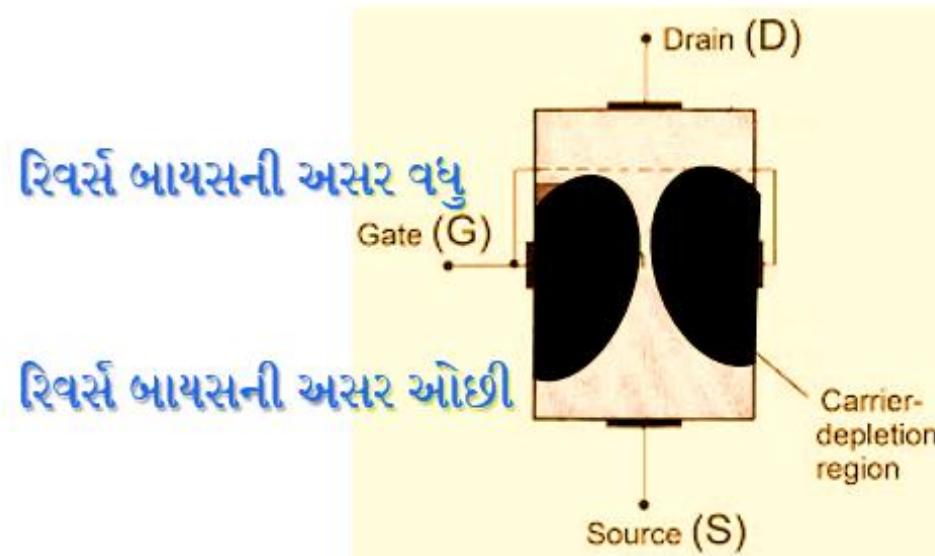
$$\mu = \frac{\Delta V_{DS}}{\Delta I_D} \times \frac{\Delta I_D}{\Delta V_{GS}}$$

$$\mu = r_d \times g_m$$

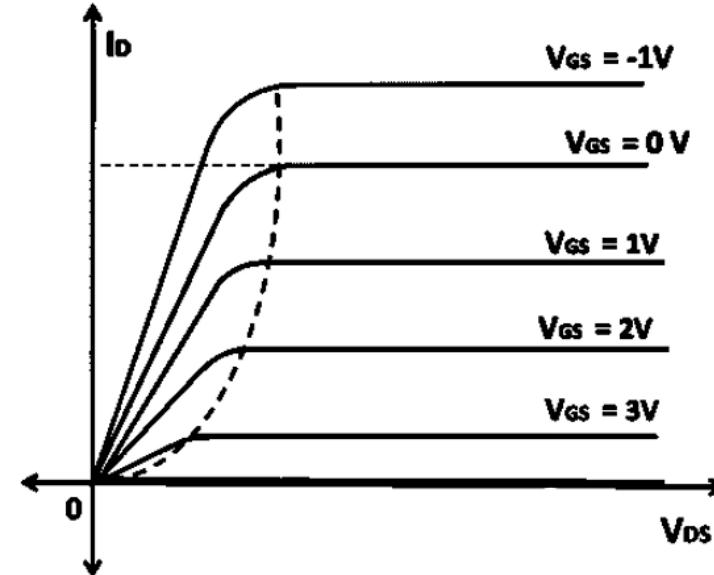
(1)  $v_{GS} = 0$ ,  $v_{DS} = 0$ ,  $I_D = 0$

(1)  $v_{GS} = 0$ ,  $v_{DS} = \text{वृद्धारतां}$ ,  $I_D = \text{वृधे}$

✓  $v \propto i$  प्रमाणे सुरेखीय रीते  $I_D$  वृधे – त्यारबाट प्रवाह धीमे धीमे वृधे -  $I_D$  महत्तम बने. हवे,  $v_{DS}$  वृद्धारतां  $I_D$  अचण बने. त्यारबाट पाण  $v_{DS}$  वृद्धारतां  $I_D$  एकदम वृधी पाई FET ब्रेकडाउन स्थितिमां आवे.



झायर जेवा आकारनुं बेरियर



$v_{DS} = 0, v_{GS} = \text{વધે} (\text{વધુ ફરજ બનાવતાં})$   
 તેલેશન સ્તર વધે અને ચેનલની પહોળાઈ ઘટે  
 ધીમે ધીમે  $I_D = 0$  બને.

