મેજોરીટી ચાર્જ કેરીયર તરીકે Hole.

— PNP - બે P પ્રકારનાં અર્ધવાહકોની વચ્ચે N પ્રકાર નું પાતળું સ્તર.

NPN - " N " " " P " "

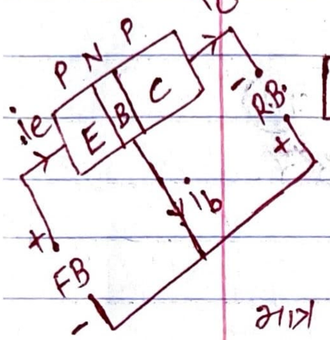
મેજોરીટી ચાર્જ કેરીયર તરીકે electron.

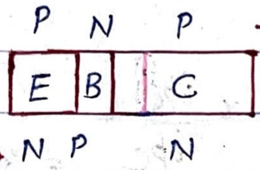
* એમીટર = મધ્યમ કદ, અશુદ્ધિનું પ્રમાણ વધુ.

કલેક્ટર = સૌથી મોટું કદ, અશુદ્ધિનું પ્રમાણ મધ્યમ

બેઝ = અશુદ્ધિ અને કદ ઓછું.

⇒ વિ.પ્ર.નું વહન e^- ની ગતિની વિરુદ્ધ દિશામાં





→ E માંથી Holes ઉત્સર્જાય.

મોટાભાગનાં Holes કલેક્ટર માં પહોંચે. i_c બનાવે (કારણ: વધુ કદ હોવાને કારણે. & બેઝ કરતાં વધુ ગ્રહણ વોલ્ટેજ, 95-98% આકર્ષાય.

માત્ર 2-5% જ Base માં જઈ i_b નું નિર્માણ કરે. (i_b પ્રવાહ = નાનો.)

① i_e બદલાય તો i_c પણ બદલાય. ② e-junction F.B. માં જોડાય.

③ i_e કરતાં i_c થોડો ઓછો.

⇒ Vacuum Tube માં Anode અને Cathode વચ્ચે Greed નું મહત્વ હોય છે તેમ Transistor માં i_e અને i_c નાં સબંધ માં i_b નું મહત્વ હોય છે. $i_e = i_b + i_c$ પરથી.

⇒ નોંધ = આવું જ NPN ટ્રાન્ઝીસ્ટરમાં પણ થાય છે.

→ $\alpha = \dfrac{i_c}{i_e}$

$$\boxed{\therefore i_c = \alpha \cdot i_e}$$

$$i_e = i_b + i_c$$

$$i_e = i_b + \alpha i_e$$

$$\boxed{i_b = (1-\alpha) i_e}$$

કલેક્ટર ઉપર આવતો પ્રવાહ

→ લીકેજ કરંટ i_{C0} OR i_{cbo} - એમીટર ટર્મિનલ O.C. જ્યારે, Collector to base Current.

આ પ્રવાહ સંપૂર્ણપણે તાપમાન પર આધારિત હોય છે.

$\therefore$ $i_c = i_{pc} + i_{co}$ — (A)

$i_c = \alpha i_e + i_{co}$ — (B)

$\alpha = \frac{i_c - i_{co}}{i_e}$

→ Emitter efficiency,

$\gamma = \frac{i_{pe}}{i_e}$

* Transport factor $\beta^* = \frac{i_{pc}}{i_{pe}}$ = $\frac{\text{C જંકશન પાસે પહોંચતાં કેરીયર વડે મળતો પ્રવાહ}}{\text{એમીટર જંકશનમાં દાખલ થતો પ્રવાહ}}$

* Current Gain $\alpha = \frac{i_c}{i_e} = \frac{i_{pc}}{i_e} \times \frac{i_{pe}}{i_{pe}}$ $(\because A)$ $= \beta^* \gamma$

$i_c = \alpha i_e$

ie (OFF) O.C. વખતે પણ i_{cbo} હોય છે.

$\therefore i_c = \alpha i_e + i_{cbo}$

$\alpha = \frac{i_c - i_{cbo}}{i_e}$ $(\because i_e = i_b + i_c)$

$i_c = \alpha i_e + i_{cbo}$

$i_c = \alpha(i_b + i_c) + i_{cbo}$

$i_c = \alpha i_b + \alpha i_c + i_{cbo}$

$i_c(1-\alpha) = \alpha i_b + i_{cbo}$

$i_c = \left(\frac{\alpha}{1-\alpha}\right) i_b + \left(\frac{1}{1-\alpha}\right) i_{cbo}$

$\boxed{i_c = \beta i_b + (\beta+1) i_{cbo}}$ (1)

$\frac{\alpha}{1-\alpha} + 1 = \frac{\cancel{\alpha} + 1 - \cancel{\alpha}}{1-\alpha} = \frac{1}{1-\alpha}$

આ પણ તાપમાન આધારિત છે

i_{ceo} - લીકેજ કરંટ / Collector to Emitter Current.

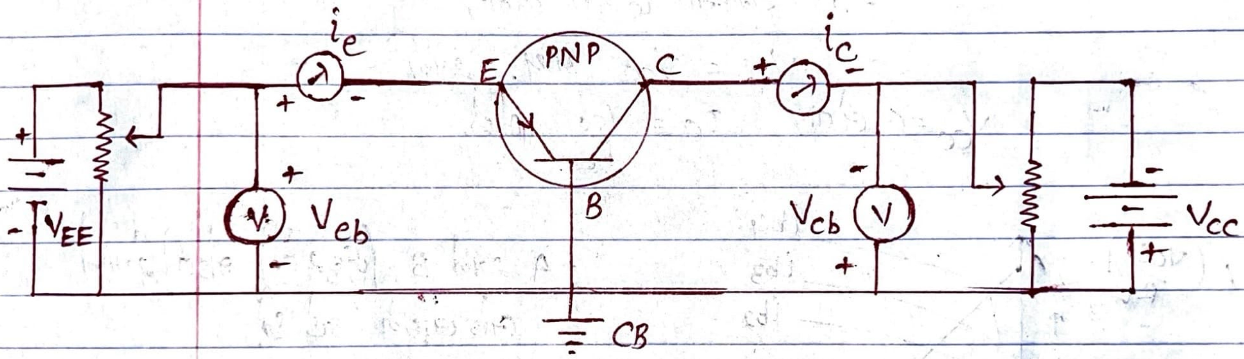
→ $i_b \to$ O.C. ત્યારે ખૂબ ઓછો i_c મળે. (આ કરંટ C જંક્શનને લીધે.)

- i_b નાં વિવર્ધિત ભાગ βi_b થાય.
- કલેક્ટર - એમીટર લીકેજ પ્રવાહ i_{ceo}.

$$i_c = \beta i_b + i_{ceo} \quad \text{— (2)}$$

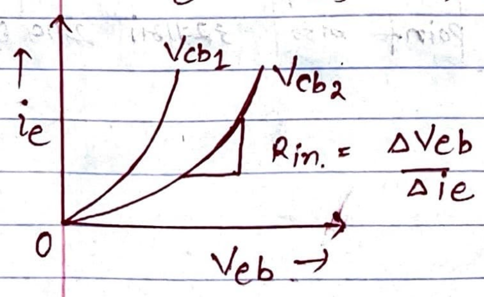
- સમી. (1) અને (2) સરખાવતાં, $i_{ceo} = (\beta+1)\, i_{cbo}$

• Transistor ની લાક્ષણિકતાઓ =



(1) ⇒ V_{cb} અચળ રાખો.
V_{eb} બદલતાં જતાં તેને અનુરૂપ I_e નોંધો.

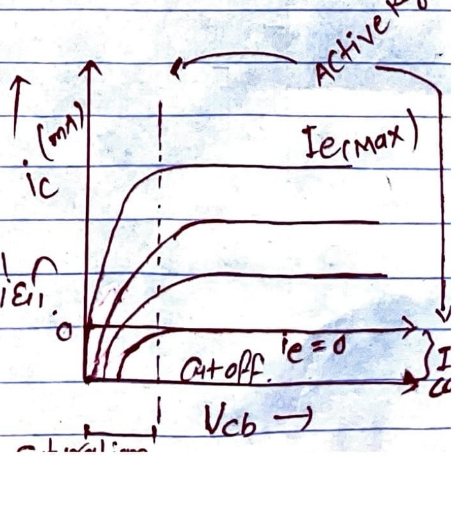
$i_e \to V_{eb}$ નો ગ્રાફ ⇐ $\boxed{\text{input Characteristic Graph}}$



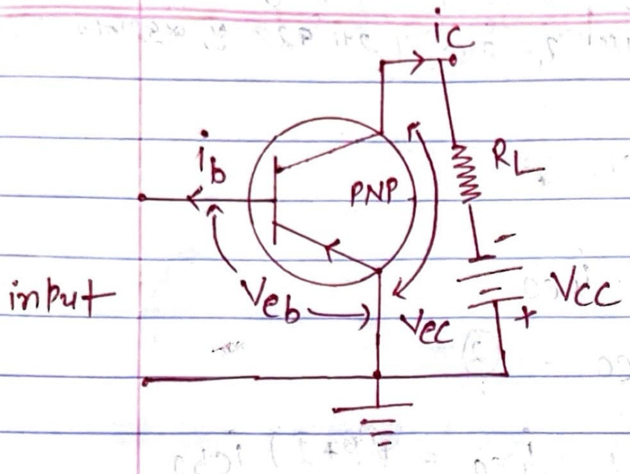
- eb જંક્શનનાં શરૂઆતમાં, અવરોધ વધુ પછી ઘટતો જાય છે.

(2) output Characteristic Graph =

⇒ V_{eb} અચળ.
V_{cb} બદલતાં જતાં તેને અનુરૂપ i_c નોંધો.
$i_c \to V_{cb}$ નો ગ્રાફ



LOAD LINE



- output પરિપથમાં કિર્ચોફનો નિયમ લગાવતાં,

$$V_{cc} = I_c R_L + V_{ce} \quad \text{—(1)}$$

V_{cc} & R_L અચળ છે.

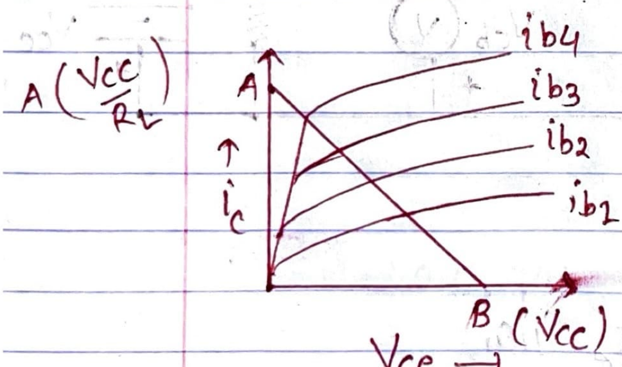
I_c & V_{ce} ચલકિંમતો છે.

I_c & V_{ce} ⇒ ($V_{ce} = V_{cc} - I_c R_L$) નો સબંધ સુરેખ છે.

- આ સમીમાં $i_c = 0$ લેતાં,

$V_{ce} = V_{cc}$ થાય. અને

$V_{ce} = 0$ લેતાં, $I_c = \frac{V_{cc}}{R_L}$ મળે.



- A અને B બિંદુઓને જોડતી રેખાને લોડ લાઇન કહે છે.

Load line નો,
slope = $-\frac{1}{R_L}$ મળે છે.

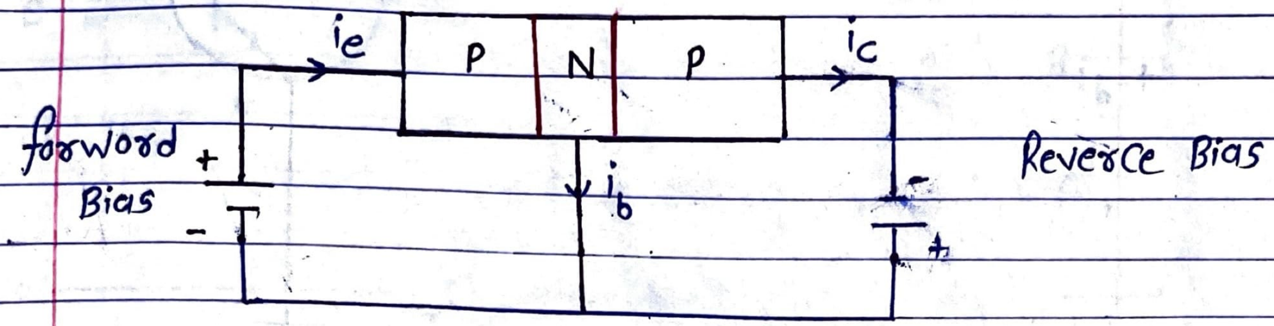
- Transistor ની યોગ્ય design માટે,

* Load line પર operating point નક્કી કરવામાં આવે છે

(A) Basic Transistor

- Transistor Current Amplifier (Current Component in C.B.)

→



→ ~~કલેક્ટર~~ પ્રવાહ $i_e = i_b + i_c$

- કલેક્ટર પ્રવાહ અને અમીટર પ્રવાહ નાં ગુણોત્તર ને α_{dc} કહે છે.

$$\alpha_{dc} = -\frac{i_c}{i_e}$$ (- ચિહ્ન i_c ટ્રાન્ઝીસ્ટર ની બહારની બાજુ વહન પામે છે.)

$$i_c = i_e \cdot \alpha_{dc}$$ ($\because$ - ચિહ્ન ને અવગણતાં)

→ પરિપથ પરથી,

$$i_e = i_b + i_c$$
$$i_b = i_e - i_c$$
$$i_b = i_e - \alpha i_e$$
$$i_b = i_e(1-\alpha)$$

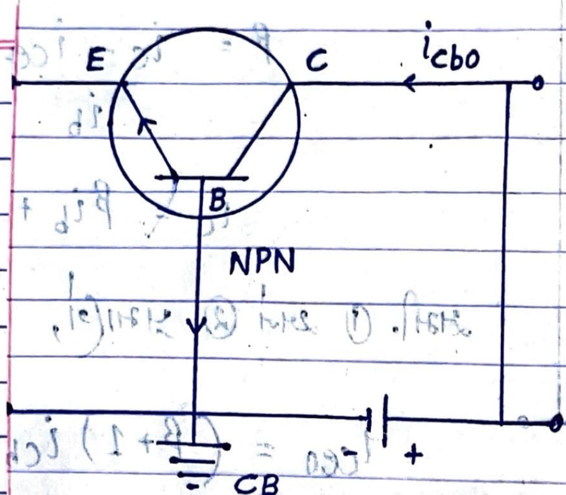
અહીં, $i_e(1-\alpha)$ બેઝ કરંટ બને.
αi_e કલેક્ટર કરંટ બને.

- પરંતુ, $i_c = i_c - i_{cbo}$ જ્યાં i_{cbo} = Collector to base Current
જ્યારે અમીટર જંક્શન O.C.

$$\alpha i_e = i_c - i_{cbo}$$

$$\boxed{\alpha = \frac{i_c - i_{cbo}}{i_e}}$$

Collector to Base લીકેજ કરંટ (i_{cbo}) અને i_{ceo} મેળવો.



Collector - Base જંક્શન રિવર્સ બાયસ.

એમીટર ટર્મિનલ O.C. ત્યારે Collector - Base જંક્શન માં નાનો કલેક્ટર પ્રવાહ વહે છે. અને i_{cbo} (ઘણી વખત i_{co} વડે દર્શાવાય છે.

i_{cbo} = Collector - Base Current with Emitter open.

જ્યારે $i_e = 0$ તો લીકેજ પ્રવાહ સતત વહે છે. ત્યારે i_c ને Collector Cut off Current કહેવાય.

હવે, Emitter - Base junction ને Forward bias અને, Collector - Base junction ને Reverse bias આપતા i_c ને પણ ધ્યાન માં લેવો પડે.

આથી, કલેક્ટર વિભાગમાં પ્રવાહ $i_c - i_{cbo}$ થશે.

$\therefore$ પ્રવાહ ગેઇન $\alpha = \dfrac{i_c - i_{cbo}}{i_e}$ બને.

$$i_c = \alpha i_e + i_{cbo}$$

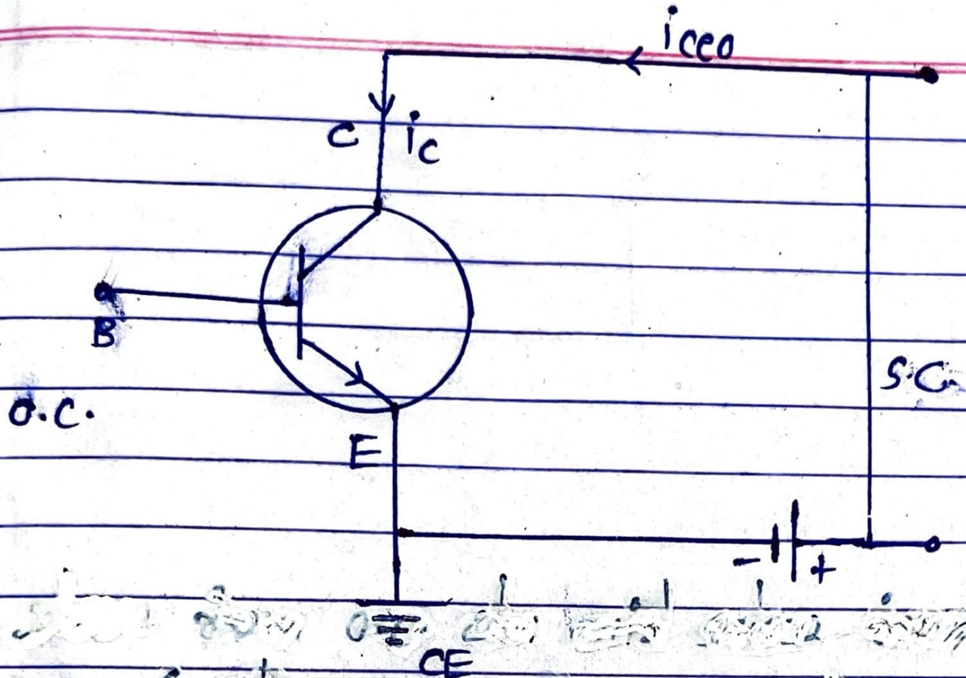
$$i_c = \alpha (i_b + i_c) + i_{cbo} \quad (\because i_e = i_b + i_c$$

$$i_c (1-\alpha) = \alpha i_b + i_{cbo}$$

$$i_c = \left(\frac{\alpha}{1-\alpha}\right) i_b + \left(\frac{1}{1-\alpha}\right) i_{cbo}$$

$$i_c = \beta i_b + (\beta+1) i_{cbo} \quad —(1)$$

જ્યાં, $\dfrac{\alpha}{1-\alpha} = \beta$ અને $\dfrac{1}{1-\alpha} = \beta + 1$ થશે.



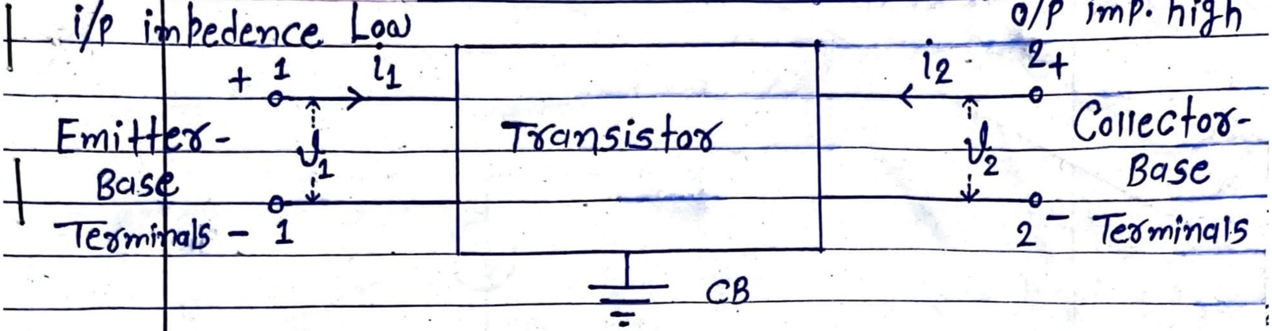
$$\beta = i_c - i_{ceo} / i_b$$

$$i_c = \beta i_b + i_{ceo} \quad \text{— (2)}$$

સમી. (1) અને (2) પરથી,

$$i_{ceo} = (\beta + 1)\, i_{cbo} \quad \text{— (3)}$$

1. Transistor as a four pole



- સ્વતંત્ર ચલો = i_1, v_2
- આધારિત ચલો = v_1, i_2

$$v_1 = f(i_1, v_2) \text{ અને } i_2 = f(i_1, v_2)$$

$$\therefore dv_1 = \left(\frac{\partial v_1}{\partial i_1}\right)_{v_2} di_1 + \left(\frac{\partial v_1}{\partial v_2}\right)_{i_1} dv_2$$

$$di_2 = \left(\frac{\partial i_2}{\partial i_1}\right)_{v_2} di_1 + \left(\frac{\partial i_2}{\partial v_2}\right)_{i_1} dv_2$$

$\frac{v_1}{i_1} = h_{11}$ = short Circuit input impedence, $V_2 = 0$
= h_i ; Unit = Ω (ohm)

$\frac{v_1}{v_2} = h_{12}$ = open Circuit reverce Voltage ratio, $i_1 = 0$
= h_r

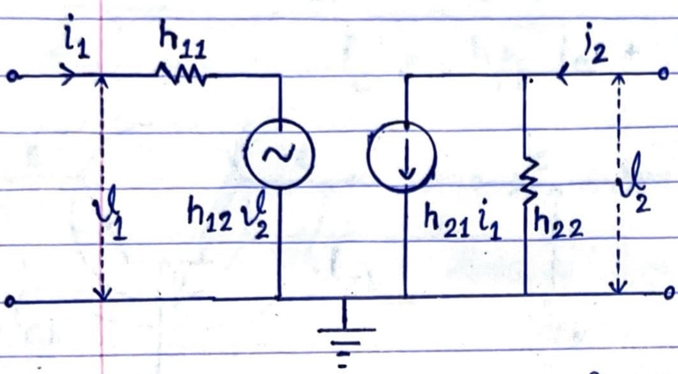
$\frac{i_2}{i_1} = h_{21}$ = S.C. forword Current ratio, $v_2 = 0$.
= h_f

$\frac{i_2}{v_2} = h_{22}$ = O.C. output admitance, $i_1 = 0$.
= h_o ; Unit = $\mho$ (mho)

$$v_1 = h_{11} i_1 + h_{12} v_2$$
$$i_2 = h_{21} i_1 + h_{22} v_2$$

$$\begin{bmatrix} v_1 \\ i_1 \end{bmatrix} = \begin{bmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{bmatrix} \times \begin{bmatrix} i_1 \\ v_2 \end{bmatrix}$$

2. CE, CC અને CB સંરચનાઓ માટે h- Parameter પરિપથ



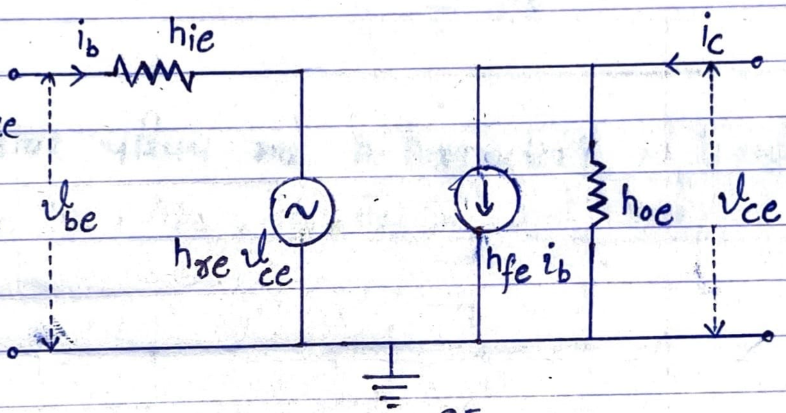
$$v_1 = h_{11} i_1 + h_{12} v_2$$

$$i_2 = h_{21} i_1 + h_{22} v_2$$

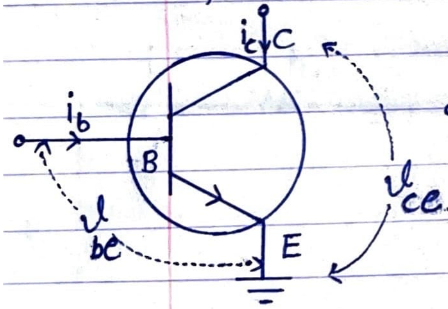
h- Parameter સમતુલ્ય પરિપથ

$$v_{be} = h_{ie} i_b + h_{re} v_{ce}$$

$$i_c = h_{fe} i_b + h_{oe} v_{ce}$$

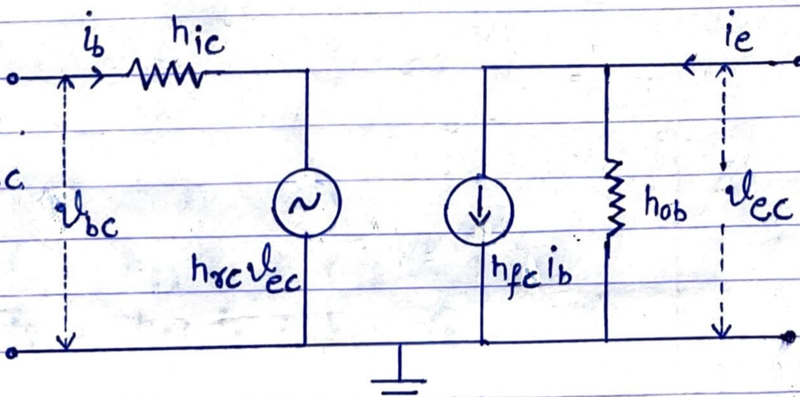


CE

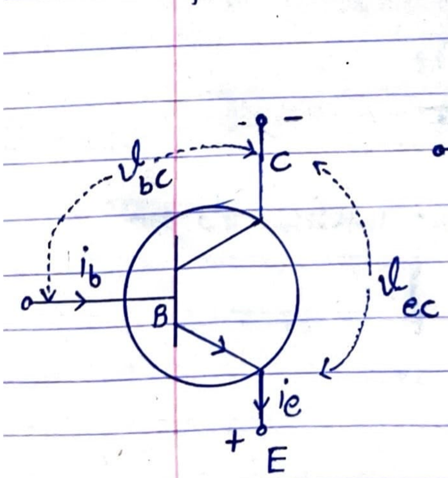


$$v_{bc} = h_{ib} i_b + h_{re} v_{ec}$$

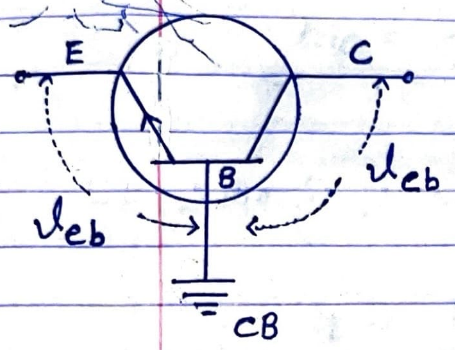
$$i_e = h_{fc} i_b + h_{oc} v_{ec}$$

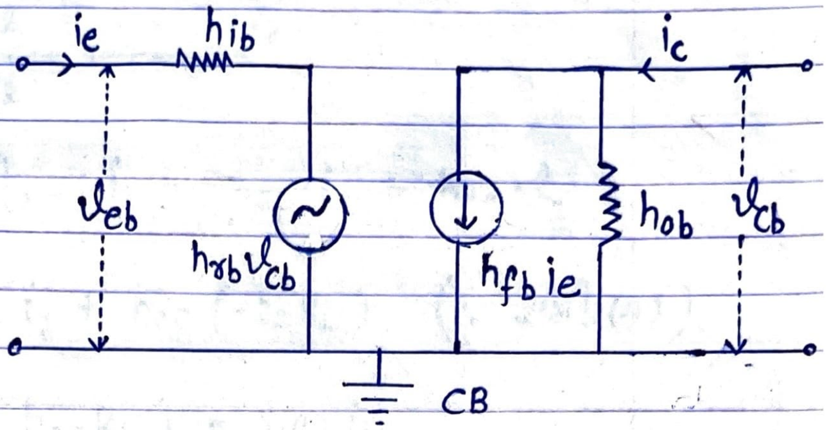


CC



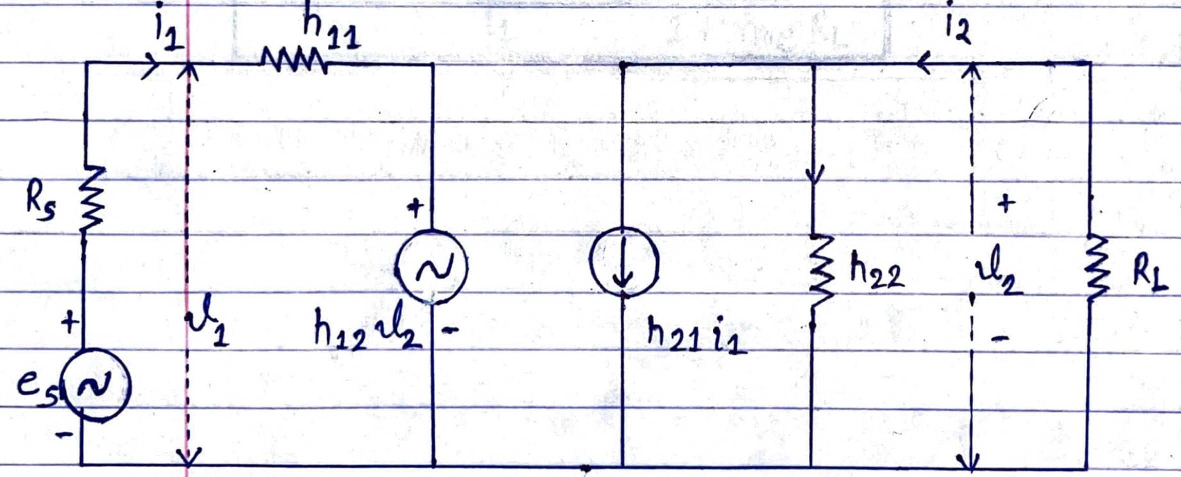
$$v_{eb} = h_{ib}\, i_e + h_{rb}\, v_{cb}$$
$$i_c = h_{fb}\, i_e + h_{ob}\, v_{cb}$$





---

3. CE એમ્પ્લીફાયર પરિપથ માટે h-parameter's નો ઉપયોગ કરીને Aie, Ave, Ape, Rie, Roe ના સૂત્રો મેળવો.



→ h-Parameter ના સમીકરણ પ્રમાણે,

$$v_1 = h_{11}\, i_1 + h_{12}\, v_2$$
$$i_2 = h_{21}\, i_1 + h_{22}\, v_2$$

→ CE સંરચના માટે,

$$v_1 = h_{ie}\, i_1 + h_{re}\, v_2 \quad \text{— (1)}$$
$$i_2 = h_{fe}\, i_1 + h_{oe}\, v_2 \quad \text{— (2)}$$

→ આપેલ પરિપથ પરથી, $v_1 = e_s - i_1 R_s$ — (3)

$$v_2 = -\, i_2 R_L \quad \text{— (4)}$$

(1) Current Gain (A_i) =

$$A_{ie} = -\frac{i_2}{i_1} \qquad \text{——— (5)}$$

→ સમીકરણ (2) પરથી, $i_2 = h_{fe} i_1 + h_{oe} v_2$

$$i_2 = h_{fe} i_1 + h_{oe}(-i_2 R_L) \quad (\because \text{સમી.}(4))$$

$$i_2 (1 + h_{oe} R_L) = h_{fe} i_1$$

$$\frac{i_2}{i_1} = \frac{h_{fe}}{1 + h_{oe} R_L} \qquad \text{——— (6)}$$

$$\boxed{A_{ie} = -\frac{i_2}{i_1} = -\frac{h_{fe}}{1 + h_{oe} R_L}} \qquad \text{——— (7)}$$

(2) Input Resistance (R_{ie}) = $\boxed{R_{ie} = \frac{v_1}{i_1}}$

$$v_1 = h_{ie} i_1 + h_{re} v_2$$

$$v_1 = h_{ie} i_1 + h_{re}(-i_2 R_L)$$

$$v_1 = h_{ie} i_1 + h_{re}(i_1 A_{ie}) R_L \quad (\because \text{સમી.}(5))$$

$$v_1 = h_{ie} i_1 + h_{re}\left(i_1 \cdot \frac{h_{fe}}{1 + h_{oe} \cancel{R_L}} \cdot \cancel{R_L}\right) \quad (\because \text{સમી.}(7))$$

$$R_{ie} = \frac{v_1}{i_1} = h_{ie} + \frac{h_{re} \cdot h_{fe}}{\frac{1}{R_L} + h_{oe}}$$

(3) Voltage Gain (A_v) = $\boxed{A_{ve} = \frac{V_2}{V_1}}$

$$v_1 = h_{ie} i_1 + h_{re} v_2 \qquad \text{——— (8)}$$

$$i_1 = \frac{i_2 (1 + h_{oe} R_L)}{h_{fe}} \quad (\because \text{સમી. (6) પરથી})$$

$$i_1 = \frac{-v_2}{R_L}\left(\frac{1+h_{oe}R_L}{h_{fe}}\right) \quad \left(\because\ i_2 = \frac{-v_2}{R_L}\right)$$

→ i_1 અને v_2 ની કિંમત સમી. (8) માં મુકતાં,

$$v_1 = h_{ie}\left(\frac{-v_2}{R_L}\left(\frac{1+h_{oe}R_L}{h_{fe}}\right)\right) + h_{re}(-i_2R_L)$$

→ સાદુરૂપ આપતાં, $A_{ve} = \frac{-h_{fe}R_L}{h_{ie}+R_L(h_{ie}h_{oe}-h_{re}h_{fe})}$ મળે.

(4) Power gain $A_{pe} = A_{ie} \times A_{ve}$

$$A_{pe} = \frac{-h_{fe}}{1+h_{oe}R_L} \times \left[\frac{-h_{fe}R_L}{h_{ie}+R_L(h_{ie}h_{oe}-h_{re}h_{fe})}\right]$$

(5) Output Resistance, $R_{oe} = \left[h_{oe} - \frac{h_{fe}h_{re}}{h_{ie}+R_s}\right]^{-1}$

(4) Comparative study of three types of Amplifier's =

Property	CE	CB	CC
A_i	Large 20-200 (β)	App. No. (α) ~0.85 to 0.995	High 20- 200 (β+1)
A_v	Very high	High	< 1
A_p	Highest	Modarate	Less than others.
R_i	1 KΩ to 2 KΩ	20 - 50 Ω Very Low	150 KΩ to 600 KΩ very high
R_o	50 KΩ નાં ક્રમ નાં	1 - 2 MΩ Very High	100 - 1000 Ω Very Low
Phase. diff.	180°	–	–