

## PLL - TANIM

Faz kilitli döngü (aynı zamanda faz kilitleme döngüsü veya PLL), fazı girişiyle ilgili olan bir çıkış sinyali üreten bir sistemdir. İki sinyal aynı frekansa sahip olacak ve aralarında faz farkı olmayacak veya sabit bir faz farkı olacaktır. Bir PLL tipik olarak bir faz dedektörü, bir döngü filtresi ve bir voltaj kontrollü osilatörden (VCO) oluşur. Faz dedektörü referans sinyalini osilatörün frekansı ile karşılaştırır ve bir hata sinyali verir. Döngü filtresi (genellikle alçak geçiren filtre) daha sonra hata sinyalinden bir hata voltajı üretir. VCO daha sonra giriş frekansına kilitlenmek için osilatör frekansını artırır veya azaltır. Bu, giriş frekansına eşit bir çıkış frekansı ve iki sinyal arasında sabit bir faz kayması (sıfır olabilir) üretir. Bir PLL'nin, referans frekansına tam olarak eşit olan bir çıktı yerine onun katları olan bir çıktı oluşturmak amacıyla geri besleme döngüsünde bir frekans bölücüsü de olabilir. PLL, çıkış ve giriş frekansları arasındaki faz hatalarını azaltır. Bu sinyaller arasındaki faz farkı sıfır olduğunda sistemin "kilitli" olduğu söylenir. Ve bu kilitleme eylemi, PLL'nin negatif geri besleme sağlama yeteneğine, yani çıkış sinyalini faz dedektörüne geri yönlendirme yeteneğine bağlıdır.

Bir PLL üç temel bileşenden oluşur:

**Faz dedektörü** (faz karşılaştırıcı veya karıştırıcı olarak da bilinir). İki sinyalin fazlarını karşılaştırır ve faz farkına göre bir voltaj üretir. Referans girişini ve voltaj kontrollü osilatör çıkışını çoğaltır.

**Gerilim kontrollü osilatör** . Frekansı, alçak geçiren filtrenin sağladığı merkez frekansıyla yakından eşleşen sinüzoidal bir sinyal üretir.

**Alçak geçiş filtresi** . Giriş sinyalinin yüksek frekanslı alternatif akım (AC) bileşenini zayıflatarak sinyali daha DC benzeri hale getirmek üzere yumuşatan ve düzleştiren bir tür döngü filtresi .

### PLL(PHASE-LOCKED LOOP) :

Faz kilidli devreler (PLL), basit saat temizleme devrelerinden, yüksek performanslı radyo iletişim bağlantılarının yerel osilatörlerine (LO'ları) ve vektör ağ analizörlerindeki (VNA) ultra hızlı anahtarlama frekans sentezleyicilere kadar geniş bir yüksek frekanslı uygulama yelpazesinde bulunmaktadır. Bu makale, sırasıyla, bu uygulamalara her biriyle referanslar yaparak, faz kilidli devrelerin yapı taşlarını açıklar ve her farklı uygulama için parça seçimi ve bununla birlikte gelen ticari dengeler konusunda hem acemi hem de faz kilidli döngü uzmanına rehberlik etmeye yardımcı olur. Makale, Analog Devices'in ADF4xxx ve HMCxxx ailesi PLL'lerini ve voltaj kontrollü osilatörlerini (VCO'ları) referans alır ve bu farklı devre performans parametrelerini göstermek için ADIsimPLL (Analog Devices iç mekan PLL devre simülatörü) kullanır.

### Temel Yapılandırma: Saat Yakalama Devresi

En temel yapılandırmasında, bir faz kilitli döngü (PLL), bir referans sinyalin (FREF) fazını, ayarlanabilir bir geri bildirim sinyalinin (RFIN) F0 fazıyla karşılaştırır, Şekil 1'de görüldüğü gibi. Şekil 2'de frekans alanında işleyen negatif bir geri bildirim kontrol döngüsü bulunmaktadır. Karşılaştırma sabit durumda, PLL'nin kilitlendiğini söylerizi. Bu devredeki ilk temel unsur, faz frekans dedektörüdür (PFD). PFD, REFIN'e gelen girişin frekansını ve fazını RFIN'e geri bildirim frekansı ve fazıyla karşılaştırır.

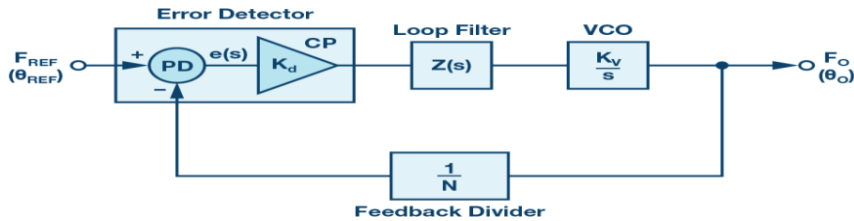


Figure 1. Basic PLL configuration.

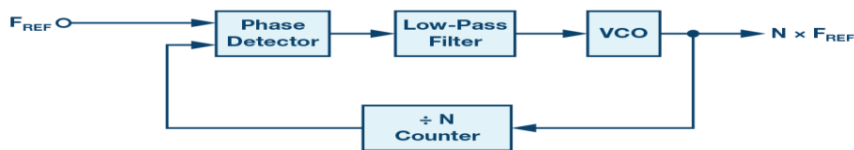


Figure 2. Basic PLL configuration.

Şekil 3'teki faz frekans dedektörü, +IN'deki FREF girişini ve -IN'deki geri bildirim sinyalini karşılaştırır. Bir gecikme elemanı ile iki D tipi flip flop kullanır. Bir Q çıkışı pozitif bir akım kaynağını etkinleştirir ve diğer Q çıkışı negatif bir akım kaynağını etkinleştirir. Bu akım kaynakları, şarj pompası olarak bilinir. PFD işlemi hakkında daha fazla detay için, "Yüksek Frekanslı Alıcılar ve Vericiler için Faz Kilidili Döngüler"e başvurun. Bu mimariyi kullanarak, +IN girişine aşağıdaki yüksek frekansta -IN'den (Şekil 4) daha yüksek bir frekansta bir giriş uygulanır ve sonuçta şarj pompası çıkışı yüksek akım pompalar, PLL düşük geçiren filtreye entegre edildiğinde, VCO'nun ayar voltajını yukarı iter. Bu şekilde, -IN frekansı arttıkça VCO artar ve iki PFD girişi sonunda aynı frekansta yakınsar veya kilitleşir (Şekil 5). Eğer -IN frekansı +IN'den daha yüksekse, tersi olur.

frequency to -IN is higher than +IN, the reverse happens.

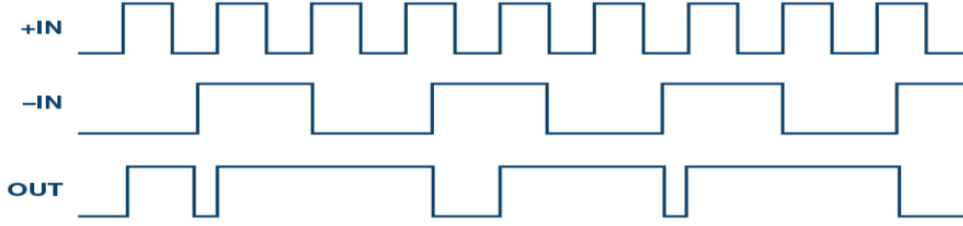


Figure 4. A PFD out of phase and frequency lock.

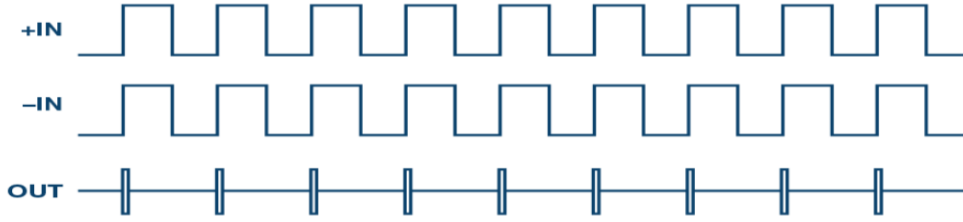


Figure 5. Phase frequency detector, frequency, and phase lock.

REFIN'in gürültülü faz gürültü profili, düşük geçiren filtre tarafından filtrelenir. PLL referans ve PFD devrelerinin katkıda bulunduğu tüm bant içi gürültü, düşük geçiren filtre tarafından filtrelenir ve sadece döngü bant genişliğinin dışında çok daha düşük VCXO gürültüsü kalır. Çıkış frekansı giriş frekansına eşit olduğunda en basit PLL yapılandırmalarından biri oluşturulur. Bu tür bir PLL, saat temizleme PLL'i olarak adlandırılır. Bu gibi saat temizleme uygulamaları için dar (<1 kHz) düşük geçiren filtre bant genişlikleri önerilir.

### Yüksek Frekanslı Tam Sayı-N Mimarisi

Daha geniş bir frekans aralığında ayarlanabilen bir VCO kullanılarak daha yüksek frekans aralıkları oluşturulur. Bu genellikle frekans atlama veya geniş spektrumlu frekans atlama (FHSS) uygulamalarında kullanılır. Bu tür PLL'lerde, çıkış referans frekansının yüksek bir katıdır. Voltaj kontrollü osilatörler, değişken bir ayarlama elemanı içerir, örneğin bir varaktör diyot, giriş voltajı ile kapasitansını değiştirerek bir ayarlanabilir rezonans devresine olarak tanır, bu da çeşitli frekansların oluşturulmasına izin verir (Şekil 9). PLL, bu VCO için bir kontrol sistemi olarak düşünülebilir.

Bir geri bildirim bölücüsü, VCO frekansını PFD frekansına böler, bu da bir PLL'nin PFD frekansının katları olan çıkış frekanslarını üretmesine izin verir. Bir bölücü ayrıca referans yolunda da kullanılabilir, bu da PFD frekansından daha yüksek frekanslı referansların kullanılmasına olanak tanır.

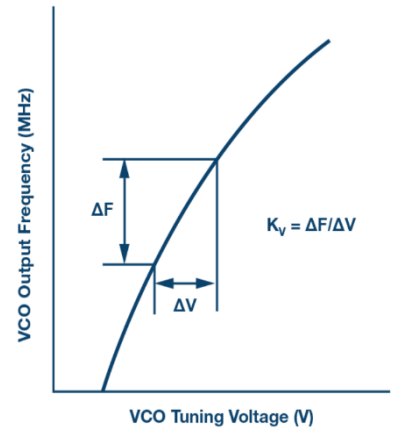
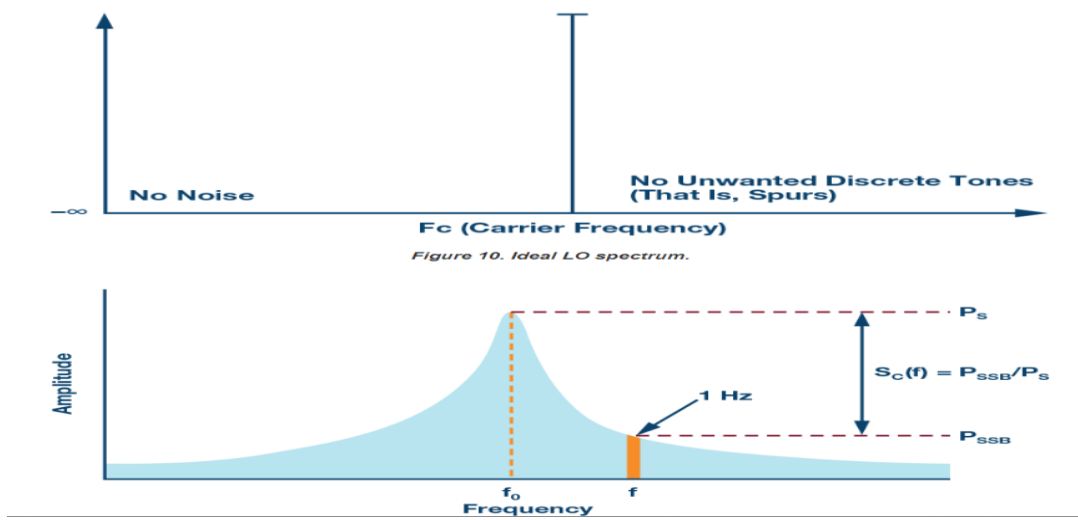


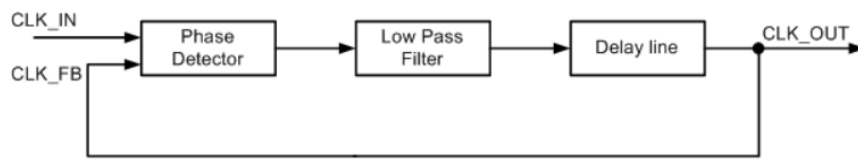
Figure 9. Voltage controlled oscillator.

PLL'lerin temel performans parametreleri, faz gürültüsü, frekans sentezi sürecinin istenmeyen yan ürünleri veya suni (kısaltması için) olarak bilinen istenmeyen frekanslardır. Tam sayı-N PLL'lerde, suni frekanslar PFD frekansı tarafından üretilir. Şarj pompasından sızan bir kaçak akım, VCO'nun ayar portunu modüle eder. Bu etki, düşük geçiren filtre tarafından azaltılır ve bu filtre ne kadar dar olursa, suni frekansların filtrelenmesi o kadar fazla olur. İdeal bir tonun gürültü veya ek suni frekansı olmazdı (Şekil 10), ancak pratikte faz gürültüsü bir taşıyıcı etrafında bir etek olarak görünür, Şekil 11'de gösterildiği gibi. Tek taraflı bant faz gürültüsü, bir Hz bant genişliğindeki taşıyıcıya göre göreceli gürültü gücüdür ve taşıyıcıdan bir frekans ofsetinde belirtilir.



#### Gecikmeli kilitlemeli döngü (DLL)

DLL, referans saatin sistem saati ile faz senkronizasyonu için kullanılır. Hem referans saati (CLK\_IN) hem de sistem saati (CLK\_OUT) aynı frekansa sahiptir. Kontrol edilebilir bir gecikme hattı kullanarak DLL, referans saatini, fazı sistem saatiyle aynı hizaya gelene kadar geciktirir. Gecikme Kilitli Döngü (DLL) genellikle bir giriş saatini çarpmaz (PLL'nin aksine), ancak yüksek performanslı DLL'ler sınırlı frekans çoğaltımı uygulamak üzere tasarlanmışlardır. DLL'ler aynı zamanda doğası gereği kararlıdır.



Şekil 4 DLL blok şeması

## PLL (Phase-Locked Loop) ve DLL (Delay-Locked Loop) arasındaki ana fark, kilitlenme mekanizmaları ve uygulama alanlarıdır.

### 1. Kilitlenme Mekanizması:

- PLL, giriş sinyalinin fazını ve frekansını referans sinyaliyle kıyaslar ve bu iki sinyalin kilitlenmesini sağlar. Bu kilitlenme, genellikle geri bildirim döngüsü aracılığıyla gerçekleştirilir.

- DLL ise giriş sinyalinin zaman gecikmesini referans sinyaliyle eşitlemeye çalışır. Bu, genellikle geri bildirim döngüsü olmadan doğrudan giriş ve çıkış arasındaki zaman farkının ayarlanmasıyla gerçekleştirilir.

### 2. Uygulama Alanları:

- PLL'ler, frekans ve faz kilitlenmesi gerektiren uygulamalarda yaygın olarak kullanılır. Örnekler arasında haberleşme sistemleri, saatin senkronizasyonu, frekans sentezi, veri iletimi ve modülasyon bulunur.

- DLL'ler, zaman uyumlu uygulamalarda kullanılır. Örneğin, DDR bellek arayüzlerinde, yüksek hızlı veri iletiminde, zamanlama doğruluğu gerektiren dijital işaret işleme sistemlerinde ve analog-dijital dönüştürücülerde kullanılabilirler.

### 3. Geri Bildirim Döngüsü:

- PLL'ler genellikle bir geri bildirim döngüsü içerir ve bu döngü, kilitlenme durumunu sağlamak için kullanılır.

- DLL'ler genellikle doğrudan bir giriş ve çıkış arasındaki zaman gecikmesini ayarlamak için geri bildirim döngüsü kullanmazlar.

Bu temel farklar göz önüne alındığında, PLL'ler ve DLL'ler farklı uygulamalarda kullanılır ve farklı kilitlenme gereksinimlerini karşılarlar.

## DDS

DDS teknolojisi, tamamen dijital kontrol altında çıkış kelimesinin hızlı ve hassas manipülasyonuna izin veren yenilikçi bir devre mimarisidir. DDS ayrıca çıkış frekansının aşamalı seçiminde çok yüksek çözünürlük sağlar. DDS devreleri temel olarak bir dijital frekans bölen fonksiyonudur ve aşamalı çözünürlük, sistem saat frekansı ve N (tuning kelimesindeki bit sayısı) tarafından belirlenir. Faz biriktirici, her bir saat darbesi aldığı anda içinde depolanan sayıyı artıran değişken modüllü bir sayaçtır. Sayaç tam ölçekleme değerine ulaştığında, faz biriktiricisinin çıkışı sürekli hale gelir. Frekans ayarlama kelimesi, sayacın modülünü ayarlar ve bu da bir sonraki saat darbesinde faz biriktiricisindeki değere eklenecek artışın ( $\Delta\text{Faz}$ ) boyutunu etkili bir şekilde belirler. Eklenen artış ne kadar büyük olursa, biriktirici o kadar hızlı sarılır ve bu da daha yüksek bir çıkış frekansına yol açar.

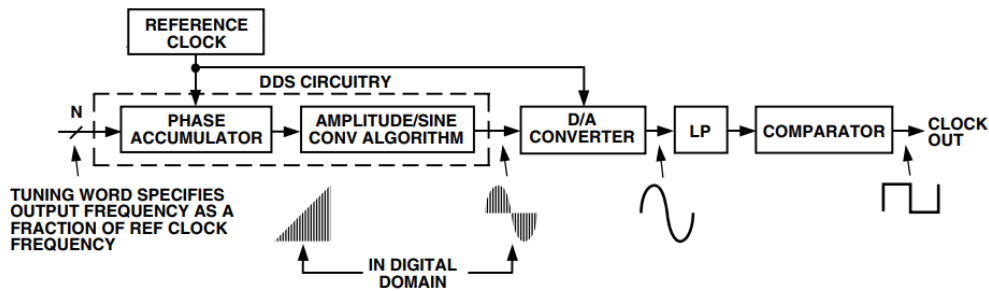


Figure 11. Basic DDS Block Diagram and Signal Flow of AD9851

## FARKLI BİR KAYNAK DDS

DDS, dijital yöntemleri kullanarak analog dalga formları oluşturarak dijitalin programlanabilirliğinden, daha yüksek düzeyde entegrasyondan ve daha düşük maliyetten faydalanmasına olanak tanır. Ek olarak DDS, frekans veya fazda neredeyse anlık bir değişikliğe izin vererek, onu frekans kaydırmalı anahtarlama (FSK) ve yayılma spektrumu gibi gelişmiş dijital modülasyon teknikleri ve ayrıca frekans atlama gibi parazit azaltma tekniklerinin kullanımı için birincil kaynak haline getirir. Sonuç olarak, DDS IC'ler, geleneksel faz kilitli döngülerin (PLL'ler) ve diğer analog RF kaynaklarının yerini hızla alıyor veya güçlendiriyor, aynı zamanda yüksek stabilite ve sinyal saflığı sunmaya devam ediyor.

Dijital sentez, değeri doğrusal olarak artan ve sayısal bir rampa oluşturan bir dizi dijital durum üreten bir faz akümülatörüne dayanır. Bu sinyal periyodik hale getirilir ve sıfırdan  $2\pi$  radyana kadar çıkış dalga formunun anlık fazını temsil eder. Bu, sayısal rampayı sinüs dalgasına dönüştüren bir arama tablosunun dijital girişidir (Şekil 1). En yaygın DDS çıkış dalga biçimi sinüs dalgası iken; rampalar, üçgen dalgalar ve kare dalgalar da kolayca oluşturulur.

