Terceiro Exercício-Programa(EP3)

MAC329 – Álgebra Booleana e Aplicações

Marcelo S. Reis ¹
Junior Barrera ¹
Gabriela E.F. Sanada ¹

¹ Instituto de Matemática e Estatística, Universidade de São Paulo.

msreis@ime.usp.br

7 de junho de 2015

1 Introdução

Neste Exercício-Programa (EP) faremos o acabamento de nosso computador HIPO em Logisim (II), deixando-o pronto para executar qualquer código escrito em linguagem HIPO.

Para atingirmos os objetivos deste EP, deveremos fazer o acoplamento do código do ciclo de instrução implementado no EP2 com o da Unidade Lógica e Aritmética (ALU) desenvolvida no EP1. Além disso, implementaremos as operações de entrada/saída (I/O, input/output) do computador, assim como as instruções remanescentes do conjunto de instruções.

2 Acabamento do computador HIPO

Para o acabamento de nosso computador HIPO, basicamente precisaremos realizar três tarefas:

- 1. acoplar a ALU na arquitetura de ciclo de instrução;
- 2. implementar os desvios condicionais;
- 3. adicionar funcionalidades de entrada/saída (I/O).

A seguir, detalharemos cada uma dessas tarefas.

| Código | | Instrução | Descrição |
|---------|-------------|---------------------------------|--|
| Decimal | Hexadecimal | | |
| 21 | 0x15 | {ADD} XY | Soma ACC com conteúdo do endereço XY |
| 22 | 0x16 | $\{\mathtt{SUB}\}$ XY | Subtrai conteúdo do endereço XY de ACC |
| 23 | 0x17 | $\{\mathtt{MUL}\}\ \mathtt{XY}$ | Multiplica ACC pelo conteúdo do endereço XY |
| 24 | 0x18 | $\{\mathtt{DIV}\}\ \mathtt{XY}$ | Divide ACC pelo conteúdo do endereço XY |
| 25 | 0x19 | $\{\mathtt{REM}\}\ \mathtt{XY}$ | Resto da divisão de ACC pelo conteúdo do endereço XY |

Tabela 1: descrição das instruções aritméticas que serão implementadas neste EP. Observe que o acumulador (ACC) é ligado na entrada A da ALU, que o conteúdo do endereço XY é ligado na entrada B da ALU, e que o resultado da operação é guardado no acumulador através da saída R da ALU.

2.1 Acoplamento da ALU no ciclo de instrução

Para acoplarmos a Unidade Lógica e Aritmética (ALU) desenvolvida no EP 2 com a arquitetura de ciclo de instrução do EP 3, duas modificações serão necessárias:

- As entradas e a saída da ALU passarão a ser de 16 bits, e não de 8 bits como no EP 2;
- O valor da saída da ALU somente será alterado se a mesma estiver habilitada pelo controlador. Isso permitirá, por exemplo, que após uma soma de dois números (operação que exige o acumulador em modo de leitura como uma das entradas da ALU), o valor resultante possa ser guardado no acumulador (operação que exige o acumulador em modo de escrita, ligado na saída da ALU).

Além da indicação de transbordamento (*overflow*), passaremos também a indicar a ocorrência de divisão por zero. Na ocorrência de transbordamento e/ou de divisão por zero, a execução do programa deverá ser imediatamente interrompida. Para as modificações da ALU, será permitido o uso de todos os módulos aritméticos do Logisim (e.g. *Adder*, *Divider*, etc.).

Além das modificações da ALU, para facilitar o acoplamento da mesma com o acumulador utilizaremos um multiplexador para definir se esse registrador lê um valor da saída da ALU ou do barramento da memória. Como uma das entradas da ALU é sempre o acumulador, a saída do mesmo deverá ser ligada diretamente na ALU, utilizando para isso um desmultiplexador. Na figura 1 mostramos um diagrama de como fazer o acoplamento da ALU com a arquitetura do ciclo de instrução.

O acoplamento da ALU com o ciclo de instrução nos permitirá a implementação das instruções correspondentes às cinco operações aritméticas. Na tabela 1 mostramos quais são essas operações.

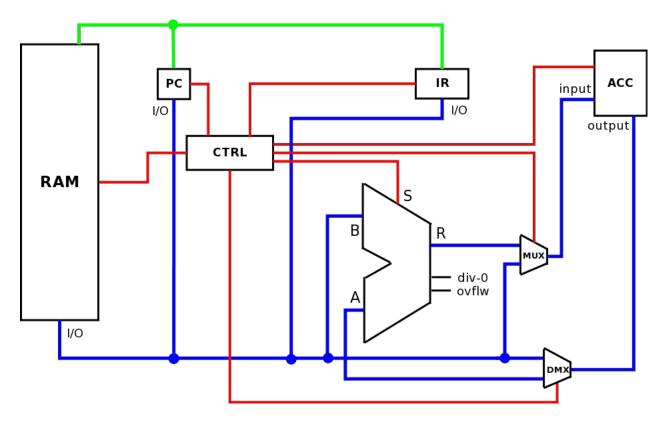


Figura 1: diagrama de acoplamento da ALU com a arquitetura do ciclo de instrução. Os barramentos de dados, de endereço e de controle são indicados, respectivamente, em azul, verde e vermelho. A operação aritmética a ser executada (\$\$) é determinada pelo controlador (CTRL). Uma das entradas da ALU é sempre o conteúdo do acumulador (ACC; portanto, o desmultiplexador na saída do acumulador deverá ter setado como saída a entrada A da ALU) e a outra é sempre o conteúdo de uma determinada posição de memória que esteja no momento no barramento de dados. Observe que no caso de transbordamento (ovflw) e/ou de divisão por zero (div-0) a execução do computador deve ser imediatamente interrompida.

| 0 | 1 | 1 | 0 | 0 | 1 |
|----|-----|----|----|-----|-----|
| LE | DZ. | GT | EQ | ī.T | GF. |

Figura 2: exemplo do estado que o registrador auxiliar assume, para o caso em que o acumulador é atualizado com o valor +3217. Observe que esse valor é diferente de zero (DZ), maior que zero (GT) e maior ou igual a zero (GE), o que implica que os respectivos bits dessas condições são setados.

| Código | | Instrução | Descrição |
|---------|-------------|----------------|--|
| Decimal | Hexadecimal | | |
| 52 | 0x34 | {JLE} XY | Desvia para a instrução apontada por XY se ACC |
| | | | contém um valor menor ou igual a zero |
| 53 | 0x35 | ${\tt JDZ}$ XY | Idem, diferente de zero |
| 54 | 0x36 | ${\tt JGT}$ XY | Idem, maior que zero |
| 55 | 0x37 | ${\tt JEQ}$ XY | Idem, igual a zero |
| 56 | 0x38 | ${\tt JLT}$ XY | Idem, menor que zero |
| 57 | 0x39 | ${JGE}$ XY | Idem, maior ou igual a zero |

Tabela 2: descrição das instruções de desvio condicional que serão implementadas neste EP.

2.2 Desvios condicionais

As instruções de desvios condicionais serão implementadas com o auxílio de um registrador auxiliar, de 6 bits. Cada bit é uma flag, e indica se uma dada condição de salto é satisfeita ou não (veja figura 2). O registrador auxiliar deverá ser inicializado supondo que o acumulador foi carregado com o valor zero, e a partir daí deverá ser atualizado sempre que o valor do acumulador mudar. Cada flag deverá ser atualizada empregando um circuito combinatório próprio (e.g., a atualização da flag EQ, na prática, é uma operação NOR sobre todos os 16 bits que compõem o valor do acumulador).

Dessa forma, cada desvio condicional opera como se fosse um desvio não-condicional que ocorre somente se a sua respectiva *flag* estiver setada. Na tabela 2 mostramos todos os desvios condicionais que serão implementados neste EP.

2.3 Entrada / Saída

Para a entrada/saída, a utilização de pinos de 16 bits já será suficiente. Para implementar a instrução de leitura (escrita), proceda de forma similar ao que foi feito para implementar a instrução STA (LDA), com a diferença de que estaremos lidando com o pino de entrada (saída)

| Código | | Instrução | Descrição | |
|---------|-------------|---------------------------------|---|--|
| Decimal | Hexadecimal | | | |
| 31 | 0x1F | {INN} XY | Lê da entrada e armazena na posição XY | |
| 41 | 0x29 | $\{\mathtt{PRN}\}\ \mathtt{XY}$ | Escreve na saída o conteúdo da posição XY | |

Tabela 3: descrição das instruções de entrada/saída que serão implementadas neste EP.

ao invés do acumulador. Poderemos sempre supor que o valor correto a ser inserido já esteja nos pinos de entrada imediatamente antes do início do ciclo de instrução de seu respectivo INN.

Tanto na entrada quanto na saída os valores deverão ser fornecidos em hexadecimal com complemento de dois. Na tabela 3 são detalhadas as operações de I/O.

Opcional (vale bônus na nota). Implemente formas mais sofisticadas de I/O, utilizando teclado na entrada, display na saída, ou ainda fazendo a conversão de base (i.e., lê em decimal na entrada, converte para hexadecimal para processamento interno e converte de hexadecimal para decimal para exibir no display de saída) e/ou o processamento de sinal (i.e., o número é inserido/exibido de forma sinalizada e uma (des)conversão de complemento de dois faz-se necessária).

2.4 Recomendações e dicas

- Por questões de simplicidade, poderemos supor que todos os endereços de memória são válidos (i.e., embora as posições de memória do computador HIPO vão de 0 até 99, poderemos trabalhar com uma memória RAM cujas posições de memória vão de 0 até 255). Da mesma forma, poderemos supor que os valores de dados sempre são números inteiros de 16 bits sinalizados, o que generaliza o intervalo [-9999, +9999]. Portanto, a nossa arquitetura em Logisim é uma generalização da especificação original do computador HIPO.
- Da mesma forma que no item anterior, poderemos supor que todas as instruções de um programa armazenado na memória RAM sejam válidas (i.e., não será preciso tratar o caso de instrução inválida).

3 Observações

3.1 Observações importantes

- Este EP deverá ser feito em grupos de 4 pessoas, de preferência mantendo a mesma equipe do EP anterior; em casos excepcionais e com autorização do professor / monitor, pode-se aceitar grupos com menos integrantes.
- Organização do código é muito importante; para isso divida o seu circuito principal em subcircuitos que serão utilizados pelo circuito principal (e/ou por outros subcircuitos). Utilize *splitters* para diminuir a poluição visual dos barramentos e encapsule subcircuitos em contextos que exigem visualizá-los em um nível de abstração mais elevado.
- Documente adequadamente o seu circuito, através de comentários em um arquivo texto README que deverá acompanhar o código-fonte. Faça também (breves) comentários no próprio circuito, para facilitar o entendimento do mesmo.

6

Referências

- [1] Carl Burch. Logisim a graphical tool for designing and simulating logic circuits. http://ozark.hendrix.edu/~burch/logisim/index.html, 2001.
- [2] Valdemar W. Setzer. The HIPO computer a tool for teaching basic computer principles through machine language. http://www.ime.usp.br/~vwsetzer/hipo/hipo-descr. httml, 2000.