Memory Circuit Design Homeword #2

111521035 林豪澤

1. Functionality of the Basic Gate
2. NAND

Ac:



|  |  |  |
| --- | --- | --- |
| A | B | F |
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

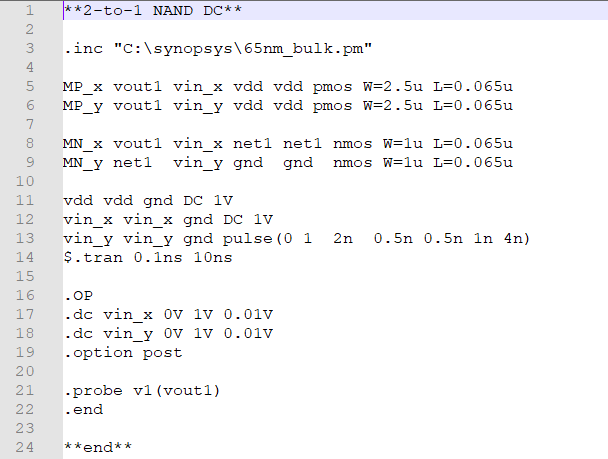
訊號圖由上而下分別為A、B及F。

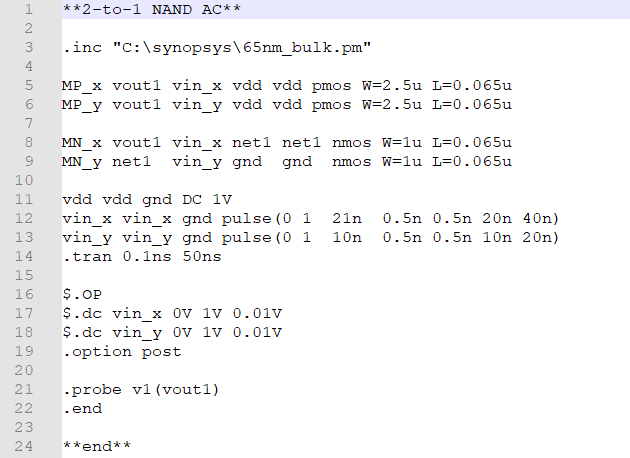
模擬結果與真值表一致。

Dc:



將A的電壓固定在1V，使B從0V掃到1V可得輸出結果從1V反相為0V。





1. NOR

Ac:

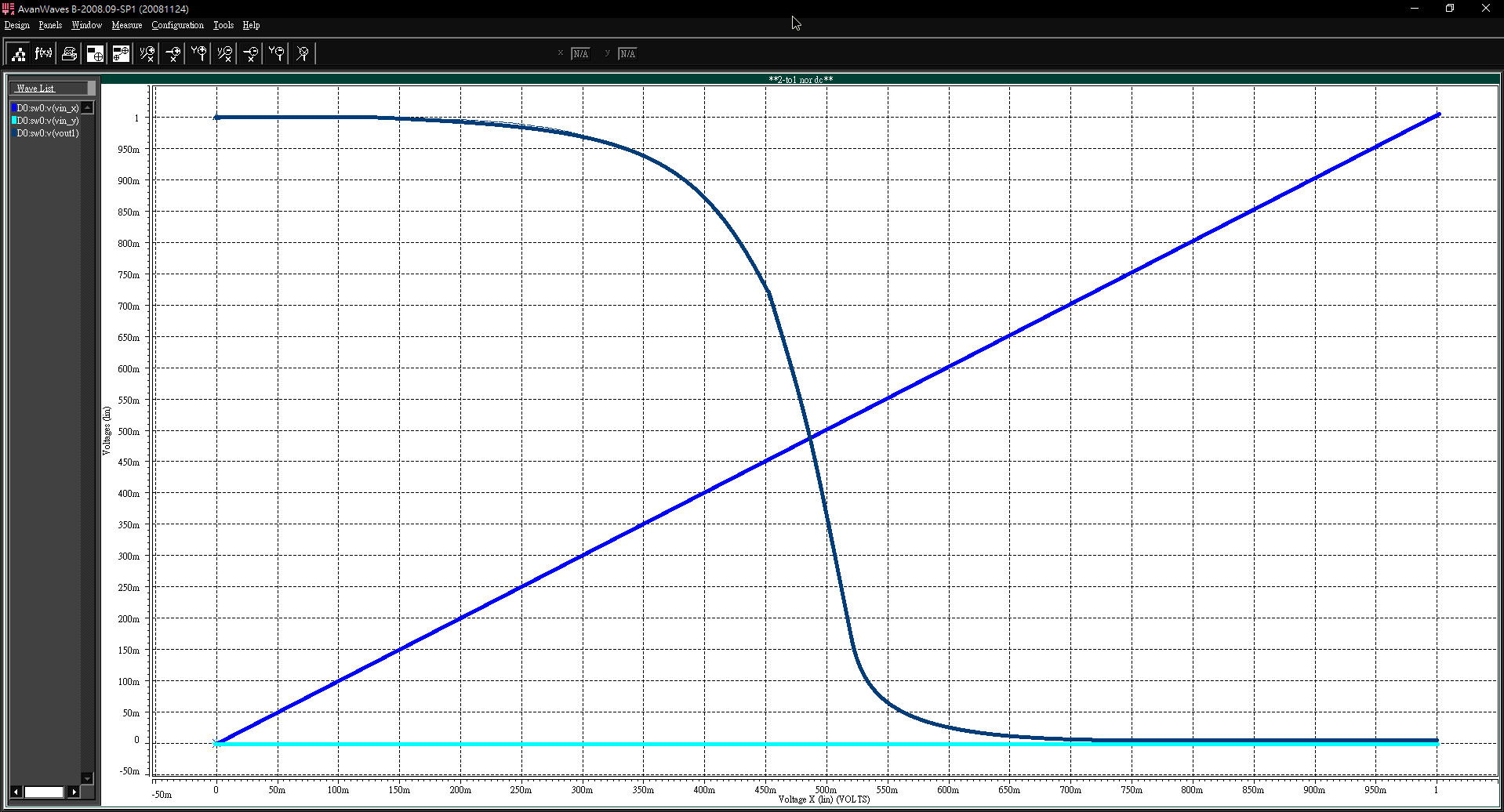


|  |  |  |
| --- | --- | --- |
| A | B | F |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

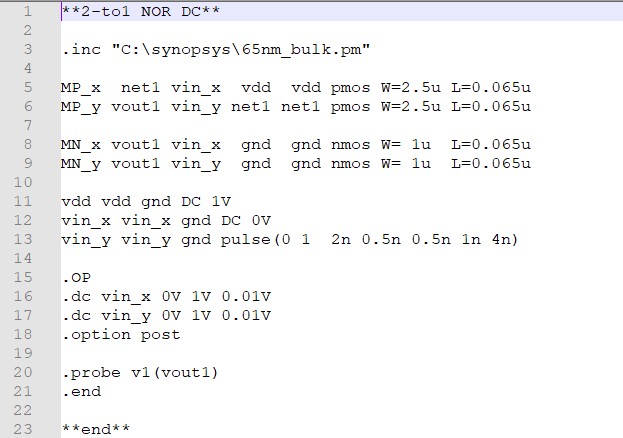
訊號圖由上而下分別為A、B及F。

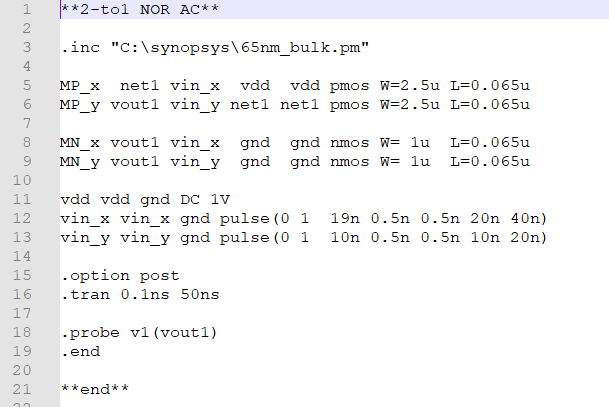
模擬結果與真值表一致。

Dc:



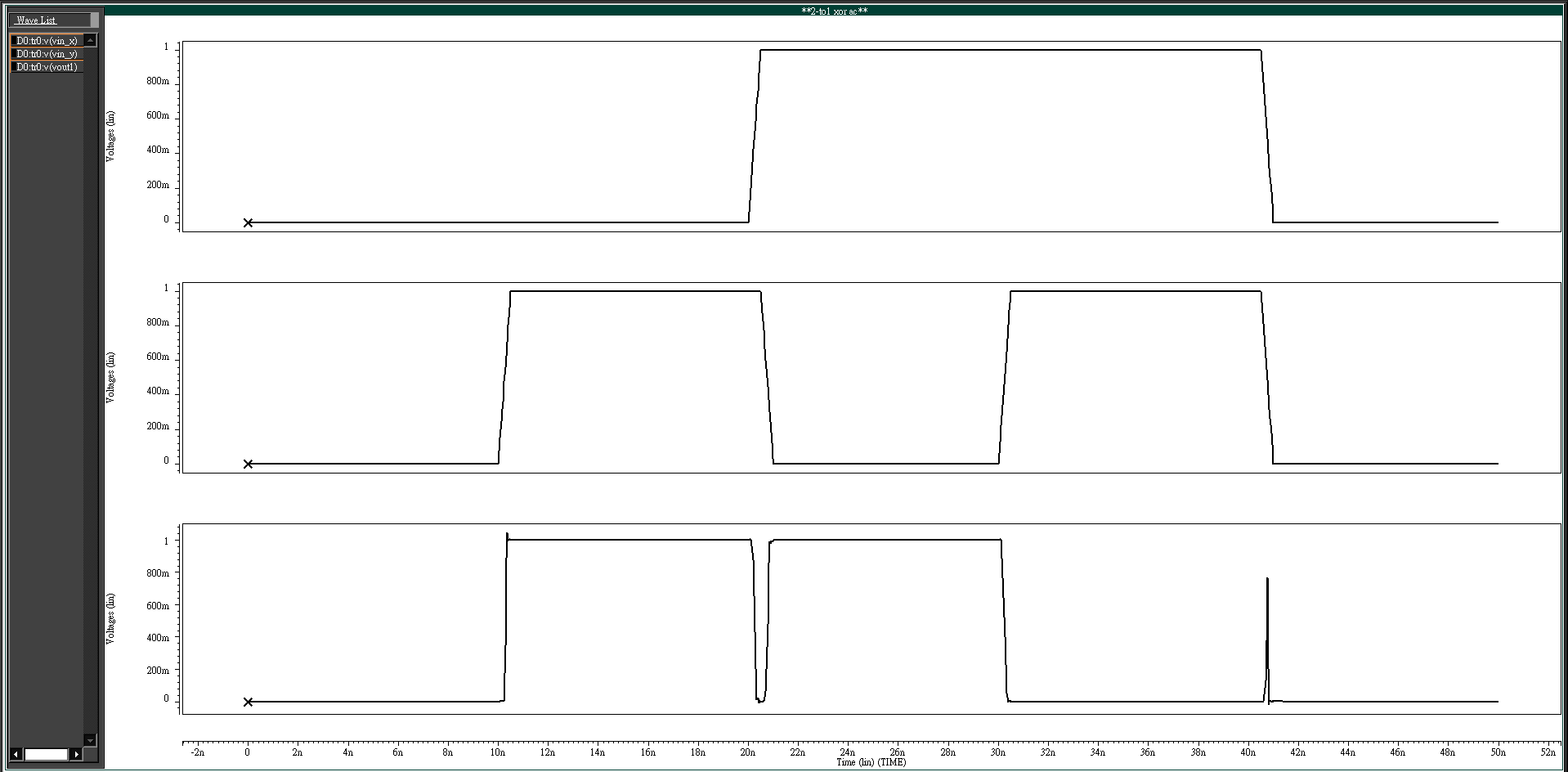
將A的電壓固定在0V，使B從0V掃到1V可得輸出結果從1V反相為0V。





1. XOR

Ac:



|  |  |  |
| --- | --- | --- |
| A | B | F |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

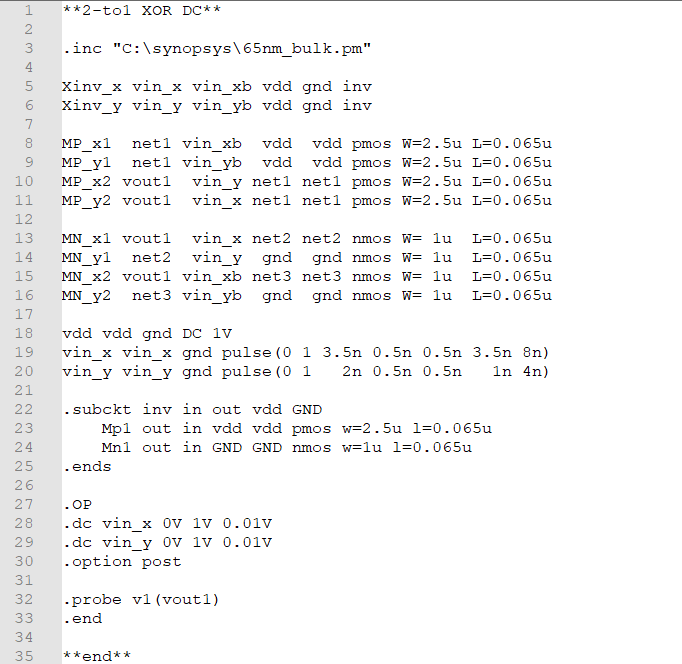
訊號圖由上而下分別為A、B及F。

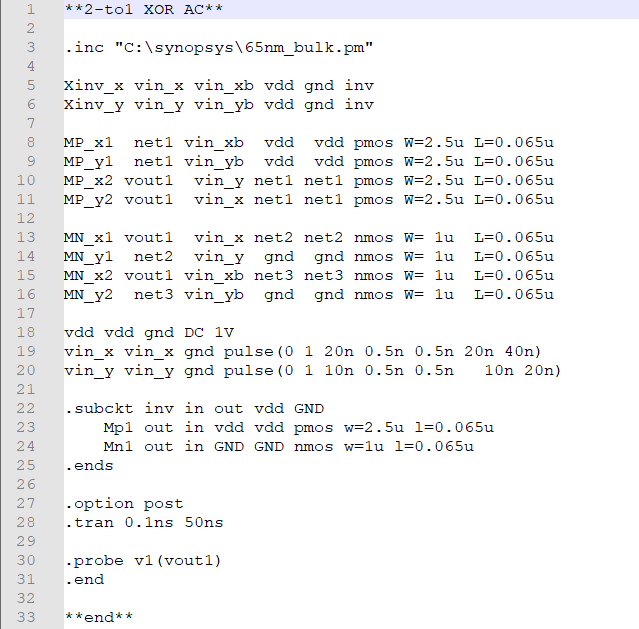
模擬結果與真值表一致。

Dc:



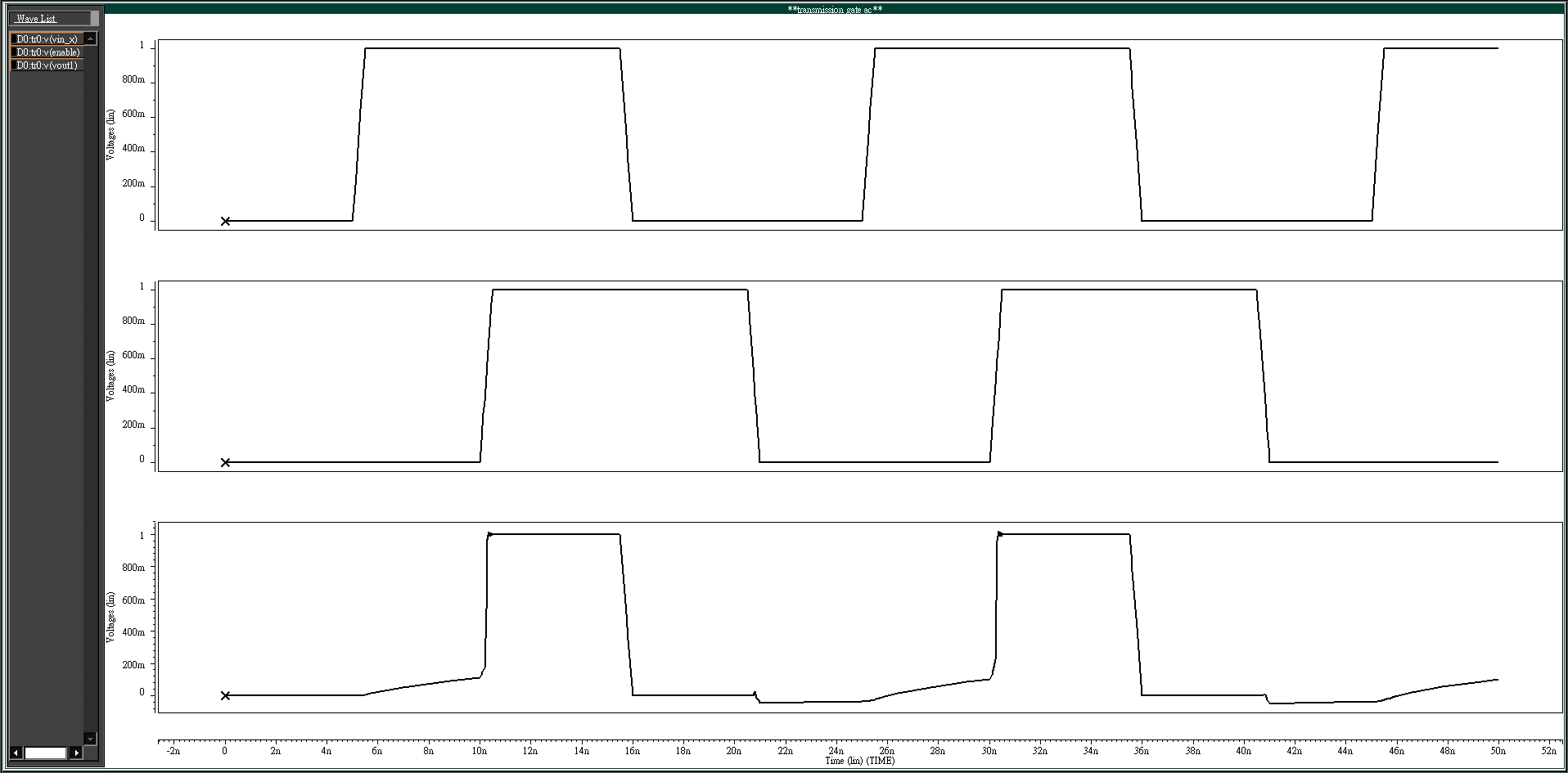
將A的電壓固定在1V，使B從0V掃到1V可得輸出結果從1V反相為0V。





1. Functionality of the Transmission Gate

Ac:

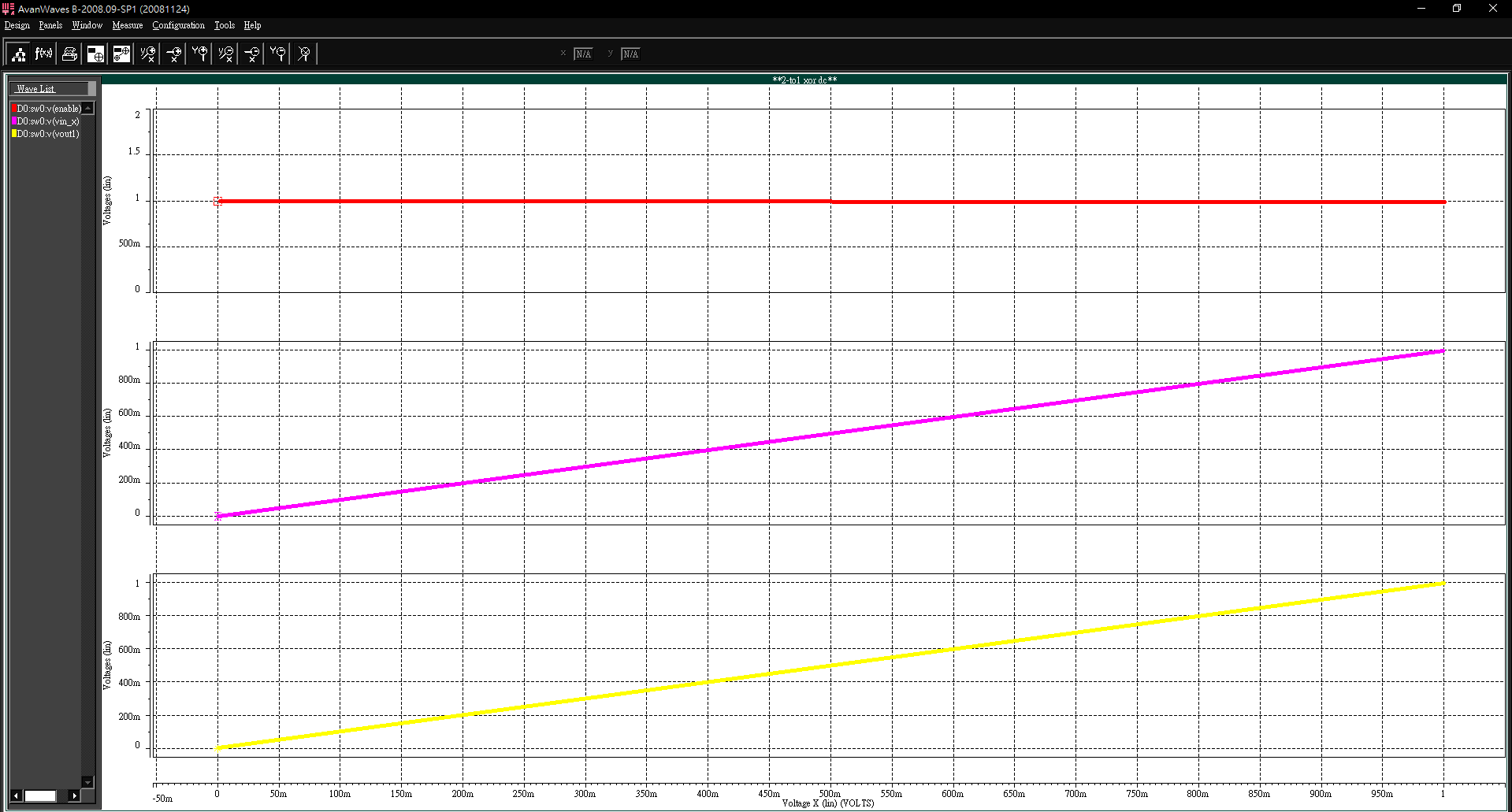


|  |  |
| --- | --- |
| Enable | Out |
| 1 | Xin |
| 0 | out |

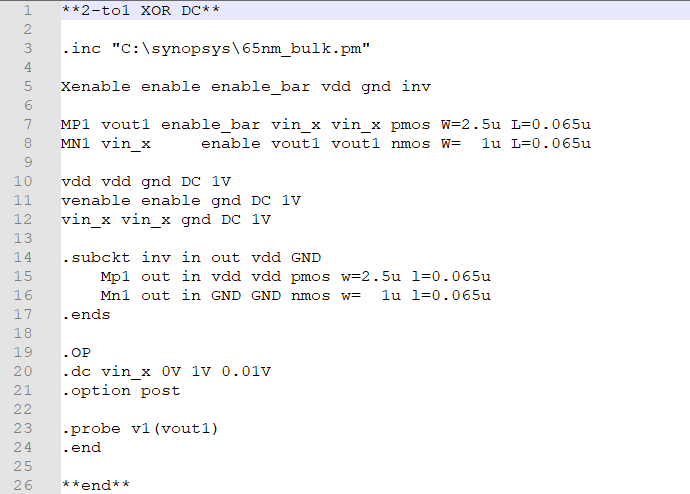
訊號由上至下分別為 xin、enable和out。

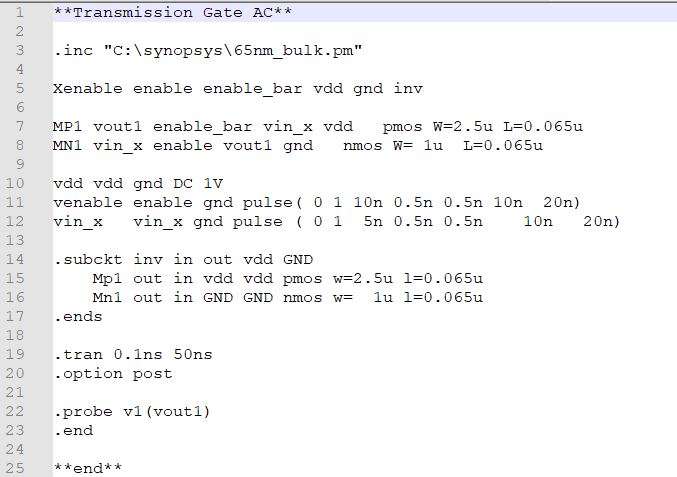
可以觀察到輸出在enable為1V時才允許xin完整通過。

Dc:



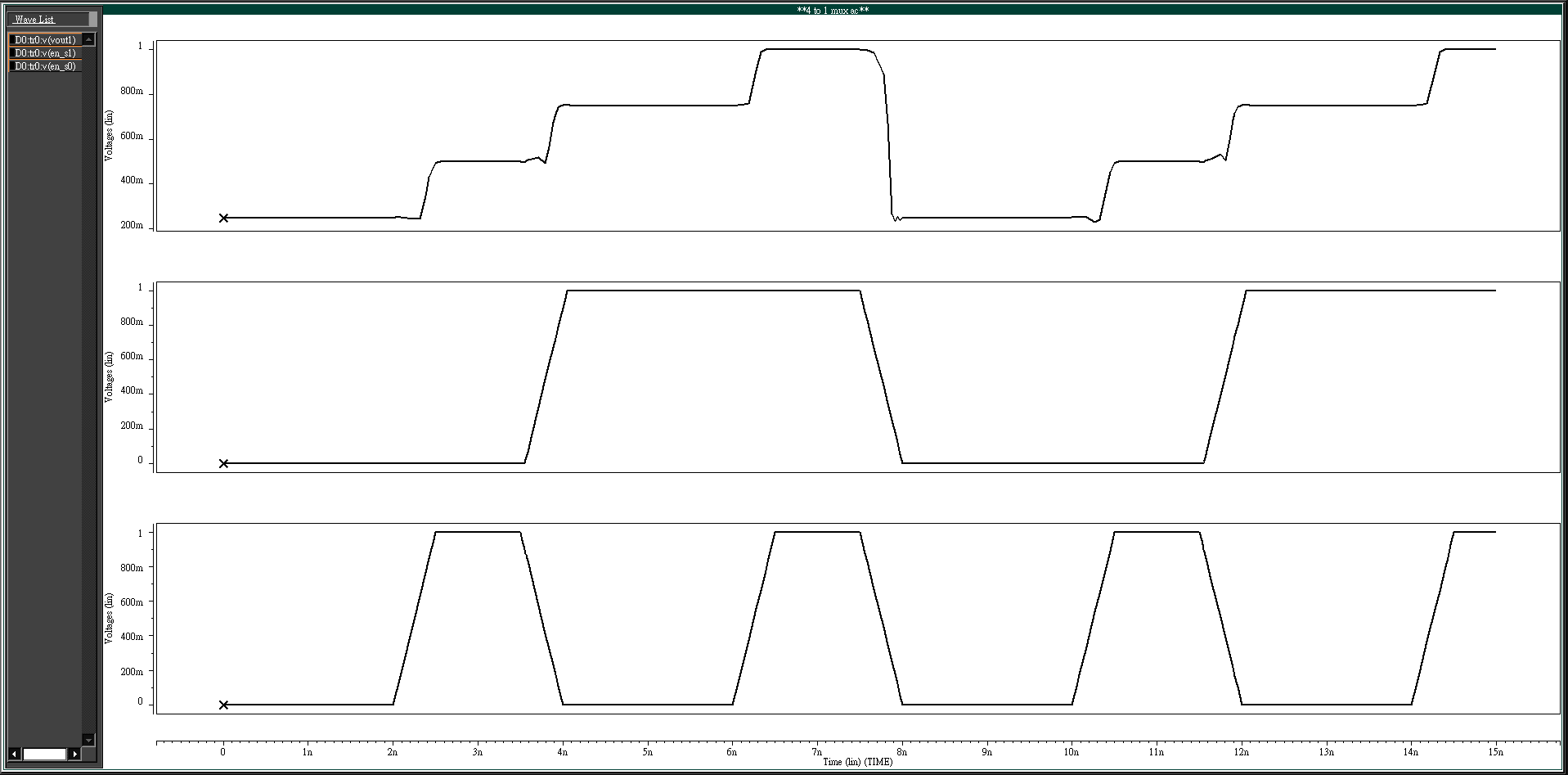
直流分析結果與假設的結果一致。





1. Functionality of the Basic Gate (4-to-1 Mux)

Ac:

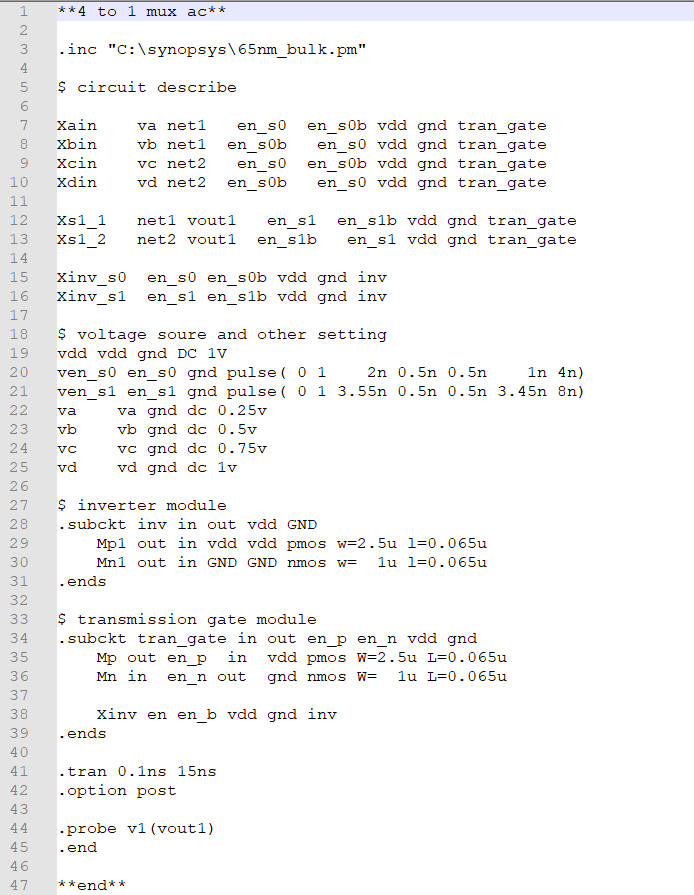


|  |  |  |
| --- | --- | --- |
| S1 | S0 | F |
| 0 | 0 | 0.25v |
| 0 | 1 | 0.5V |
| 1 | 0 | 0.75V |
| 1 | 1 | 1V |

訊號由上而下分別為F、S1及S0。

此次模擬為了能看出是否有從四個輸出中選出特定的值，分別將A, B, C及D四個訊號的值訂為 0.25V, 0.5V, 0.75V, 1V。

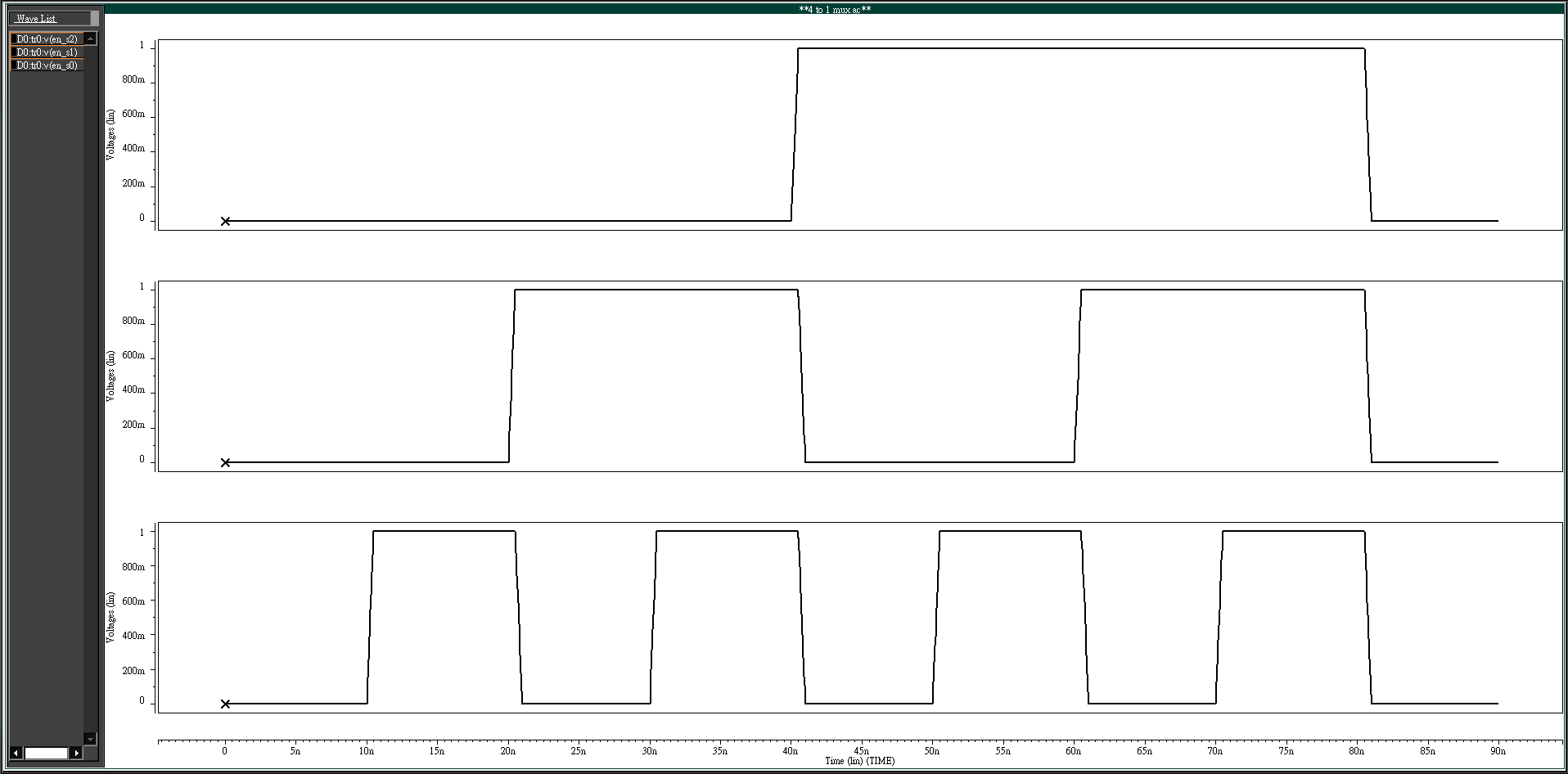
模擬結果與假設結果一致。



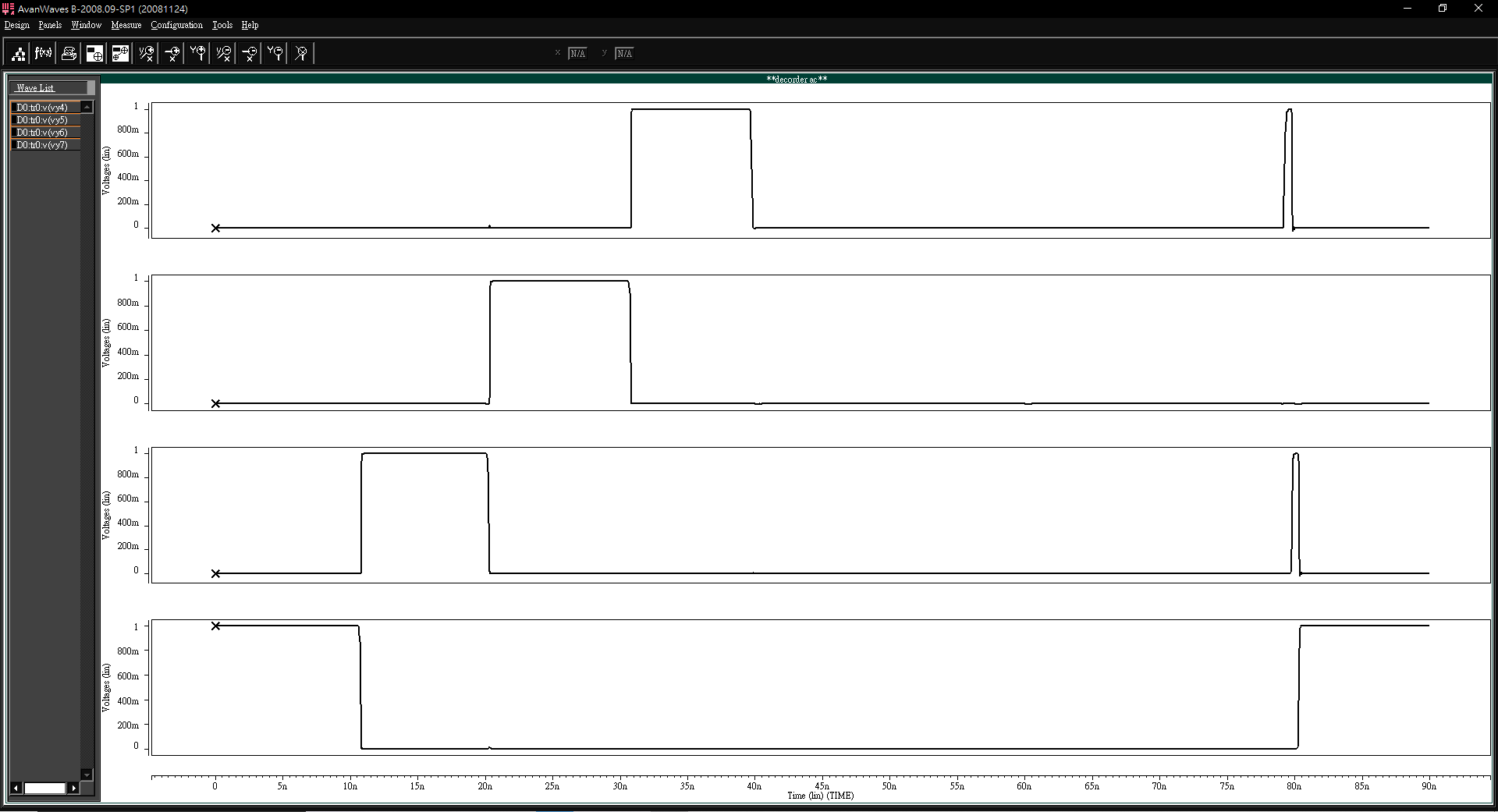
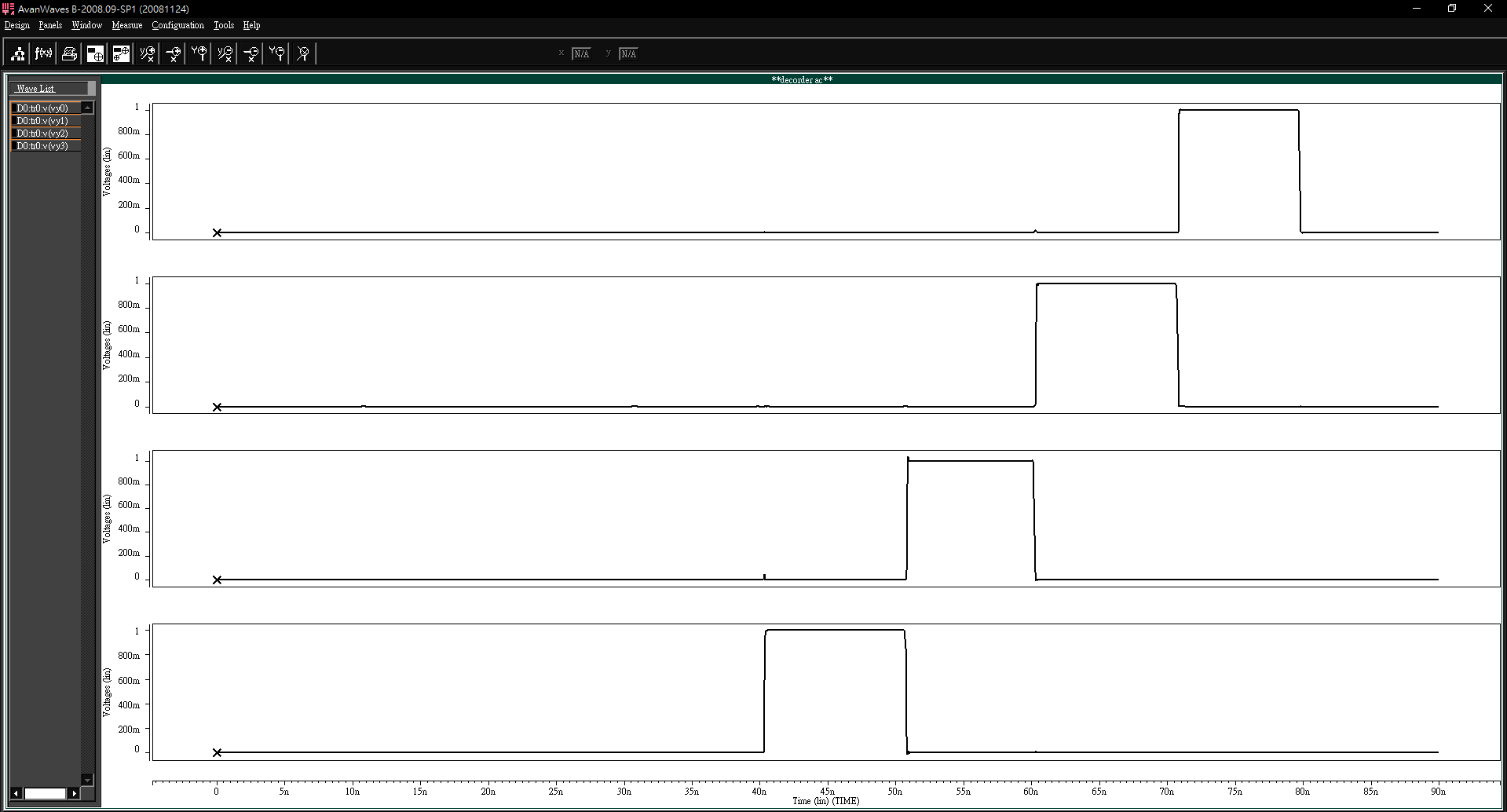
1. Functionality of the Decoder (3-to-8 decoder)

Ac:

Input:



Output:



|  |  |  |  |
| --- | --- | --- | --- |
| S2 | S1 | S0 | F |
| 0 | 0 | 0 | Out1 |
| 0 | 0 | 1 | Out2 |
| 0 | 1 | 0 | Out3 |
| 0 | 1 | 1 | Out4 |
| 1 | 0 | 0 | Out5 |
| 1 | 0 | 1 | Out6 |
| 1 | 1 | 0 | Out7 |
| 1 | 1 | 1 | Out8 |

由S2到S0分別代表decoder的輸入。

輸出結果與預期符合。

