

モータシステム：スナバ回路設計データ

小野澤颯

2021年8月30日

1 目次

1. スナバ回路について
2. 非放電型スナバ回路の計算
3. モータシステム FET ブリッジへの実装
4. 参考文献

2 本編

1. スナバ回路について

MOSFETは非常に高速でスイッチングされるため、ドレイン電流は非常に急な変化をする。例えば、モータ制御回路のHブリッジ部に注目し、ハイサイドFETがターンオンしているときモータに電流 I が流れる。次にターンオフしたとき、配線の寄生インダクタンス $L_{parasitic}$ 、モータのインダクタンス成分 L_m によって、ドレインソース間には $(L_{parasitic} + L_m) \frac{dI}{dt}$ に従い、大きなサージ電圧が発生する。このサージ電圧がFETの $V_{ds(max)}$ を超えると破壊される。

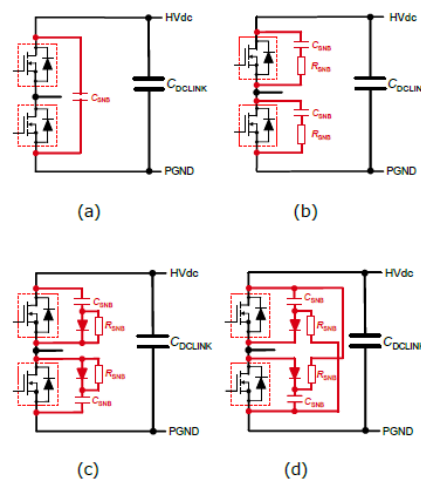


図 1: 各種スナバ回路

スナバ回路は破壊原因となる寄生成分によるサージを吸収し、FETの過渡電圧保護をする保護回路の一種である。スナバ回路には大きく4種類あり、まず図1.(a)のCスナバ回路、次に図1.(b)に示すRCスナバ回路、図1.(c)のRCDスナバ回路、図1.(d)の非放電型RCDスナバ回路である。ここでは、非放電型RCDスナバ回路を取り扱う。

非放電型RCDスナバ回路は各種スナバ回路の中でもっともサージ吸収効果を高めることが可能であり、スナバコンデンサがスイッチング毎に放電されないため、スナバ抵抗の消費電力はサージによる電力のみとなる。したがって、スナバコンデンサの値を大きくすることができるため、サージ吸収効果を大きく高めることが可能となる。他のスナバ回路ではスナバコンデンサがスイッチング毎に放電し、スナバ抵抗で電力を消費するため、スイッチング周波数が大きくなると抵抗の消費電力が増大し、スナバコンデンサの大きさが制限される。他に比べ、非放電型スナバ回路はメリットが多いが、もっとも配線レイアウトが複雑になるため、層の少ない基板では実装するのが困難である。

2. 非放電型RCDスナバ回路の計算

非放電型RCDスナバ回路の設計方法を示します。寄生インダクタンスにたまったエネルギーをスナバコンデンサで吸収することでサージを吸収しているため、スナバコンデンサは

$$C_{snb} > \frac{L_{parasitic} I^2}{(V_{ds(surge)} - V_{source})^2} \quad (1)$$

で求める。これはインダクタンスのエネルギー式とコンデンサのエネルギー式から明らかである。

次に、吸収した電力の90%を消費するスナバ抵抗の設計方法を示す。

$$R_{snb} < \frac{1}{f_{sw} C_{snb} 2.3} \quad (2)$$

この抵抗器は、小さすぎると発振する可能性があるためできるだけ用件満たす範囲で大きな値を使う。

上式の求め方を下記に簡単に示す。前提として、 $V_c = V_{source}(1 - e^{-\frac{t}{\tau_c}})$ はRC直列回路のコンデンサ電位のt軸関数である。

$$V_{c(snb)} = V_{ds(surge)}(1 - e^{-\frac{t}{R_{snb}C_{snb}}}) \quad (3)$$

tはスイッチング周期だから $t = \frac{1}{f_{sw}}$

$$V_{c(snb)} = V_{ds(surge)}(1 - e^{-\frac{1}{f_{sw}R_{snb}C_{snb}}}) \quad (4)$$

$$e^{-\frac{1}{f_{sw}R_{snb}C_{snb}}} = \frac{V_{ds(surge)} - V_{c(snb)}}{V_{ds(surge)}} \quad (5)$$

$$-\frac{1}{f_{sw}R_{snb}C_{snb}} = \log\left[\frac{V_{ds(surge)} - V_{c(snb)}}{V_{ds(surge)}}\right] \quad (6)$$

$$R_{snb} = \frac{-1}{f_{sw}C_{snb}\log\left[\frac{V_{ds(surge)} - V_{c(snb)}}{V_{ds(surge)}}\right]} \quad (7)$$

コンデンサ電位を90%消費するとき $V_{c(snb)} = 0.9V_{ds(surge)}$

$$\log\left[\frac{V_{ds(surge)} - 0.9V_{ds(surge)}}{V_{ds(surge)}}\right] \simeq -2.3 \quad (8)$$

次に、スナバ抵抗の消費電力の設計方法を示す。

$$P_{snb} = \frac{L_{parasitic} I^2 f_s w}{2} \quad (9)$$

これは、寄生インダクタンスのエネルギーがスイッチング毎に消費されていることを示している。

3. モータシステム FET ブリッジへの実装

用いるスナバ回路はまず、モータシステムで扱う最大電流 I_{max} 、電源電圧 V_{source} 、FET の絶対最大定格 V_{max} 、PWM 周波数 f_{sw} を定義する。

例として、(あくまで例です (重要なことなので二回言います))

$$I_{max} = 100[A] \quad (10)$$

$$V_{source} = 24[V] \quad (11)$$

$$V_{max} = 30[V] \quad (12)$$

$$f_{sw} = 100[kHz] \quad (13)$$

と定義する。また、ここでは寄生インダクタンスを $100nH$ と定義する。

したがって、式 1 より、 $C_{snb} > 0.28[nF]$ となり、E 系列より $0.33[\mu F]$ を選択する。

式 2 より、 $R_{snb} < 13[\Omega]$ となるため、 $10[\Omega]$ を選択する。

式 9 より、抵抗の損失は $P_{snb} = 50[W]$ となるが、この電力は現実的ではないため、 $100A$ が流れる時はモータの過渡電流と考え、約 $0.1sec$ とし、半分の $5[W]$ 抵抗を用いる。(これでもでかいなあ)

4. 参考文献

Rohm [アプリケーションノート \[スナバ回路の設計\]\(62AN036J\)](#)

富士電機 [アプリケーションノート \[保護回路設計法\]](#)