

ĐỀ CƯƠNG ÔN TẬP MÔN KIẾN TRÚC MÁY TÍNH 3TC

I. Lý thuyết

1. Trình bày các thế hệ máy tính theo sự phát triển của công nghệ
2. Trình bày khái niệm Kiến trúc máy tính và các thành phần của Kiến trúc máy tính
3. Trình bày các thành phần cơ bản của tổ chức máy tính.
4. Trình bày cấu trúc của bộ xử lý trung tâm (chú ý trình bày chức năng các thanh ghi điện hình)
5. Phân biệt kiến trúc máy tính Von Neuman và Harvard.
6. Phân biệt hai loại máy tính CISC và RISC (chú ý căn cứ chính để phân loại các máy tính này).
7. Trình bày khái niệm lệnh và quá trình thực hiện lệnh.
8. Trình bày cấu trúc lệnh của máy tính và các dạng toán hạng, cho ví dụ
9. Trình bày kỹ thuật đường ống 5 giai đoạn trong hệ thống máy tính. Tranh chấp dữ liệu là gì và cách khắc phục.
10. Trình bày hệ thống bộ nhớ phân cấp trong các hệ thống máy tính
11. Trình bày tổ chức và hoạt động của IC nhớ.
12. Trình bày đặc điểm bộ nhớ ROM, ứng dụng bộ nhớ ROM trong hệ thống máy tính và phân loại bộ nhớ ROM theo công nghệ chế tạo
13. Trình bày đặc điểm bộ nhớ RAM, phân loại bộ nhớ RAM theo công nghệ chế tạo và ứng dụng bộ nhớ RAM.
14. Trình bày khái niệm và đặc điểm hoạt động của bộ nhớ cache.
15. Trình bày 2 dạng kiến trúc cache Look Aside và Look Through.
16. Trình bày các chính sách thay thế khối (lệnh, dữ liệu) của bộ nhớ cache
17. Trình bày các phương thức ghi dữ liệu trong bộ nhớ cache (khi hit và miss)
18. Trình bày các phương thức đọc dữ liệu trong bộ nhớ cache (khi hit và miss)
19. Trình bày các tham số hiệu năng của bộ nhớ cache.
20. RAID là gì? Trình bày các kỹ thuật cơ bản tạo RAID.
21. Trình bày các loại RAID cơ bản: RAID0, RAID1, RAID10, RAID5 và RAID6
22. Trình bày NAS là gì và đặc điểm của NAS?

23. Trình bày SAN là gì và đặc điểm của SAN?
24. Trình bày các thanh ghi của vi xử lý Intel 8086
25. Trình bày khuôn dạng lệnh của vi xử lý Intel 8086
26. Trình bày các nhóm lệnh hợp ngữ của vi xử lý Intel 8086
27. Trình bày các chế độ định địa chỉ của vi xử lý Intel 8086 và cho ví dụ bằng lệnh hợp ngữ
28. Hoạt động ngắt là gì và phân loại ngắt của VXL Intel 8086.
29. Trình bày quá trình xử lý ngắt của VXL Intel 8086.

II. Bài tập

1. Bài tập về xác định các nhóm địa chỉ trong các phương pháp ánh xạ bộ nhớ cache
2. Bài tập về thiết kế bộ giải mã địa chỉ cho bộ nhớ và thiết bị ngoại vi
3. Bài tập về lập trình hợp ngữ cho các:
 - a. Tính tổng của n số tự nhiên
 - b. Chuyển đổi 1 chuỗi ký tự từ chữ thường thành chữ in
 - c. Nhập chuỗi ký tự (kết thúc bằng phím Enter hoặc ESC)
 - d. Nhập một nguyên
 - e. Hiển thị một số ra dưới dạng nhị phân, hexa (đổi từ hệ thập phân sang nhị phân)
 - f. Đếm số lần xuất hiện một ký tự trong một chuỗi ký tự bất kỳ.
 - g. Thực hiện đảo một chuỗi bit, ký tự
 - h. Điều khiển một hệ thống trong 1 khoảng nhiệt độ cho trước.

Bài làm

Câu 1. Trình bày các thế hệ máy tính theo sự phát triển của công nghệ

Trả lời :

Lịch sử phát triển máy tính có thể được chia thành 5 thế hệ chính phụ thuộc vào sự phát triển của mạch điện tử.

Thế hệ 1 (1944-1959)

Máy tính thế hệ 1 sử dụng đèn điện tử làm linh kiện chính và băng từ làm thiết bị vào ra.

Thế hệ 2 (1960-1964)

Máy tính thế hệ 2 sử dụng bóng bán dẫn (transistor) làm linh kiện chính.

Thế hệ 3 (1964-1975)

Máy tính thế hệ 3 sử dụng mạch tích hợp (IC – Integrated Circuit) làm linh kiện chính.

Thế hệ 4 (1975-1989)

Máy tính thế hệ 4 sử dụng mạch tích hợp loại lớn (LSI – Large Scale Integrated Circuit) làm linh kiện chính.

Thế hệ 5 (1990 - nay)

Máy tính thế hệ 5 sử dụng mạch tích hợp loại siêu lớn (VLSI – Very Large Scale Integrated Circuit) làm linh kiện chính.

Câu 2. Trình bày khái niệm Kiến trúc máy tính và các thành phần của Kiến trúc máy tính

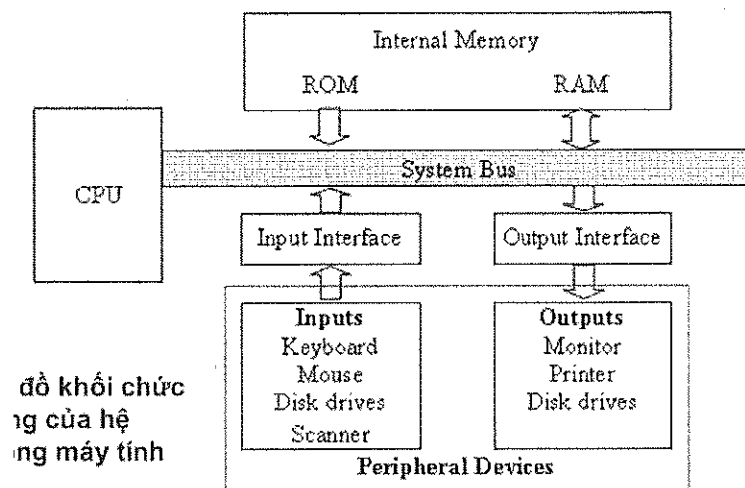
Trả lời :

Kiến trúc máy tính là khoa học về việc lựa chọn và kết nối các thành phần phần cứng để tạo ra các máy tính đạt được các yêu cầu về chức năng (functionality), hiệu năng (performance) và giá thành (cost).

Kiến trúc máy tính được cấu thành từ 3 thành phần con: (i) *Kiến trúc tập lệnh* (Instruction Set Architecture), (ii) *Vi kiến trúc* (Micro Architecture) và *Thiết kế hệ thống* (System Design).

Câu 3. Trình bày các thành phần cơ bản của tổ chức máy tính.

Trả lời :



Các thành phần cơ bản của tổ chức máy tính bao gồm :

1. Khối xử lý trung tâm – CPU

Chức năng:

- Đọc lệnh từ bộ nhớ
- Giải mã và thực hiện lệnh

CPU bao gồm:

- Bộ điều khiển (Control Unit - CU)
- Bộ tính toán số học và logic (Arithmetic and Logic Unit - ALU)
- Các thanh ghi (Registers)

2. Bộ nhớ trong

Chức năng :

Lưu trữ lệnh và dữ liệu cho CPU xử lý

Bộ nhớ trong bao gồm :

ROM: lưu trữ lệnh và dữ liệu của hệ thống, vẫn tồn tại thông tin khi mất nguồn nuôi.

RAM: lưu trữ lệnh và dữ liệu của hệ thống và người dùng. Thông tin sẽ mất khi không cấp nguồn

3. Các thiết bị vào ra

Hay còn gọi là các thiết bị ngoại vi. Gồm 2 nhóm là các thiết bị vào (bàn phím, chuột, ổ đĩa,...) và các thiết bị ra (màn hình, máy in,...)

4. BUS hệ thống

Là 1 tập hợp các đường dây kết nối CPU với các thành phần khác của máy tính

Gồm :

Bus địa chỉ - Bus A

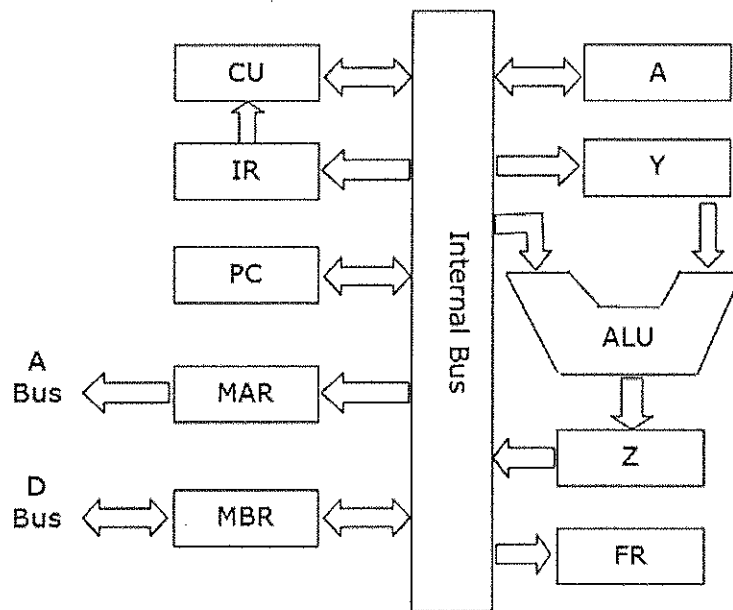
Bus dữ liệu – Bus D

Bus điều khiển – Bus C

Câu 4. Trình bày cấu trúc của bộ xử lý trung tâm (chú ý trình bày chức năng các thanh ghi điển hình)

Trả lời :

Sơ đồ khối tổng quát của CPU :



Các thành phần của CPU theo sơ đồ này gồm:

- Bộ điều khiển (Control Unit – CU)
- Bộ tính toán số học và logic (Arithmetic and Logic Unit)
- Bus trong CPU (CPU Internal Bus)
- Các thanh ghi của CPU:
 - Thanh ghi tích lũy A (Accumulator)
 - Bộ đếm chương trình PC (Program Counter)
 - Thanh ghi lệnh IR (Instruction Register)
 - Thanh ghi địa chỉ bộ nhớ MAR (Memory Address Register)
 - Thanh ghi đệm dữ liệu MBR (Memory Buffer Register)
 - Các thanh ghi tạm thời Y và Z
 - Thanh ghi cờ FR (Flag Register)

Chức năng 1 số thanh ghi điển hình :

1. Thanh tích lũy A

Thanh tích lũy A (Accumulator) được sử dụng để lưu toán hạng vào và dùng để chứa kết quả ra. Ngoài ra, thanh ghi A còn thường được dùng trong các lệnh trao đổi dữ liệu với các thiết bị vào ra.

VD : Việc sử dụng thanh ghi A trong phép toán : $x + y \rightarrow s$

+ Nạp toán hạng x vào thanh ghi A

+ Nạp toán hạng y vào thanh ghi tạm thời Y

- + ALU thực hiện phép cộng $A + Y$ và lưu kết quả vào thanh ghi Z
- + kết quả phép tính từ Z được chuyển về thanh ghi A
- + kết quả của thanh ghi A được lưu vào ô nhớ s

2. Bộ đếm chương trình PC

Bộ đếm chương trình PC (Program Counter) hoặc con trỏ lệnh (IP – Instruction pointer) luôn chứa địa chỉ của ô nhớ chứa lệnh kế tiếp được thực hiện

Khi CPU thực hiện xong một lệnh, địa chỉ của ô nhớ chứa lệnh tiếp theo được nạp vào PC.

3. Thanh ghi lệnh IR

Thanh ghi lệnh IR (Instruction register) lưu lệnh đang thực hiện. IR nhận lệnh từ MBR và chuyển tiếp lệnh đến CU giải mã và thực hiện

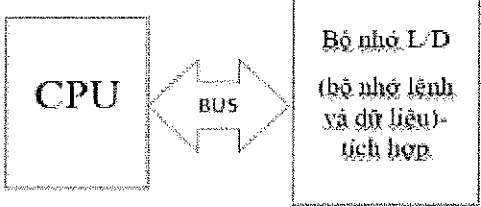

4. Thanh ghi MAR

MAR là thanh ghi địa chỉ bộ nhớ (Memory address register) - giao diện giữa CPU và bus địa chỉ. MAR nhận địa chỉ ô nhớ chứa lệnh tiếp theo từ PC và chuyển tiếp ra bus địa chỉ

5. Thanh ghi MBR

MBR là thanh ghi đệm dữ liệu (Memory buffer register) - giao diện giữa CPU và bus địa chỉ. MBR nhận lệnh từ bus địa chỉ và chuyển tiếp lệnh đến IR thông qua bus trong CPU

Câu 5. Phân biệt kiến trúc máy tính Von Neuman và Harvard.

| Kiến trúc Von Neumann | Kiến trúc Harvard |
|---|--|
|  |  |
| Định nghĩa: Bộ nhớ lệnh và bộ nhớ dữ liệu nằm đan xen với nhau trong bộ nhớ vật lý. Được kết nối với bộ xử lý trung tâm bằng 1 hệ thống BUS | Định nghĩa: Bộ nhớ lệnh và bộ nhớ dữ liệu nằm trên hai khối vật lý khác nhau. Mỗi khối bộ nhớ được kết nối với bộ xử lý trung tâm (CPU) bằng hệ thống Bus riêng. |
| việc đọc lệnh và đọc/ghi dữ liệu phải luân phiên. | việc đọc lệnh và đọc/ghi dữ liệu có thể diễn ra cùng lúc. |
| Ứng dụng: trong các hệ thống máy tính phổ thông. | ứng dụng: trong các kiến trúc máy tính phức tạp, hệ thống máy chủ chuyên dụng, bộ xử lý kỹ thuật số. |
| Đơn giản hơn kiến trúc Harvard và chi phí thấp | phức tạp hơn kiến trúc Von Neumann (thiết kế 2 bus khác nhau cho dữ liệu và chương trình) |

Câu 6. Phân biệt hai loại máy tính CISC và RISC (chú ý căn cứ chính để phân loại các máy tính này).

| Tính chất | RISC | CISC |
|---------------------------------|-------------------------------------|---|
| 1. Cấu tạo CU | Bằng cáo máy trạng thái hữu hạn FSM | Vi chương trình |
| 2. Số lượng lệnh trong tập lệnh | 80 – 100 lệnh | 200 – 300 lệnh |
| 3. Tốc độ xử lý lệnh | Nhanh hơn | Chậm hơn |
| 4. Độ phức tạp trong lập trình | Phức tạp | Đơn giản |
| 5. Ứng dụng | Được sử dụng cho các vi điều khiển | Được sử dụng cho các máy tính phổ thông |

Câu 7. Trình bày khái niệm lệnh và quá trình thực hiện lệnh.

Lệnh máy tính là 1 từ nhị phân được gán 1 nhiệm vụ cụ thể. Các lệnh của chương trình được lưu trong bộ nhớ và chúng lần lượt được CPU đọc, giải mã và thực hiện. Tập lệnh máy tính thường gồm nhiều lệnh có thể được chia thành 1 số nhóm theo chức năng: nhóm lệnh chuyển dữ liệu, nhóm lệnh tính toán, nhóm các lệnh điều kiện và rẽ nhánh và 1 số lệnh khác.

Quá trình xử lý lệnh : 5 bước

1. Lấy lệnh (IF) : được lấy từ bộ nhớ về CPU
2. Giải mã lệnh (ID) : CPU giải mã lệnh
3. Thi hành lệnh (EX) : CPU thực hiện lệnh
4. Lấy dữ liệu (MEM) : CPU đọc/ghi bộ nhớ
5. Lưu kết quả (WB) : Ghi kết quả vào các thanh ghi

Câu 8. Trình bày cấu trúc lệnh của máy tính và các dạng toán hạng, cho ví dụ

Cấu trúc của lệnh máy tính gồm 2 phần chính :

1. Mã lệnh (opcode)
2. Địa chỉ của các toán hạng (addresses of operands)

Có 5 dạng toán hạng :

1. Toán hạng dạng 3 địa chỉ:

Dạng : opcode addr1,addr2,addr3

Mỗi địa chỉ addr1,addr2,addr3 tham chiếu đến 1 ô nhớ hoặc 1 thanh ghi

VD : ADD R1,R2,R3 : $R1 \leftarrow R2 + R3$

2. Toán hạng dạng 2 địa chỉ

Dạng : opcode addr1,addr2

Mỗi địa chỉ addr1,addr2 tham chiếu đến 1 ô nhớ hoặc 1 thanh ghi

VD: ADD R1,R2 ; $R1 \leftarrow R1 + R2$; R1 cộng R2, kết quả lưu vào R1

3. Toán hạng dạng 1 địa chỉ

Dạng : opcode addr2

Địa chỉ addr2 tham chiếu đến 1 ô nhớ hoặc 1 thanh ghi, Thanh ghi tích lũy Racc được sử dụng và có vai trò như addr1 trong toán hạng 2 địa chỉ

VD : ADD R2; Racc \leftarrow Racc + R2

4. Toán hạng dạng 1.5 địa chỉ

Dạng : opcode addr1,addr2

Một địa chỉ tham chiếu đến 1 ô nhớ và địa chỉ còn lại tham chiếu đến 1 thanh ghi

VD : ADD R1,A ; $R1 \leftarrow R1 + M[A]$

Lấy nội dung của R1 cộng nội dung của ô nhớ A, kết quả lưu vào R1

5. Toán hạng 0 địa chỉ

Thường được sử dụng trong các lệnh thao tác với ngăn xếp : PUSH và POP

Câu 9 . Trình bày kỹ thuật đường ống 5 giai đoạn trong hệ thống máy tính. Tranh chấp dữ liệu là gì và cách khắc phục.

Là việc thực hiện đồng thời các công đoạn khác nhau của các lệnh khác nhau

Việc thực hiện lệnh được chia nhỏ thành 5 giai đoạn :

1. IF : Đọc lệnh từ bộ nhớ hoặc cache
2. ID : giải mã lệnh và đọc các toán hạng
3. EX : Thực hiện lệnh, nếu là lệnh truy cập bộ nhớ : Tính toán địa chỉ bộ nhớ
4. MEM : Đọc/ghi bộ nhớ; no-op nếu không truy cập bộ nhớ
5. WB : Ghi kết quả vào các thanh ghi

Tranh chấp dữ liệu thường xảy ra khi ghi trước đọc sau. Tức là dữ liệu của lệnh trước chưa được lưu mà đã lấy dữ liệu vào cho lệnh sau. Điều này dẫn đến tranh chấp dữ liệu

VD :

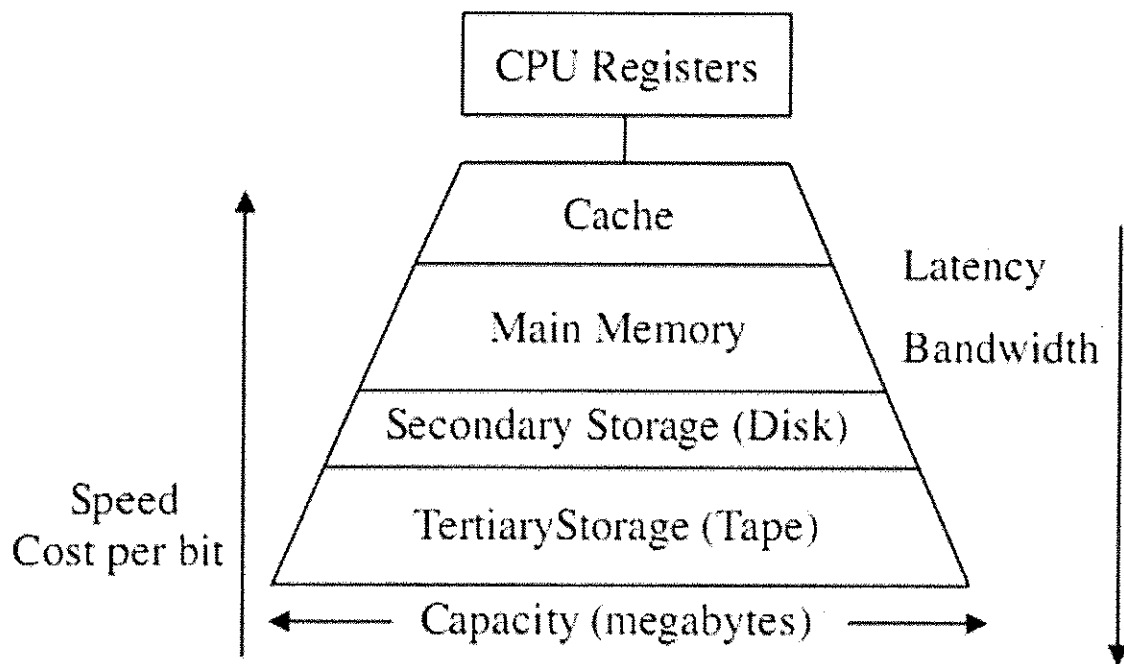
Cách khắc phục :

+ Lùi thời điểm thực hiện lệnh bằng lệnh NO-OP

+Chèn thêm các lệnh độc lập dữ liệu vào giữa 2 lệnh mà xảy ra tranh chấp dữ liệu

Câu 10. Trình bày hệ thống bộ nhớ phân cấp trong các hệ thống máy tính

Mô hình :



Bộ nhớ phân cấp được thể hiện theo hình thang. Trên cùng hình thang là các thanh ghi (CPU), đến bộ nhớ cache và đến bộ nhớ chính, sau bộ nhớ chính sẽ đến hệ thống lưu trữ như hệ thống lưu trữ sơ cấp (ổ đĩa, băng từ).

Đặc điểm :

Từ dưới lên trên thì tốc độ truy cập tăng , trễ truy cập giảm, dung lượng sử dụng càng giảm.

Tác dụng:

Tăng hiệu năng của hệ thống

Giảm giá thành sản xuất

Câu 11. Trình bày tổ chức và hoạt động của IC nhớ.

Tổ chức của IC nhớ:

Một mạch nhớ (memory chip) thường gồm nhiều ô nhớ (memory cells) được tổ chức thành một ma trận nhớ gồm một số hàng và một số cột. Ngoài ma trận nhớ gồm các ô nhớ, mạch nhớ còn gồm :

Đường địa chỉ (Address lines) :

- Các đường địa chỉ kết nối với bus A
- Chuyển tín hiệu từ CPU đến mạch nhớ

Bộ giải mã địa chỉ (Address decoder):

- Bộ giải mã địa chỉ
 - Sử dụng tín hiệu địa chỉ để chọn ra và kích hoạt ô nhớ/ dòng nhớ cần truy cập
- Đường dữ liệu (Data lines):
- các đường dữ liệu kết nối với bus D
 - Truyền dữ liệu từ bộ nhớ về CPU và ngược lại
- Tín hiệu chọn Chip (Chip select - CS):
- Chip nhớ được kích hoạt khi CS = 0
- Tín hiệu cho phép đọc (Read enable - RE):
- Cho phép đọc dữ liệu từ dòng nhớ khi RE = 0
- Tín hiệu cho phép ghi (Write enable - WE):
- Cho phép ghi vào dòng nhớ khi WE = 0

Câu 12. Trình bày đặc điểm bộ nhớ ROM, ứng dụng bộ nhớ ROM trong hệ thống máy tính và phân loại bộ nhớ ROM theo công nghệ chế tạo

Đặc điểm :

ROM là bộ nhớ chỉ đọc(read only memory). Việc ghi thông tin vào ROM chỉ có thể được thực hiện bằng các thiết bị hoặc phương pháp đặc biệt

ROM là bộ nhớ ổn định. Thông tin trong ROM vẫn được duy trì khi mất nguồn nuôi

ROM là bộ nhớ bán dẫn, mỗi ô nhớ của ROM là 1 cổng bán dẫn

Ứng dụng:

ROM được sử dụng để lưu chương trình khởi động của máy tính. Đọc các thông tin về phần cứng hệ thống trong RAM CMOS

Phân loại :

+ ROM nguyên thủy :

- ROM các thế hệ đầu tiên
- Chương trình được nạp sẵn trong nhà máy, không xóa được

+ PROM:

- ROM có thể lập trình được nhờ 1 thiết bị gọi là bộ lập trình PROM
- Lập trình được 1 lần

+ EPROM:

- ROM có thể lập trình và xóa được
- Thông tin trong EPROM có thể xóa được sử dụng tia cực tím có cường độ cao.

Sau khi xóa toàn bộ dữ liệu = 1

+ EEPROM:

- Có thể xóa và ghi được thông tin bằng điện
- Có thể ghi được thông tin sử dụng phần mềm chuyên dụng

+ Flash memory

- Là 1 dạng EEPROM nhưng có tốc độ ghi và đọc nhanh hơn
- Bộ nhớ flash chỉ có thể đọc/ghi theo khối

Câu 13. Trình bày đặc điểm bộ nhớ RAM, phân loại bộ nhớ RAM theo công nghệ chế tạo và ứng dụng bộ nhớ RAM.

Đặc điểm :

RAM (Random access memory) là bộ nhớ truy cập ngẫu nhiên

- Mỗi ô nhớ của RAM có thể truy cập 1 cách ngẫu nhiên không theo trật tự nào
- Tốc độ truy cập các ô nhớ là tương đương

RAM là bộ nhớ không ổn định

- Tất cả thông tin của RAM sẽ mất khi mất nguồn nuôi

RAM là bộ nhớ bán dẫn : Mỗi ô nhớ của RAM là 1 cổng bán dẫn

Ứng dụng:

RAM được sử dụng để lưu các thông tin của hệ thống và của người dùng:

- Thông tin hệ thống : thông tin phần cứng và hệ điều hành
- Thông tin người dùng : các chương trình ứng dụng và dữ liệu

Phân loại :

Gồm 2 loại RAM cơ bản:

RAM tĩnh (static RAM- SRAM)

- Mỗi bit SRAM là 1 mạch lật – flip-flop
- Thông tin lưu trong các bit SRAM luôn ổn định và không phải “làm tươi” định kỳ
- SRAM nhanh hơn nhưng đắt hơn DRAM

RAM động (Dynamic RAM - DRAM)

- Mỗi bit DRAM dựa trên 1 tụ điện
- Thông tin lưu trong các bit DRAM không ổn định và phải được làm tươi định kỳ
- DRAM chậm hơn nhưng rẻ hơn SRAM

Câu 14. Trình bày khái niệm và đặc điểm hoạt động của bộ nhớ cache.



Khái niệm:

Cache là 1 thành phần trong hệ thống nhớ phân cấp của máy tính. Cache đóng vai trò trung gian, trung chuyển dữ liệu từ bộ nhớ chính về CPU và ngược lại.

Vị trí của cache :

- Với các hệ thống CPU cũ, cache thường nằm ngoài CPU
- Với các CPU mới, cache thường được tích hợp vào trong CPU

Dung lượng cache nhỏ : dao động từ 16kB - > 2MB hoặc lớn hơn

Cache có tốc độ truy cập nhanh hơn nhiều so với bộ nhớ chính

Nguyên lý hoạt động của cache

Cache được coi là bộ nhớ thông minh:

- Có khả năng đoán trước yêu cầu về dữ liệu của CPU
- Dữ liệu và lệnh cần thiết được chuyển trước từ bộ nhớ chính về cache -> CPU chỉ truy cập cache -> giảm thời gian truy cập hệ thống

Cache hoạt động dựa trên 2 nguyên lý cơ bản

- Nguyên lý lân cận về không gian :

- Nếu 1 ô nhớ đang được truy cập thì xác suất các ô nhớ liền kề với nó được truy cập trong tương lai gần rất cao

- Thường áp dụng cho nhóm lệnh/dữ liệu có tính tuần tự cao

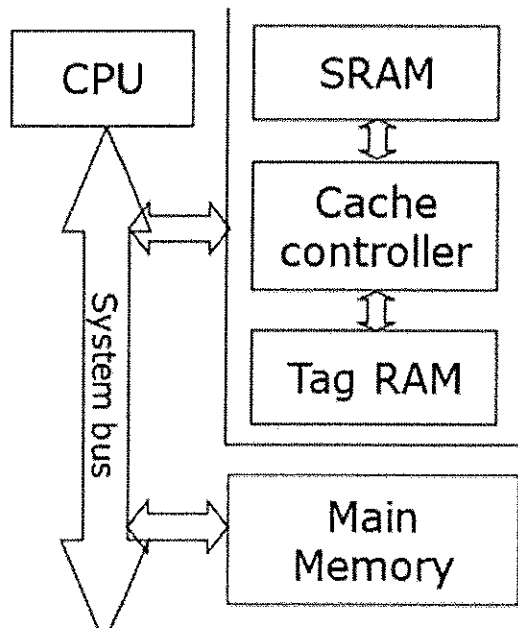
- Nguyên lý lân cận về thời gian

- Nếu 1 ô nhớ đang được truy cập thì xác suất nó được truy cập trong tương lai gần là rất cao

- Thường áp dụng cho dữ liệu và nhóm lệnh trong vòng lặp

Câu 15. Trình bày 2 dạng kiến trúc cache Look Aside và Look Through.

Look aside



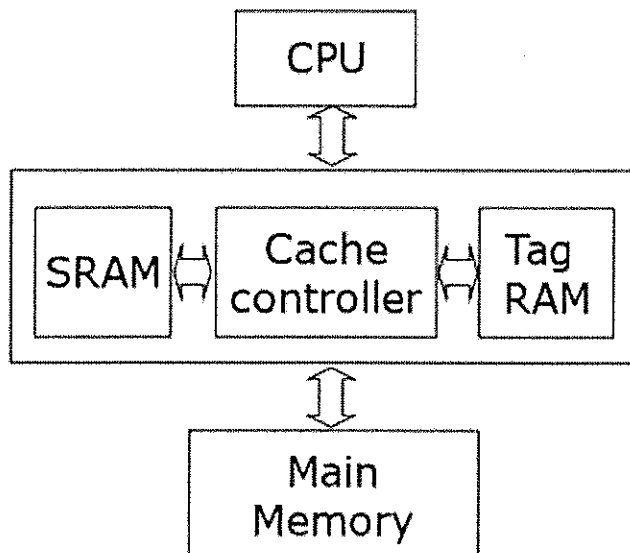
Cache và bộ nhớ chính cùng kết nối với bus hệ thống

Cache và bộ nhớ chính “thấy” chu kỳ bus của CPU tại cùng 1 thời điểm

Ưu điểm : Thiết kế đơn giản, miss nhanh

Nhược điểm : Hit chậm

Look through



Cache nằm giữa CPU và bộ nhớ chính

Cache “thấy” chu kỳ bus của CPU trước, sau đó nó chuyển chu kỳ bus cho bộ nhớ chính.

Ưu điểm : Hit nhanh

Nhược điểm : Thiết kế phức tạp, Đắt tiền, Miss chậm

Câu 16. Trình bày các chính sách thay thế khối (lệnh, dữ liệu) của bộ nhớ cache

Chính sách thay thế xác định dòng cache nào được chọn bị thay thế bởi các dòng khác từ bộ nhớ.

Các chính sách thay thế:

- Ngẫu nhiên(RANDOM):

- Các dòng cache được chọn ngẫu nhiên để thay thế
- Ưu điểm : Cài đặt đơn giản
- Nhược điểm : Hệ số miss cao

- Thay thế kiểu vào trước ra trước (FIFO)

- Các dòng cache được đọc vào cache trước sẽ bị thay thế trước
- Ưu điểm : Có hệ số miss thấp hơn so với thay thế ngẫu nhiên
- Nhược điểm : Hệ số miss vẫn còn cao

- Cài đặt phức tạp do cần có mạch điện tử để theo dõi trật tự nạp các dòng bộ nhớ và cache

- Thay thế các dòng ít được sử dụng gần đây nhất (LRU)

- Các dòng cache ít được sử dụng gần đây nhất được lựa chọn để thay thế
- Ưu điểm : Có hệ số miss thấp nhất trong các chính sách trên
- Nhược điểm L Cài đặt phức tạp do cần có mạch điện tử để theo dõi tần suất sử dụng các dòng cache

Câu 17. Trình bày các phương thức ghi dữ liệu trong bộ nhớ cache (khi hit và miss)

Trường hợp hit (mẫu thông tin ghi có trong cache):

- Ghi thẳng (write through) : mẫu tin được ghi ra cache và bộ nhớ chính đồng thời
- Ghi trở (Write back) : mẫu tin trước hết được ghi ra cache và dòng chứa mẫu tin được ghi ra bộ nhớ chính khi dòng đó bị thay thế

Trường hợp miss(mẫu tin cần ghi không có trong cache)

- Ghi có đọc lại(write allocate): mẫu tin được ghi ra bộ nhớ chính và sau đó dòng chứa mẫu tin được đọc vào cache
- Ghi không đọc lại(write non-allocate) : Mẫu tin được ghi ra bộ nhớ chính(dòng chứa mẫu tin không được đọc vào cache)

Câu 18. Trình bày các phương thức đọc dữ liệu trong bộ nhớ cache (khi hit và miss)

▪ Trường hợp hit (mẫu tin cần đọc có trong cache)

- Mẫu tin được đọc từ cache vào CPU;

- Bộ nhớ chính không tham gia.
- Trường hợp miss (mẫu tin cần đọc không có trong cache)
 - Mẫu tin trước hết được đọc từ bộ nhớ chính vào cache;
 - Sau đó nó được chuyển từ cache vào CPU.

→ đây là trường hợp miss penalty: thời gian truy nhập mẫu tin bằng tổng thời gian truy nhập cache và bộ nhớ chính.

Câu 19. Trình bày các tham số hiệu năng của bộ nhớ cache.

- Hit : là 1 sự kiện và CPU truy cập 1 mục tin có trong cache, Hệ số hit càng cao thì hiệu quả của cache càng cao
- Miss : là 1 sự kiện và CPU truy cập 1 mục tin không có ở trong cache, hệ số miss càng thấp thì hiệu quả của cache càng cao.

Thời gian trễ truy cập trung bình

Câu 20. RAID là gì? Trình bày các kỹ thuật cơ bản tạo RAID.

RAID (redundant array of independent disks) là 1 công nghệ các thiết bị lưu trữ tiên tiến trên cơ sở các ổ đĩa độc lập nhằm mục đích :

- Tốc độ cao
- Tính tin cậy cao
- Dung lượng lớn

RAID gồm 1 mảng các ổ đĩa HDD, SSD, các đĩa cứng theo chuẩn SATA, SAS, NVME mới hỗ trợ tạo RAID

Có 2 kỹ thuật chính được sử dụng trong RAID

- Tạo lát đĩa (Disk stripping):

+ Ghi: dữ liệu được chia thành các khối, mỗi khối được ghi đồng thời vào 1 đĩa động lập

+ Đọc: các khối dữ liệu được đọc đồng thời ở các đĩa độc lập, và được ghép lại tạo dữ liệu hoàn chỉnh

→ tốc độ truy cập được cải thiện

- Soi gương đĩa (Disk mirroring):

+ Ghi : Dữ liệu được chia thành các khối, mỗi khối được ghi đồng thời vào nhiều đĩa độc lập

+ Tại mọi thời điểm ta luôn có nhiều hơn 1 bản sao của dữ liệu

→ tính tin cậy được cải thiện

Câu 21. Trình bày các loại RAID cơ bản: RAID0, RAID1, RAID10, RAID5 và RAID6

* RAID 0

❖ Đặc điểm:

- Yêu cầu tối thiểu 2 ổ đĩa cứng vật lý
- Sử dụng kỹ thuật tạo lát đĩa (disk stripping hoặc parallel read/write)

❖ Ưu điểm:

- Nhanh: tốc độ truy nhập tỷ lệ thuận với số đĩa của RAID
- Tăng dung lượng: dung lượng RAID bằng tổng dung lượng các đĩa đơn.

❖ Nhược điểm:

- Tính an toàn chỉ tương đương một đĩa đơn

*RAID1

❖ Đặc điểm:

- Yêu cầu tối thiểu 2 ổ đĩa cứng vật lý
- Sử dụng kỹ thuật soi gương đĩa (disk mirroring)

❖ Ưu điểm:

- An toàn cao: do tại mỗi thời điểm RAID luôn chứa nhiều bản copy của dữ liệu ở các đĩa vật lý khác nhau.

❖ Nhược điểm:

- Tốc độ tương đương một đĩa đơn.
- Dung lượng tương đương một đĩa đơn

*RAID 10

❖ Đặc điểm:

- Yêu cầu tối thiểu 4 ổ đĩa cứng vật lý
- Sử dụng kỹ thuật tạo lát đĩa (disk stripping) và soi gương đĩa (disk mirroring)

❖ Ưu điểm:

- An toàn cao: do tại mỗi thời điểm RAID luôn chứa nhiều bản copy của dữ liệu ở các đĩa vật lý khác nhau.
- Nhanh: tốc độ truy nhập tỷ lệ với số đĩa của RAID

❖ Nhược điểm:

- Dung lượng tăng nhưng chỉ bằng $\frac{1}{2}$ tổng dung lượng các đĩa đơn.
- Đắt tiền.

*RAID 5

- ❖ Sử dụng 1 đĩa parity
- Mỗi bit của đĩa parity là một hàm parity của các bit tương ứng trên tất cả các đĩa khác
- ❖ Đọc truy cập tất cả các đĩa dữ liệu
- ❖ Ghi truy cập tất cả các đĩa cộng với đĩa parity
- ❖ Khi lỗi đĩa, đọc các đĩa còn lại cộng với đĩa parity để tính toán dữ liệu bị mất

*RAID 6

- ❖ Level 5 với một bit parity mở rộng
- ❖ Có thể chịu được 2 lỗi
- ❖ Có thể thực hiện tốt hơn mức 5 khi đọc, chậm hơn khi ghi

Câu 22. Trình bày NAS là gì và đặc điểm của NAS?

NAS (network attached storage) là thiết bị lưu trữ chuyên dụng;

- ❖ NAS được kết nối với các máy chủ qua mạng LAN (thường là mạng LAN tốc độ cao) và cung cấp các dịch vụ lưu trữ thông qua mạng;
- ❖ NAS thường dựa trên nền tảng là một RAID có tốc độ cao, dung lượng lớn và độ tin cậy rất cao.
- ❖ NAS có thể cung cấp dịch vụ lưu trữ cho hầu hết các loại máy chủ có cấu hình phần cứng khác nhau và chạy các hệ điều hành khác nhau.

Câu 23. Trình bày SAN là gì và đặc điểm của SAN?

SAN (Storage area network) là một thiết bị lưu trữ chuyên dụng, sử dụng chung và cung cấp lưu trữ cho các máy chủ;

- ❖ SAN thường cung cấp dịch vụ lưu trữ, kết nối với máy chủ qua giao diện FC hay qua mạng SAN với các đặc điểm:
 - Tốc độ truy nhập rất cao;
 - Dung lượng cực lớn;
 - Độ an toàn rất cao
 - An toàn dữ liệu cục bộ
 - An toàn dữ liệu với các bản copy được đồng bộ ở khoảng cách xa về địa

lý.

Câu 24. Trình bày các thanh ghi của vi xử lý Intel 8086

- Các thanh ghi đa năng

4 Thanh ghi 16bit:

- AX: thanh ghi tổng, thường dùng để lưu kết quả
- BX : Thanh ghi cơ sở, thường dùng chứa địa chỉ ô nhớ
- CX: Thanh ghi đếm, thường dùng làm con đếm cho các lệnh lặp
- DX: Thanh ghi dữ liệu

Hoặc 8 thanh ghi 8bit : AH,AL,BH,BL,CH,CL,DH,DL

- Các thanh ghi con trỏ và chỉ số:

- SP : con trỏ ngăn xếp. SP luôn chứa địa chỉ đỉnh ngăn xếp
- BP : Con trỏ cơ sở - sử dụng với đoạn ngăn xếp
- SI : Thanh ghi chỉ số nguồn, thường dùng chứa địa chỉ ô nhớ nguồn trong các thao tác chuyển dữ liệu
- DI: Thanh ghi chỉ số đích, thường dùng chứa địa chỉ ô nhớ đích trong các thao tác chuyển dữ liệu

- Các thanh ghi đoạn:

- CS : Thanh ghi đoạn mã. CS chứa địa chỉ bắt đầu đoạn mã
- DS : thanh ghi đoạn dữ liệu, chứa địa chỉ bắt đầu đoạn dữ liệu
- SS : thanh ghi đoạn ngăn xếp, chứa địa chỉ bắt đầu đoạn ngăn xếp
- ES : Thanh ghi đoạn dữ liệu mở rộng, chứa địa chỉ bắt đầu đoạn dữ liệu mở rộng

- Con trỏ lệnh và thanh ghi cờ

- IP : con trỏ lệnh hãy còn gọi là bộ đếm chương trình PC, luôn chứa địa chỉ của lệnh tiếp theo sẽ được thực hiện

- FR hoặc SR : Thanh ghi cờ hoặc thanh ghi trạng thái
+ Cờ trạng thái : các bit của fr lưu trạng thái của kết quả phép toán do ALU thực hiện

+ Cờ điều khiển : Trạng thái của tín hiệu điều khiển.

- Ghép cặp các thanh ghi:

- [CS:IP] : địa chỉ logic của lệnh tiếp theo và vi xử lý sẽ thực hiện
- [SS:SP]: Địa chỉ logic của đỉnh ngăn xếp

- [DS/ES : BP/BX/SI/DI] – Địa chỉ logic dữ liệu trong bộ nhớ

Câu 25. Trình bày khuôn dạng lệnh của vi xử lý Intel 8086

❖ Lệnh (instruction) là gì?

- Là một từ nhị phân
- Lệnh được lưu trữ trong bộ nhớ
- Lệnh được nạp vào CPU để thực hiện
- Mỗi lệnh có một nhiệm vụ cụ thể
- Các nhóm lệnh thông dụng: vận chuyển dữ liệu, điều khiển chương trình, tính toán, vv.

Câu 26. Trình bày các nhóm lệnh hợp ngữ của vi xử lý Intel 8086

Gồm 7 nhóm lệnh :

1. Nhóm lệnh vận chuyển dữ liệu

MOV, XCHG, LEA, PUSH, POP, IN, OUT

2. Nhóm lệnh số học :

ADD, SUB, DIV, INC, DEC

3. Nhóm lệnh logic

AND, OR, TEST, XOR, SHL, ROR

4. Nhóm lệnh chuyển điều khiển

JMP, JC, JNC, JZ, JNZ, JA, JNA, JB, JNB, JE, STOSW

5. nhóm lệnh ngắt

INT 21H

6. Nhóm lệnh thao tác bit

SETB, CLI

7. Nhóm lệnh thao tác chuỗi

MOVSB, MOVSW, LODSB

Câu 27. Trình bày các chế độ định địa chỉ của vi xử lý Intel 8086 và cho ví dụ bằng lệnh hợp ngữ

1. Chế độ định địa chỉ tức thì

Toán hạng nguồn là 1 hằng số

VD : MOV H, 08H ; AH = 08H

2. Chế độ định địa chỉ thanh ghi:

Dữ liệu toán hạng nằm trong thanh ghi

VD : MOV AH,AL ; AH = AL

3 Chế độ định địa chỉ trực tiếp(Mem)

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là 1 hằng số

VD :

MOV AH, [08H] ; AH = [08H] = 100

MOV [08H],DL

4. Chế độ định địa chỉ gián tiếp thanh ghi

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là giá trị của thanh ghi BX/BP/SI/DI

VD :

MOV AH, [BX] ; AH = [BX]

MOV [BX], DL

5. Chế độ định địa chỉ cơ sở

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là giá trị của thanh ghi cơ sở BX/BP

VD:

MOV AH,[BX] ; AH = [BX]

MOV [BX], DL

6. Chế độ định địa chỉ chỉ số

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là giá trị của thanh ghi chỉ số SI/SD

VD:

MOV AH,[SI]

MOV [DI], DL

7. Chế độ định địa chỉ tương đối cơ sở

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là sự kết hợp của giá trị thanh ghi cơ sở với 1 hằng số

VD :

MOV AH,[BX + 10]

MOV [BP + 100] , AL

8. Chế độ định địa chỉ tương đối chỉ số

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là sự kết hợp của giá trị thanh ghi chỉ số với 1 hằng số.

VD :

MOV AH, [SI + 10]

MOV [DI + 100], AL

9. Chế độ định địa chỉ chỉ số cơ sở

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là sự kết hợp giữa thanh ghi chỉ số và thanh ghi cơ sở

VD:

MOV AH,[SI + BX]

10. Chế độ định địa chỉ tương đối cơ sở chỉ số

Dữ liệu toán hạng nằm trong bộ nhớ, có địa chỉ độ lệch là sự kết hợp giữa giá trị các thanh ghi chỉ số, cơ sở và hằng số

VD :

MOV AH, [SI + BX + 10]

Câu 28. Hoạt động ngắt là gì và phân loại ngắt của VXL Intel 8086.

Hoạt động ngắt là việc tạm dừng việc chương trình đang chạy để CPU có thể chạy 1 chương trình khác nhằm xử lý 1 lệnh yêu cầu do bên ngoài đưa tới CPU như yêu cầu vào ra hoặc do chính yêu cầu bên trong CPU như lỗi khi tính toán

Phân loại ngắt của VXL Intel 8086

Có 3 nhóm chính :

- Nhóm ngắt cứng : Là các yêu cầu ngắt CPU do các tín hiệu đến từ các chân INTR và NMI

- Nhóm ngắt mềm : Khi CPU thực hiện các lệnh ngắt dạng INT N, trong đó N là số hiệu ngắt nằm trong khoảng 00 – FFH (0-255)

- Nhóm các hiện tượng ngoại lệ : Đó là các ngắt do các lỗi xảy ra sinh trong quá trình hoạt động của CPU như phép chia cho 0, xảy ra tràn khi tính toán

Câu 29. Trình bày quá trình xử lý ngắt của VXL Intel 8086.

Khi có yêu cầu ngắt kiểu N đến CPU và nếu yêu cầu đó được phép, CPU thực hiện các công việc sau:

1. $SP \leftarrow SP-2$, $[SP] \leftarrow FR$, trong đó $[SP]$ là ô nhớ do SP chỉ ra.
(chỉ ra đỉnh mới của ngăn xếp, cất thanh ghi cờ vào đỉnh ngăn xếp)
2. $IF \leftarrow 0$, $TF \leftarrow 0$.
(cấm các ngắt khác tác động vào CPU, cho CPU chạy ở chế độ bình thường)
3. $SP \leftarrow SP-2$, $[SP] \leftarrow CS$.
(chỉ ra đỉnh mới của ngăn xếp, cất phần địa chỉ đoạn của địa chỉ trở về vào đỉnh ngăn xếp)
4. $SP \leftarrow SP-2$, $[SP] \leftarrow IP$
(chỉ ra đỉnh mới của ngăn xếp, cất phần địa chỉ lệch của địa chỉ trở về vào đỉnh ngăn xếp)
5. $[N*4] \rightarrow IP$, $[N*4+2] \rightarrow CS$
(lấy lệnh tại địa chỉ mới của chương trình con phục vụ ngắt kiểu N tương ứng trong bảng vectơ ngắt)
6. Tại cuối chương trình phục vụ ngắt, khi gặp lệnh IRET
 $[SP] \rightarrow IP$, $SP \leftarrow SP+2$
 $[SP] \rightarrow CS$, $SP \leftarrow SP+2$ $[SP] \rightarrow FR$, $SP \leftarrow SP+2$
 (bộ vi xử lý quay lại chương trình chính tại địa chỉ trở về và với giá trị cũ của thanh ghi cờ được lấy ra từ ngăn xếp).

Bài tập

Bài 1 Chuỗi in hoa

```
.model small
.stack 100
.data
    TBN db 'Nhap ma hex 16bit : $'
    TBX db 0Ah,0Dh,'Xau vua nhap : $'
    Buff db 100,0Dup(0)

.code

main proc
    mov ax,@data
    mov ds,ax
```

```
;In ra chuoi TBN
```

```
mov ah,9
```

```
lea dx,TBN
```

```
int 21h
```

```
;Nhap chuoi tu ban phim va gan vao thanh ghi dx
```

```
mov ah, 10
```

```
lea dx,buff
```

```
int 21h
```

```
mov cx,0
```

```
mov cl,buff[1]
```

```
; in ra chuoi TBX
```

```
mov ah,9
```

```
lea dx,TBX
```

```
int 21h
```

```
lea dx,buff
```

```
add dx,2
```

```
mov di,dx
```

```
;add di,cx
```

```
;dec di
```

```
; vtri cuoi cua chuoi=offset + 2+sokytutrongchuoi
```

```
;mov byte PTR[DI],'$'
```

```
;mov al,'$'
```

```
;mov [DI],al
```

```
;mov al,'$'
```

```
;stosb
```



```

    ;mov ah,9
    ;lea dx,buff
    ;sub dx,32h
    ;add dx,2
    ;int 21h
    mov ah,2
lap:
    mov dl,[DI]
    sub dl,20h
    int 21h
    inc di
    loop lap

    mov ah,4ch
    int 21h
main endp

end main

```

Bài 2 Đảo ngược chuỗi

```

.model small
.stack 100
.data
    TBN db 'Nhap ma hex 16bit : $'
    TBX db 0Ah,0Dh,'Xau vua nhap : $'
    Buff db 100,0Dup(0)

.code

main proc
    mov ax,@data

```

```

mov ds,ax
;In ra chuoi TBN
mov ah,9
lea dx,TBN
int 21h
;Nhap chuoi tu ban phim va gan vao thanh ghi dx
mov ah, 10
lea dx,buff
int 21h
mov cx,0
mov cl,buff[1]
; in ra chuoi TBX
mov ah,9
lea dx,TBX
int 21h
lea dx,buff
add dx,2
mov di,dx
add di,cx
dec di
; vtri cuoi cua chuoi=offset + 2+sokytutrongchuoi
;mov byte PTR[DI],'$'
;mov al,'$'
;mov [DI],al
;mov al,'$'
;stosb

;mov ah,9
;lea dx,buff
;sub dx,32h
;add dx,2
;int 21h

```

```

        mov ah,2
lap:
        mov dl,[DI]
        int 21h
        dec di
        loop lap

        mov ah,4ch
        int 21h
main endp

end main

```

Bài 3 Nhị phân

```

.model small
.stack 100
.data
    thongbao DB 'nhap: $'
    CLF DB 13,10,'$'
    str DB 5 dup ('s')
.code
MAIN proc
    mov ax, @data
    mov ds,ax

    mov ah,9
    lea dx,thongbao
    int 21h

    mov ax,'#'
    push ax

```

```
mov ah,10
lea dx,str
int 21h
;chuyen chuoi thanh so
```

```
mov cl,[str+1]; laay so ky tu cua chuoi
lea si, str+2 ; tro vao ky tu dau tien cua chuoi
mov ax,0
mov bx,10
```

```
thapphan:
```

```
mul bx; nhan vao thanh ghi ax
mov dl,[si]
sub dl,'0'
add ax,dx;
inc si
```

```
loop thapphan
```

```
mov cl,2
```

```
nhiphan:
```

```
mov ah,0
div cl; al chuwa keet qua ah chuwa thuong
push ax;
cmp al,0
jne nhiphan; jume not equal
```

```
mov ah,9
```

```
lea dx,CLF
```

```
int 21h
```

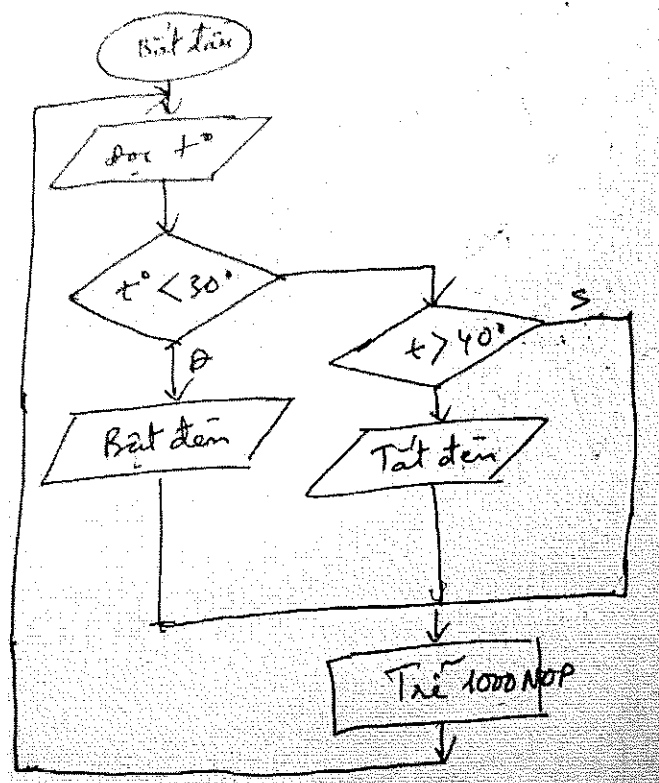
```
mov ah,2
```

```
inra:
```

```
pop dx
cmp dx, '#'
je done
mov dl, dh
add dl, '0'
int 21h
jmp inra
done:
mov ah, 4ch
int 21h
MAIN Endp
end MAIN
```

Bài 1 Điều khiển nhiệt độ

Viết chương trình điều khiển lò ấp trứng. Yêu cầu lò phải duy trì nhiệt độ trong khoảng từ 30-40 độ, nhiệt độ mỗi trường luôn nhỏ hơn 30 độ. Biết cổng sensor nhiệt độ là 200 và cổng điều khiển đèn nhiệt là 100 với dữ liệu 1 là tắt và 0 là bật. Mỗi lần kiểm tra nhiệt độ cách nhau khoảng thời gian tương ứng 1000 lệnh NOP.



. Model Tiny

.Stack 100h

.Code

org 100h

JMP Bđau

Bđau: in AL, 200

CMP AL, 30

JB H30

CMP AL, 40

JA LH40

JMP Xong1lan

NH30: XOR AL, AL

OUT 100, AL

JMP Xong1lan

LH40: MOV AL, 1

OUT 100, AL

JMP Xong1lan

Xongllan:

MOV CX, 1000

Delay: NOP

LOOP Delay

JMP Bdau

