第十五届 蓝桥杯 EDA设计与开发项目 省赛

第二部分 设计试题 (85分)

试题一 元件设计(3分)

在嘉立创 EDA 专业版环境下新建一个元件,器件命名为 PCON,各引脚序号、名称定义如图 1 所示,设计完成后保存。

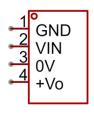


图 1 PCON 器件

试题二 封装设计(4分)

在嘉立创 EDA 专业版环境下新建一个封装,按照图 2 给出的要求设计封装,将其命名为 TH PCON。设计完成后,另存为 efoo 文件,以准考证号命名。

保存 efoo 文件的操作路径: ① 封装设计界面下,文件/另存为/另存为(.efoo);或② 在封装设计界面下,文件/文件源码/下载。

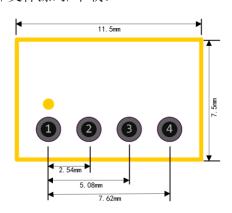


图 2 TH PCON 元器件封装设计图

设计要求:

- TH PCON 元器件焊盘均为直插焊盘,图层属性为多层。
- 设置 TH PCON 引脚 1 为坐标原点。
- TH PCON 引脚 1、2、3、4 焊盘形状为圆形。
- TH PCON 焊盘大小: 焊盘直径 1.5mm, 钻孔直径 1mm。

试题三 原理图设计(8分)

1、在嘉立创 EDA 专业版设计环境下打开"资源数据包"中的工程文件 15P2D_EDA. eprj, 在电源模块设计区域内,使用给定的器件,完成图 3 所示的原理图电路绘制。

注意:除选手绘制的 PCON 器件外,原理图中涉及到的其它器件、网络均已给定,勿修改已给定的器件位号、网络名称等信息。

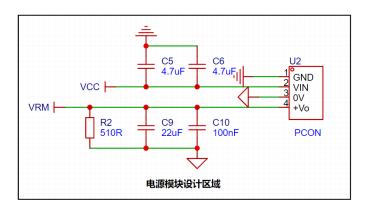


图 3 电源模块区域设计图

- 2、在 EEPROM 电路设计区域内,使用给定的元器件(芯片 U9、电阻、电容等)和网络标识设计电路。设计区域内给定的元器件的位号、名称、网络端口名称、网络标识名称等信息不可修改,不可以使用给定元件外的其他元件。
- 3、完成试题要求的电路设计后,在原理图设计环境下导出嘉立创 EDA (专业版)格式网表文件. enet,以准考证号命名。

试题四 印制线路板设计(70分)

- 1、准备工作
- ① 按照试题一、二、三中的要求,设计符号、封装、绘制更新原理图文件。
- ② 导入、提取 Lib. epro 文件中提供的封装库文件并添加到库中。
- ③ 打开"资源数据包"中的 15P2D_EDA. eprj, 按照元器件封装表更新、同步封装和网络连接关系, 开始 PCB 的布局、布线设计。

元器件封装表

序号	标号	封装
1	C1	CAP-SMD_BD10. 0-L10. 3-W10. 3-LS11. 3-FD
	C2, C3, C10, C12, C13, C14, C15,	
2	C16, C17, C18, C19, C20, C21, C2	C0805
	2, C23	
3	C4	CAP-SMD_BD6. 3-L6. 6-W6. 6-LS7. 6-RD
4	C5, C6, C7, C8, C9, C11	C1206
5	CN1, CN6	CONN-TH_2P-P5. 08_DB128L-5. 08-2P
6	CN2, CN3	CONN-TH_DB128L-5.08-3P
7	CN4	CONN-TH_4P_DB128L-5. 08-4P-GN-S
8	CN5	FPC-SMD_P1.00-8P_LCS-XJ-H2.5
9	D1, D2, D3, D5	SMA_L4. 3-W2. 5-LS5. 0-RD
10	D4, Q1, Q2, U5, U7	SOT-23-3_L2. 9-W1. 3-P1. 90-LS2. 4-BR
11	F1	F1812
12	H1	HDR-TH_4P-P2. 54-V-F
13	J1, J2, J3, J4	M2 螺丝
14	L1	IND-SMD_L12.0-W12.0_YPRH120X
15	LED1, LED2, LED3	LED_TH-3mm
16	R1, R2, R3, R4, R5, R6, R7, R8, R9	R0805
	, R11, R12, R13, R14, R15, R16, R	

	17, R18, R19, R20, R21, R22, R23	
	, R24, R25, R26, R27, R28, R29	
17	R10	RES-ADJ-TH_3P-L10. 0-W10. 0-P2. 50-BL-BS
18	RELAY1, RELAY2	RELAY-TH_G5V-1
19	SW1	SW-TH_SK12D07VG4
20	U1	T0-263-5_L10. 2-W8. 9-P1. 70-LS15. 2-BR
21	U2	TH_PCON
22	U3	SOT-23-6_L2. 9-W1. 6-P0. 95-LS2. 8-BR
23	U4, U8	SOP-4_L6. 5-W4. 6-P2. 54-LS9. 6-TL
24	U6	SOP-8_L5. 0-W4. 0-P1. 27-LS6. 0-BL
25	U9	SOP-8_L4. 9-W3. 9-P1. 27-LS6. 0-BL
26	U10	SOP-28_L17. 9-W7. 5-P1. 27-LS10. 3-BL
27	U11	SOIC-14_L8. 7-W3. 9-P1. 27-LS6. 0-BL
28	X1	HC-49US_L11. 5-W4. 5-P4. 88

备注: 表中 U2 (TH_PCON) 需要选手绘制,其余封装均可以通过库提取方式获得,选手不可以自定义或使用其他封装库。

2、DRC 规则设计

- 最小线宽: 10mi1
- 安全间距:焊盘到挖槽区域安全间距 7mi1,其他安全间距 8mi1
- 过孔尺寸: 过孔外直径最小 25mi1, 过孔内直径最小 15mi1

3、元器件布局

在给定的边框层区域内,完成 PCB 的布局设计,不可以修改边框尺寸、形状、画布原点。

- 电源接口 CN1: 坐标位置 (X=5.1mm, Y=35mm), 旋转角度 270°。
- 电源开关 SW1: 坐标位置 (X=2.2mm, Y=48mm), 旋转角度 270°。
- 端子 CN2: 坐标位置 (X=94.9mm, Y=32mm), 旋转角度 90°。
- 端子 CN3: 坐标位置 (X=94.9mm, Y=14mm), 旋转角度 90°。
- 安装孔 J1: 坐标位置 (X=2mm, Y=2mm), J2: 坐标位置 (X=98mm, Y=2mm), J3: 坐标位置 (X=98mm, Y=58mm), J4: 坐标位置 (X=2mm, Y=58mm)。

布局设计要求

所有器件均放置在顶层,充分考虑 PCB 布局的机械兼容性、可制造性、可测试性,关键器件应根据其性能要求、散热需求和电气约束进行布局设计,元器件之间相互平行或者垂直排列、紧凑布局,整齐、美观。

4、布线设计

在给定的边框层区域内,完成 PCB 的布线设计,不可以修改边框尺寸、形状、画布原点。

- 布线层数: 2
- 字符层: 顶层丝印层,要求字符摆放整齐。丝印字体类型使用默认,线宽 6mi1,高度 45mi1。
- 覆铜层: 顶层、底层, GND 网络
- 网络布通率: 100%

5、工程保存与导出

完成布局、布线设计后,另存工程为 epro 文件,以准考证号命名。工程保存与导出操作路径:文件→另存为→工程另存为(. epro)。

文件提交要求

- 1. 完成布局布线设计后,在 PCB 设计环境中,2D 预览视图下,导出顶面图片,以准考证号命名。
- 2. 将封装文件(.efoo)、网表文件(.enet)、图片文件(.png)和导出的工程文件(.epro)汇总放在一个文件夹下,打包为压缩文件,压缩文件大小控制在 30MB 以内,以准考证号命名。
- 3. 未按照试题要求命名和提交文件的选手将被酌情扣分或记零分。
- 4. 提交不属于试题要求文件的选手将被酌情扣分或记零分。