

2025 年全国大学生先进成图技术与产品信息建模创新大赛
电子类先进成图技术赛道省赛试题

说明：本试题共六页四题，竞赛时间为 3 小时，本试卷软件可采用

Altium Designer、PADS、立创 EDA（专业版）、版本不限。

上交竞赛结果方式：

- 1、选手须在监考人员指定的硬盘驱动器下建立一个工程文件夹，文件夹名称以本人选手手机编号命名（如：选手陈大勇的手机号码为 15012345678,则工程文件夹名为：15012345678）；
- 2、选手根据题目要求完成作图，并将答案保存到工程文件夹中。

一、管理文件（5 分）

以下文件扩展名均采用所选软件默认扩展名,例如 AD 工程文件扩展为 .prjpcb,PADS 工程文件扩展名 .sch

- 1、在工程文件夹内新建项目工程文件，文件名以本人选手编号后 8 位来命名；
- 2、在工程文件夹新建原理图、PCB 封装库文件，文件名为 myLib；
- 3、在项目工程内添加素材库中提供的 7 个原理图设计文件；
- 4、在项目工程内新建 PCB 设计文件,文件名为 PCB；
- 5、在工程文件夹中新建一个子文件夹，并命名为 gerber。

二、制作原理图库元件及 PCB 封装（20 分）

- 1、在库文件 myLib 中，根据图 1 给出的元件示意图绘制原理图库元件，并命名为 MY_CONN，并在抄画原理图中调用，（注：单位为 mil）
- 2、在库文件 myLib 中，根据图 2 给出的相应参数创建 USB 插座的 PCB 封装，命名为 MY_CONN，并在生成电路板中调用，（注：单位为 mm）；

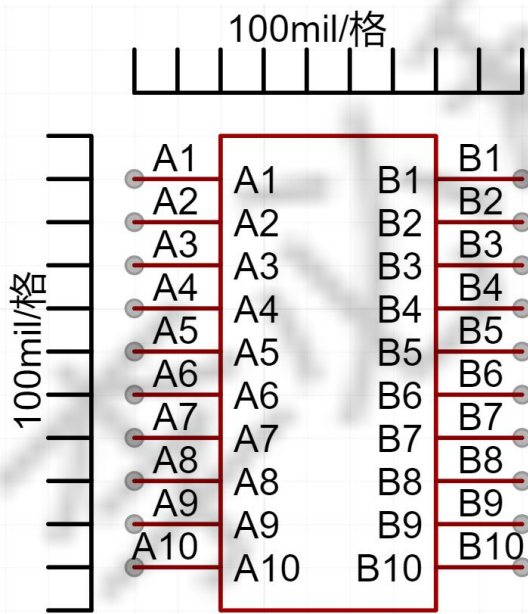


图 1

Recommended P.C.B Layout(Top Side)
(PCB BOARD TOLERANCE ± 0.05)

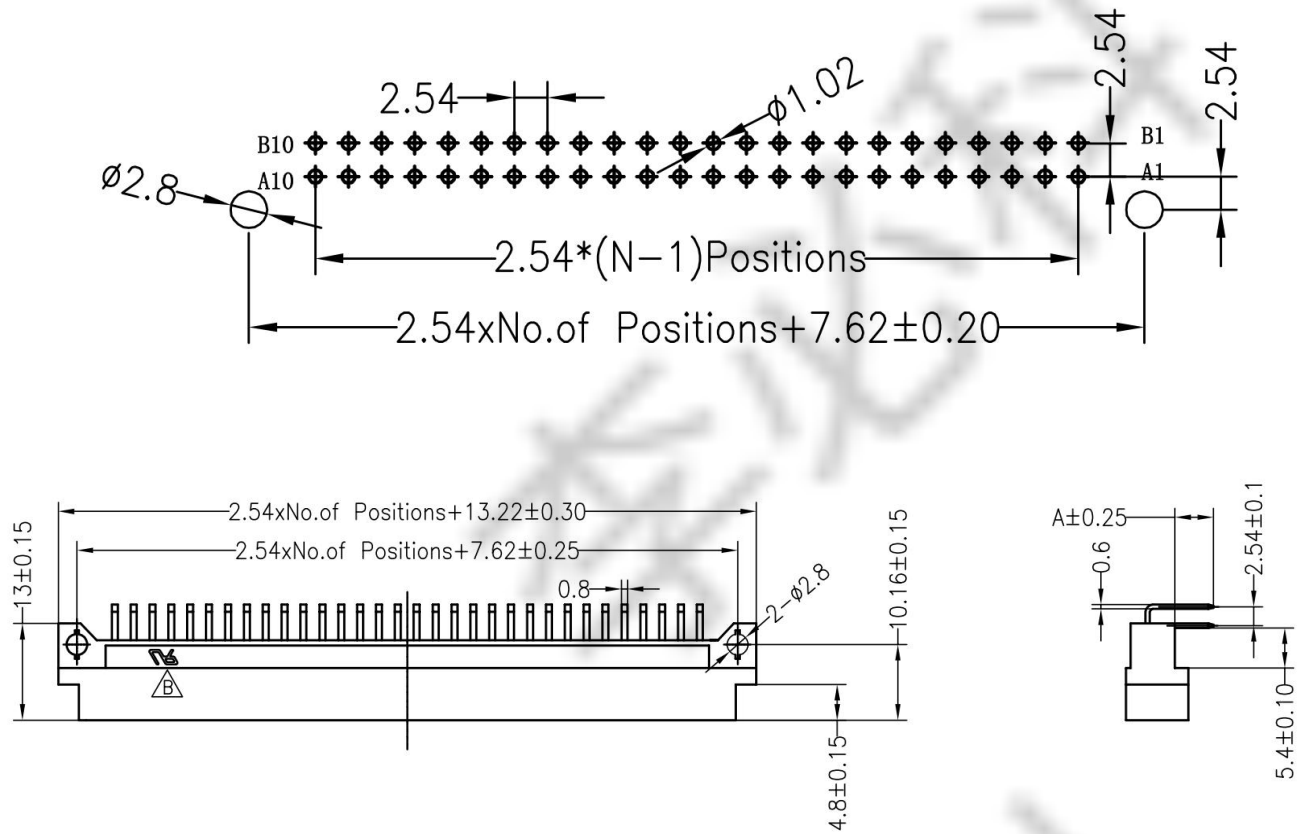


图 2（单位：mm）

三、抄画电路原理图（15 分）

- 1、在每页原理图的右下角，绘制如图 3 所示的标题栏（黑色部分），并将个人信息填写入对应区域内，要求：设置图纸大小为 A4，水平放置，边框及文字均为黑色，字体采用仿宋，大小以能够合适填入对应区域为宜（注：单位为 mil）
- 2、选手信息中第一行输入选手姓名，第二行输入身份证号码，第三行输入选手编号，图名为对应图页名称，工程名为“交流量采集板”，其他内容根据给定要求进行填写。

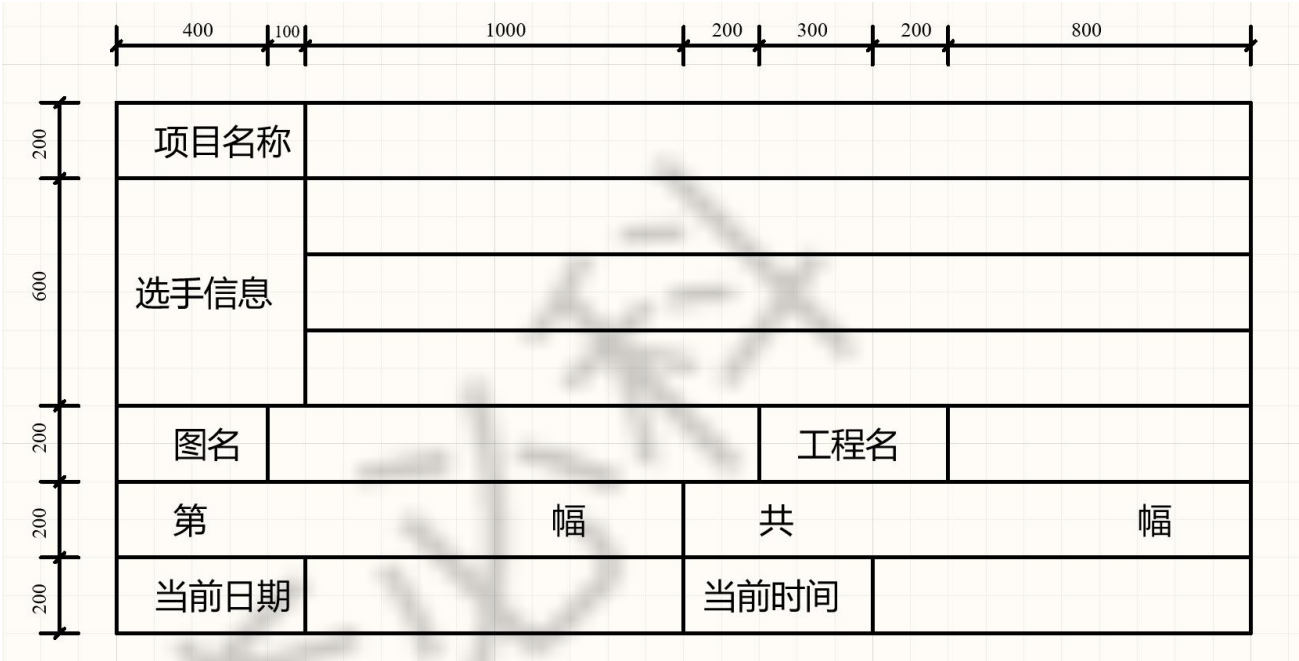


图 3 标题栏

3、在 POWER 图页中，依据图 4 抄画电路图（除 JP1 外，不得增删任何器件），并为缺失属性的器件添加上对应的属性值、并将器件位号修改正确。

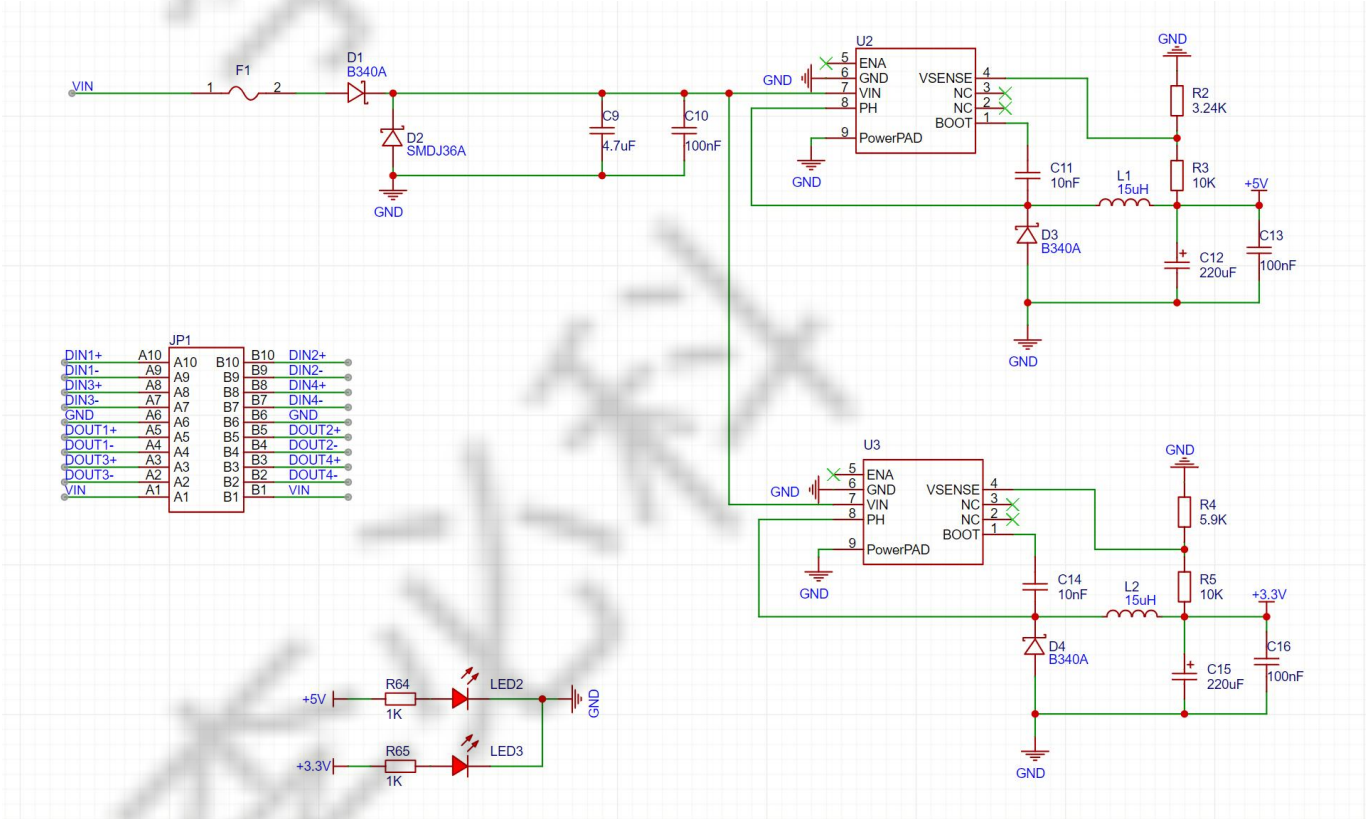


图 4 原理图

除 MY-CONN 外，所用元件如表 1 所示，同时素材库文件夹中提供了不同软件版本的原理图文件素材和元件库素材，可供选手使用。

表 1：原理图所用元件清单

序号	品名	规格型号	PCB 封装	位号
1	2*5 排针	2*5	HDR-TH_10P-P2.54-V-F-R2-C5-S2.54	H1
2	3.81mm 接线端子	WJ15EDGRC-3.81-3P	CONN-TH_3P-P3.81_WJ15EDGRC-3.81-3P	CN5
3	3.81mm 接线端子	WJ15EDGRC-3.81-5P	CONN-TH_5P-P3.81_WJ15EDGRC-3.81-5P	CN3, CN4
4	5.08mm 接线端子	WJ2EDGRC-5.08-4P	CONN-TH_4P-P5.08_WJ2EDGRC-5.08-4P	CN1, CN2
5	CPLD	EPM570T144C3	TQFP-144_L20.0-W20.0-P0.50-LS22.0-BL	U4
6	DCDC 变换芯片	TPS5430DDAR	ESOP-8_L4.9-W3.9-P1.27-LS6.0-TL-EP	U2, U3
7	LVDS 转换芯片	SN65MLVD080DGGR	TSSOP-64_L17.0-W6.1-P0.50-LS8.1-BL	U1
8	TVS 管	SMAJ15CA-E3/61	SMA_L4.3-W2.7-LS5.1-BI	D19, D20
9	TVS 管	SMBJ12CA	SMB_L4.6-W3.6-LS5.3-BI	D5-D10
10	TVS 管	SMDJ36A	SMC_L6.9-W5.9-LS7.9-RD	D2
11	板对板端子	2*10	MY_CONN	JP1
12	保险丝	JK-NSMD050-30V	F1206	F2, F3
13	保险丝		F1812	F1
14	瓷片电容	1nF~4.7uF		C1-C14, C16, C17, C18, C25-C42, C45-C49, C51, C54-C79
15	瓷片电容	10uF		C19-C24, C43, C44, C52, C53, C80
16	电流互感器	DL-CT21C	DL-CT21C	CT1, CT2, CT3
17	电平转换芯片	MAX3232ID	SOIC-16_L9.9-W3.9-P1.27-LS6.0-BL	U11
18	电压互感器	ZMPT107-1	XFMR-TH_ZMPT107-1	PT1, PT2, PT3
19	二极管	1N4007G	SMA_L4.4-W2.6-LS5.0-RD	D11-D18
20	复位芯片	IMP809ZEUR/T	SOT-23-3_L2.9-W1.6-P1.90-LS2.8-BR	U5
21	隔离 IC	ADUM1201ARZ-RL7	SOIC-8_L4.9-W3.9-P1.27-LS6.0-BL	U12
22	隔离电压转换模块	B0505S-1WR2	PWRM-TH_BXXXXS-1WR2	U13
23	继电器	DSP2A-DC5V	RELAY-TH_DSP2A-DC5V	K1, K2, K3, K4
24	晶振	25MHz	OSC-SMD_4P-L2.5-W2.0-BL	X1
25	模数转换器	AD7606BSTZ	LQFP-64_L10.0-W10.0-P0.50-LS12.0-BL	U6
26	三极管	2N3904	SOT-23-3_L2.9-W1.3-P1.90-LS2.4-TR	Q1, Q2, Q3, Q4
27	贴片磁珠	BLM18PG121SN1D	L0603	L4
28	贴片电感	15uH	IND-SMD_L7.1-W6.6_SL00618H	L1, L2, L3
29	贴片电阻	1K~10K		R1-R12, R16, R17, R18, R22, R23, R24, R28-R62, R64

				-R73
30	贴片电阻	100K	R1206	R13, R14, R15, R19, R20, R21, R25, R26, R27
31	贴片发光二极管	红色	LED_0603	LED2, LED3
32	贴片光耦	FOD817DSD	SMD-4_L4.6-W6.4-P2.54-LS10.0-BL	U7, U8, U9, U10
33	贴片钽电容	10uF	C_E1e_SMD_3x5.4mm	C50
34	贴片钽电容	220uF	C_E1e_SMD_4x5.5mm	C12, C15
35	肖特基二极管	B340A	SMA_L4.3-W2.6-LS5.2-RD	D1, D3, D4

四、生成电路板（60 分）

将所有补充完整后的原理图文件生成电路板，要求如下：

- 1、电路无断路，无短路，符合生产要求；
- 2、四层板设计，板面积 200mm×144.4mm，可双面布局,对外接口、指示灯及 PCB 外框根据所提供 CAD 结构图纸进行设计与放置（或根据图 5 自行绘制）；
- 2、PCB 原点设置为板件左下角（图示 5 中的左下角）
- 3、普通过孔采用 8/16，大电流过孔采用 28/50（内径/外径，单位:mil）；
- 4、整版线宽不低于 6mil，电源网络和地网络线宽不小于 10mil；整板线距不得低于 6mil；
- 5、安规要求：

三相 220V 交流电压输入，安规距离保持 1.5mm 以上；

三相交流电流输入最大通流能力不小于 2 安培，间距不小于 1.5mm；

继电器触点输出部分的网络，网络间、与其他网络间保持 1.5mm 以上距离；

禁止布线区域：禁止放置器件、走线、丝印；

禁止布局区域：禁止放置元器件；

6、差分网络

差分对	阻抗要求	线宽/间距/线宽
DIN1+/DIN1- DIN2+/DIN2- DIN3+/DIN3- DIN4+/DIN4- DOUT1+/DOUT1- DOUT2+/DOUT2- DOUT3+/DOUT3- DOUT4+/DOUT4-	90 Ω 差分阻抗	6mil/6mil/6mil 走线层：L1/L4 参考层：L2/L3 差分对内等长对要求：±25mil

- 7、将 PCB 文件输出光绘文件并压缩（文件名：gerber.zip）和装配文件（文件名：装配图.pdf），并保存在 gerber 文件夹中

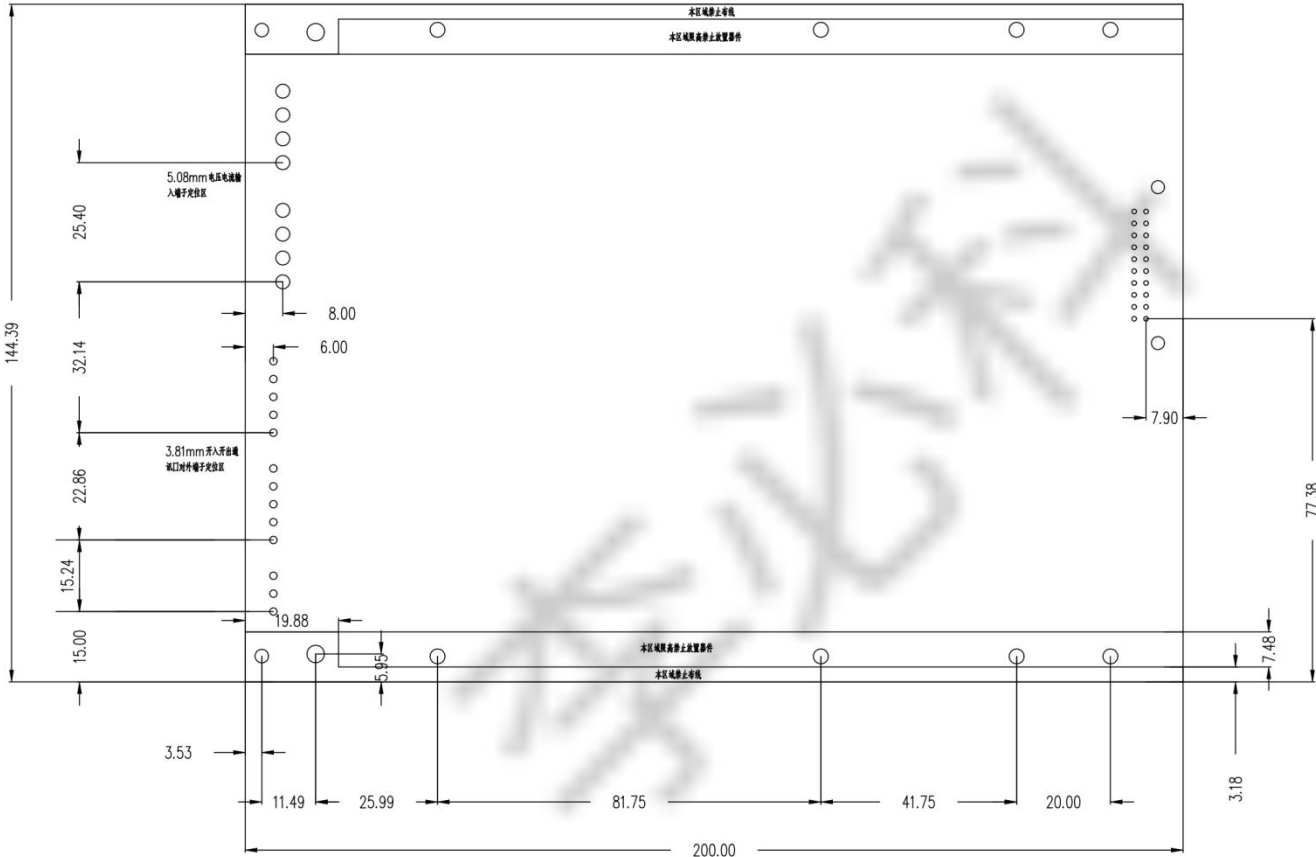


图 5 结构尺寸（单位：mm）

【附】CAD 文件图层说明

CAD 文件（LT2010 DXF 格式），单位 mm

图层名称	说明
0	本层未使用
defpoints	尺寸标注层
关键器件定位	本层中放置结构中的关键器件的引脚定位，与关键器件匹配
禁布区	本层中由文字提示禁止布局、禁止布线区域
开槽区	本层放置开槽元素，用于板件固定件的安装，需根据本层元素在 PCB 对应位置开槽
外框层	本层放置 PCB 外框
文字说明层	本层放置重要元素的文字说明

