

# Éléments de mémoire et bascules (ex. LAT)

## Exercices Solutions Conception Numérique

### 3 Bascules

#### 3.1 Détecteur de transitions

FlipFlop + XOR

#### 3.2 Registre à décalage

The output  $Y$  is the same as the input  $X$  with a delay of 4 clock periods.

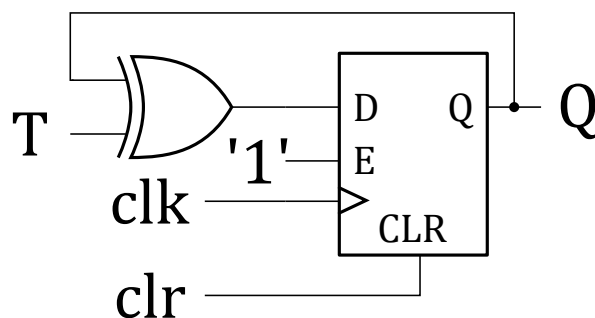
#### 3.3 Bascule donnée par son équation caractéristique

DFF + MUX-2to1

#### 3.4 Diviseur par 2

-

#### 3.5 Remplacement de bascule

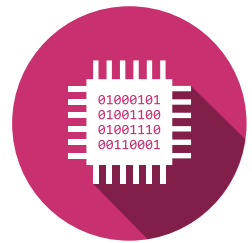


#### 3.6 Registre à décalage

The real question is build a D-FF with a T-FF (see ex.3.5 for the flipflop and ex.3.2 for the shift register)

#### 3.7 Remise à zéro asynchrone

RC-lowpass + trigger



### 3.8 Circuit asynchrone

Glitch for transition from 3 to 0