

# Serieller Sender-Empfänger

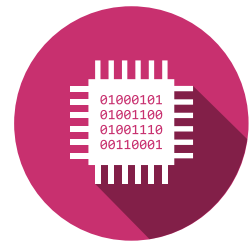
## Inhaltsverzeichnis

<b>1 Ziel</b>	<b>1</b>
<b>2 Serieller Sender</b>	<b>2</b>
2.1 Serielle Übermittlung . . . . .	2
2.2 Schaltung . . . . .	2
<b>3 Durchführung eines seriellen Senders</b>	<b>3</b>
3.1 Funktionsweise . . . . .	3
3.2 Umsetzung . . . . .	3
<b>4 Serieller Empfänger</b>	<b>4</b>
4.1 Schaltung . . . . .	4
<b>5 Erstellung eines seriellen Empfängers</b>	<b>4</b>
5.1 Erstellung . . . . .	4
<b>Akronyme</b>	<b>4</b>

## 1 Ziel

Dieses Labor zeigt die Anwendung einer Zustandsmaschine ([Finite State Machine \(FSM\)](#)).

Es übt die Erstellung eines RS232 seriellen Port Senders-Empfängers.



## 2 Serieller Sender

### 2.1 Serielle Übermittlung

Die Abbildung 1 gibt das zeitliche Verhalten der seriellen Übermittlung eines Datenwortes.

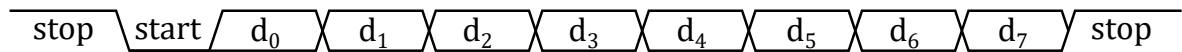


Abbildung 1: Serielle Übermittlung

Die seriellen Daten werden mit dem niederwertigen Bit zuerst übermittelt.

### 2.2 Schaltung

Die Abbildung 2 zeigt die zu erstellende Schaltung.

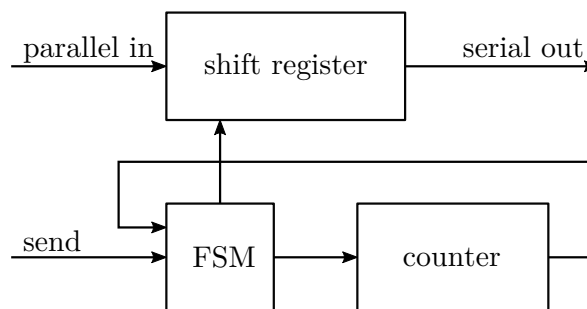
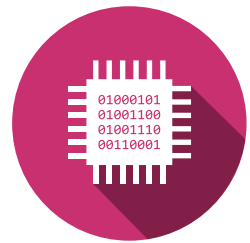


Abbildung 2: Blockschaltung des seriellen Senders

Das Schieberegister erhält das Wort in paralleler Form und überträgt dieses seriell Bit für Bit. Die Steuerschaltung teilt ihm mit, wann ein neues Wort geladen und dann dessen Inhalt geschoben werden soll. Dazu liefert die Steuerschaltung Impulse in regelmäßigem Abstand zueinander.

Ein Zähler teilt die Clock-Frequenz, damit sich das System an die Übertragungsgeschwindigkeit des seriellen Signals anpassen kann. Dieser Zähler wird auf Null zurückgesetzt, wenn der Befehl zum Senden eines neuen Wortes eintrifft.



### 3 Durchführung eines seriellen Senders

#### 3.1 Funktionsweise

Der serielle Sender sendet alle 10 Taktperioden ein neues Bit des seriellen Signals.

Bestimmen Sie die Anzahl der Bits des Zählers für den Empfang des seriellen Signals.

#### 3.2 Umsetzung

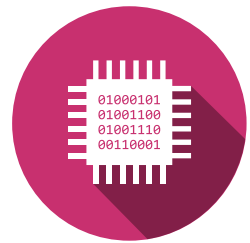
Aktualisieren Sie im Schaltplan des Senders die Konstante, die die Anzahl der Bits des verwendeten Zählers festlegt.

Untersuchen Sie die Schaltung des Zählers mit synchroner Rückstellung.

Zeichnen Sie die Schaltung des Schieberegisters mit einem Eingang, der angibt, wann ein neues Wort geladen werden soll, und einem weiteren Eingang, der angibt, wann die Bits verschoben werden sollen.

Zeichnen Sie den Graphen der Zustandsmaschine, die das System steuert.

Simulieren Sie das System und überprüfen Sie, ob der serielle Sender ordnungsgemäss funktioniert.



## 4 Serieller Empfänger

### 4.1 Schaltung

Die Abbildung 3 zeigt die zu erstellende Schaltung.

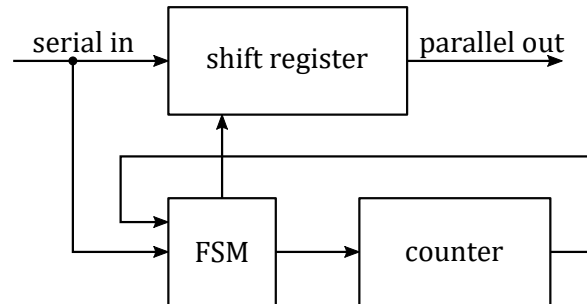


Abbildung 3: Blockschaltung des seriellen Empfängers

Das Schieberegister bekommt das serielle Wort und gibt es in paralleler Form aus. Die Steuerschaltung informiert ihn, wann er sich zeitlich in der Mitte eines zu empfangenden Bits befindet. Dazu wartet die Steuerschaltung auf den Übergang auf Null des Eingangssignals, welches dem Startbit entspricht, und gibt dann regelmässige Ablese-Pulse.

Ein Zähler teilt die Clock-Frequenz, so dass die Schaltung sich zur Geschwindigkeit der Bit-Übertragung anpassen kann. Dieser Zähler wird beim Erscheinen des Startbits neu gestartet.

## 5 Erstellung eines seriellen Empfängers

### 5.1 Erstellung

Zeichnen Sie die Schaltung des Schieberegisters, mit dem Eingang, welcher bestimmt, ob geschoben werden soll oder nicht.

Zeichnen Sie den Graph der Zustandsmaschine, welche das System steuert.

Simulieren Sie das System und verifizieren Sie die Funktionalität des seriellen Port Empfängers.

## Akronyme

**FSM** Finite State Machine. 1