

# Fundamentals

## Exercices Architecture des ordinateurs

# 1 | Puce & silicon fabrication

## 1.1 Fabrication

Nous souhaitons produire une puce dont la taille est de 15mm x 20mm. Les puces seront fabriquées sur des plaquettes de silicium de 30cm de diamètre. Nous achetons des lingots pour 20'000CHF, chacun d'eux pouvant être découpé en 100 plaquettes. Nous utilisons un procédé qui permet d'obtenir une moyenne de 0,12 de défauts par  $\text{cm}^2$ .

- a) Quel est le rendement de fabrication ?
- b) Combien de puces peuvent tenir sur une plaquette ?
- c) Combien de bonnes puces peut-on obtenir par tranche ?
- d) Quel est le coût d'un bon puces ?

*fun/fabrication-01*

## 1.2 Fabrication

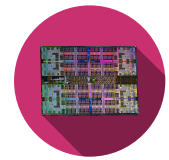
Nous souhaitons produire une puce dont la taille est de 150mm<sup>2</sup>. Les puces seront fabriquées sur des plaquettes de silicium de 20cm de diamètre et d'une épaisseur de 5mm. Nous achetons des lingots pour 30'000CHF, chacun a une longueur de 60cm. Nous utilisons un procédé qui donne une moyenne de 0,2 de défauts par  $\text{cm}^2$ , le rendement du boîtier est de 80% et le coût du boîtier est de 0,06CHF par puce.

- a) Combien de plaquettes par lingot ?
- b) Quel est le coût par wafer ?
- c) Quel est le coût par  $\text{cm}^2$  de la wafer ?
- d) Combien de puce peuvent tenir sur un wafer ?
- e) Combien de bonnes puce sont-ils sur une tranche de silicium ?
- f) Quel est le coût de la puce finale ?

*fun/fabrication-02*

## 1.3 Fabrication

Un procédé utilise une tranche de silicium (wafer) de 20cm de diamètre et une puce (die) de 52,3mm<sup>2</sup>. Le lingot coûte 6000CHF et peut être découpé en 30 tranches de silicium (wafers). Le procédé permet d'obtenir 0,03 défaut par mm<sup>2</sup>.



- a) Combien coûte un wafer ?
- b) Quel est le rendement (Yield) ?
- c) Combien de die peuvent tenir sur une tranche de silicium (wafer) ?
- d) Quel est le coût par puce (die) ?

*fun/fabrication-03*

## 2 | La loi de Moore & l'échelle de Denard

### 2.1 Échelle de Dennard

Si le nombre de transistors par unité de surface (c'est-à-dire sur la même taille de puce) double tous les 24 mois :

- a) De quel facteur la longueur du côté d'un transistor, en supposant qu'il soit carré, diminue-t-elle chaque année ?
- b) En partant d'une longueur de 18,4 nm (2014), quelle sera la taille d'un transistor en 2025 ? Comment cela se compare-t-il à la valeur de  $6,75\mu m$  ?

*fun/dennardscaling-01*

### 2.2 La consommation dynamique d'un circuit CMOS est :

- ☐ directement proportionnel à la fréquence
- ☐ inversement proportionnel à la fréquence
- ☐ directement proportionnel au carré de la tension d'alimentation

*fun/dennardscaling-02*

## 3 | Consommation d'énergie

### 3.1 Autonomie de la batterie du téléphone portable

Un téléphone portable particulier possède une batterie de 8W-hr et fonctionne à 0,707V. Supposons que, lorsqu'il est utilisé, le téléphone portable fonctionne à 2GHz. La capacité totale du circuit est de 10 nF, et le facteur d'activité est de 0,05. Lorsque la voix ou les données sont actives (10 % de son temps d'utilisation), il émet également 3 W de puissance par son antenne. Lorsque le téléphone n'est pas utilisé, la puissance dynamique tombe à presque zéro car le traitement du signal est désactivé. Mais le téléphone consomme également 100mA de courant de repos, qu'il soit utilisé ou non.

Déterminer l'autonomie de la batterie du téléphone

- a) s'il n'est pas utilisé
- b) s'il est utilisé en permanence

*fun/powerconsumption-01*

