



# Fundamentals

## Übungen Computerarchitektur

## 1 | Chip & Silikon Herstellung

### 1.1 Fabrikation

Wir möchten einen Chip herstellen, der eine Chipgröße von 15mm x 20mm hat. Die Chips werden auf Silizium-Wafern mit einem Durchmesser von 30cm hergestellt. Wir kaufen Ingots für 20'000CHF, von denen jeder in 100 Wafer zerlegt werden kann. Wir verwenden einen Prozess, der durchschnittlich 0,12 Defekte pro  $\text{cm}^2$  ergibt.

- Wie hoch ist die Ausbeute bei der Herstellung?
- Wie viele Chip haben auf einen Wafer platz?
- Wie viele gute Chips erhalten wir pro Wafer?
- Wie hoch sind die Kosten pro guten Chip?

*fun/fabrication-01*

### 1.2 Fabrikation

Wir möchten einen Chip mit einer Chipgröße von 150mm<sup>2</sup> herstellen. Die Chips werden auf Silizium-Wafern mit einem Durchmesser von 20cm und einer Dicke von 5mm hergestellt. Wir kaufen Ingots für 30'000CHF, jeder hat eine Länge von 60cm. Wir verwenden einen Prozess, der durchschnittlich 0,2 Defekte pro  $\text{cm}^2$  ergibt, die Gehäuseausbeute (Packaging Yield) beträgt 80% und die Gehäusekosten liegen bei 0,06CHF pro Die.

- Wie viele Wafer pro Ingot?
- Wie hoch sind die Kosten pro Wafer?
- Wie hoch sind die Kosten pro  $\text{cm}^2$  des Wafers?
- Wie viele Dies können auf einen Wafer passen?
- Wie viele gute Dies befinden sich auf einem Wafer?
- Was kostet der fertige Chip?

*fun/fabrication-02*

### 1.3 Fabrikation

Ein Verfahren verwendet einen Wafer mit 20cm Durchmesser und einen 52,3mm<sup>2</sup> großen Chip. Der Ingot kostet 6000CHF und kann in 30 Wafer zerlegt werden. Das Verfahren ergibt 0,03 Fehler pro mm<sup>2</sup>.



- a) Wieviel kostet ein Wafer?
- b) Wie hoch ist die Ausbeute?
- c) Wie viele Chips passen auf einen Wafer?
- d) Wie hoch sind die Kosten pro Chip?

*fun/fabrication-03*

## 2 | Moore'sches Gesetz & Dennard-Skalierung

### 2.1 Dennard-Skalierung

Wenn sich die Anzahl der Transistoren pro Flächeneinheit (d.h. auf der gleichen Chipgröße) alle 24 Monate verdoppelt:

- a) Um welchen Faktor nimmt die Länge der Seite eines Transistors, vorausgesetzt er ist quadratisch, jedes Jahr ab?
- b) Ausgehend von einer Länge von 18,4 nm (2014), was wäre die Größe eines Transistors im Jahr 2025? Wie verhält sich dies im Vergleich zum Wert von  $6,75\mu\text{m}$ ?

*fun/dennardscaling-01*

### 2.2 Die dynamische Leistungsaufnahme einer CMOS Schaltung ist:

- ☐ direkt proportional zur Frequenz
- ☐ umgekehrt proportional zur Frequenz
- ☐ direkt proportional zum Quadrat der Versorgungsspannung

*fun/dennardscaling-02*

## 3 | Stromverbrauch

### 3.1 Lebensdauer des Handy-Akkus

Ein bestimmtes Mobiltelefon hat einen 8-Wattstunden-Akku und arbeitet mit 0,707 V. Nehmen wir an, dass das Mobiltelefon während des Betriebs mit 2 GHz arbeitet. Die Gesamtkapazität des Schaltkreises beträgt 10 nF, und der Aktivitätsfaktor ist 0,05. Wenn Sprache oder Daten aktiv sind (10% der Nutzungszeit), sendet es auch 3 W Leistung über seine Antenne aus. Wenn das Telefon nicht benutzt wird, sinkt die dynamische Leistung fast auf Null, da die Signalverarbeitung ausgeschaltet ist. Das Telefon zieht aber auch 100 mA Ruhestrom, egal ob es in Betrieb ist oder nicht.

Bestimmen Sie die Akkulaufzeit des Telefons:

- a) wenn es nicht benutzt wird
- b) wenn es ständig benutzt wird

*fun/powerconsumption-01*

