



# Détecteur de phase

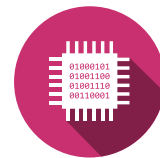
## Laboratoire Digital Design

## Contenu

1 Objectifs .....	1
2 Détecteur de phase .....	2
2.1 Principe .....	2
2.2 Analyse .....	2
2.3 Circuit .....	2
2.4 Réalisation .....	2
3 Déplément de la phase .....	3
3.1 Problème .....	3
3.2 Réalisation .....	3

## 1 | Objectifs

Ce laboratoire exerce la conception de circuits arithmétiques itératifs à l'aide de portes logiques combinatoires. Il présente une technique de réalisation d'un détecteur de phase.



## 2 | Détecteur de phase

### 2.1 Principe

Le détecteur de phase compte le nombre de périodes d'horloge entre le signal de référence et le signal dont la phase est à mesurer. La valeur de la phase est mise à jour à chaque nouvelle période du signal de référence.

Les signaux indiquant le passage à zéro sur la pente montante des signaux analogiques ont la forme d'une impulsion durant exactement une période d'horloge. Ceci est présenté aux figures suivantes.

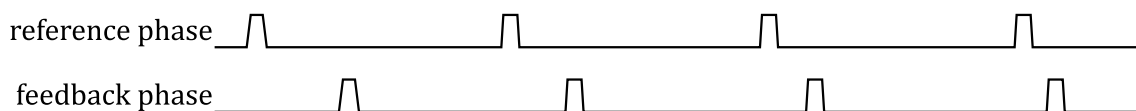


Fig. 1. – Phase du signal de retour en retard sur la phase de référence



Fig. 2. – Phase du signal de retour en avance sur la phase de référence

### 2.2 Analyse

Le circuit de départ comprend un compteur qui redémarre à chaque impulsion du signal dont la phase est à mesurer. La valeur de ce compteur est échantillonnée à chaque impulsion du signal de référence.

Le banc de test à disposition fournit un signal de référence et un deuxième signal dont la phase glisse régulièrement par rapport au signal de référence.

Effectuer une simulation et observer la valeur échantillonnée du compteur en fonction du déphasage des deux signaux. Déterminer les valeurs pour lesquelles il faut considérer que le signal est en avance de phase ainsi que celles où il est en retard de phase.

### 2.3 Circuit

On considère que la différence de phase est négative lorsque le signal à mesurer est en avance de phase sur le signal de référence et positive sinon.

Pour le cas où le signal est en avance de phase, proposer un circuit qui change le signe de la valeur échantillonnée du compteur.

Pour le cas où le signal est en retard de phase, proposer un circuit qui fournit la phase en fonction de la valeur échantillonnée du compteur.

### 2.4 Réalisation

A l'aide de circuits logiques, compléter le schéma du détecteur de phase mis à disposition et vérifier son fonctionnement.



## 3 | Déplieusement de la phase

### 3.1 Problème

Dans le cas où l'asservissement est trop lent, la différence de phase peut grandir jusqu'au moment où l'impulsion du signal à mesurer dépasse la moitié de la période du signal de référence. Il semble alors que la différence de phase est négative, ce qui n'est pas vraiment le cas.

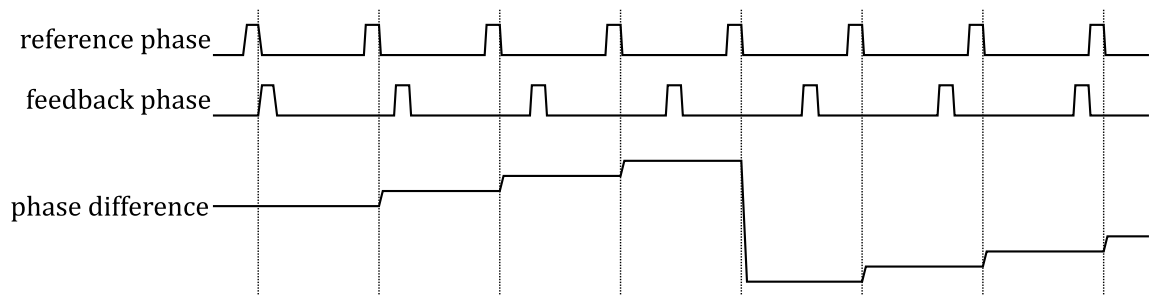


Fig. 3. – Repliement de la différence de phase

Proposer un algorithme propre à déplier la sortie fournie par le détecteur de phase et fournir ainsi une réponse sans saut.

### 3.2 Réalisation

A l'aide de registres et de circuits logiques combinatoires, compléter le schéma du détecteur de phase de manière à éviter un repliement et vérifier son fonctionnement.