



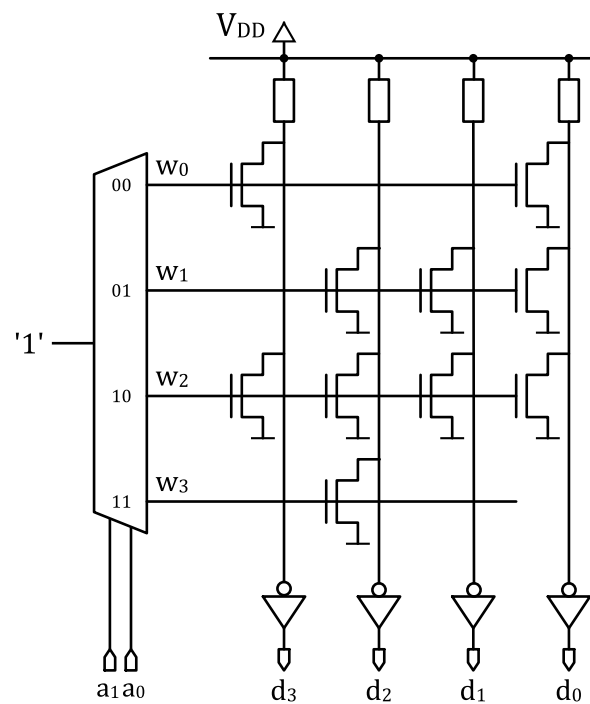
# Festwertspeicher

## Übungen Digitales Design

### 1 | ROM - Universelle Logikfunktion

#### 1.1 Speichergrößen

- Was für eine Kapazität hat der Speicher in der untenstehenden Abbildung?
- Was für eine Kapazität besitzt ein Speicher mit 10 Eingangs- und 8 Ausgangsleitungen?
- Was für eine Kapazität besitzt ein Speicher mit 16 Eingangs- und 8 Ausgangsleitungen?



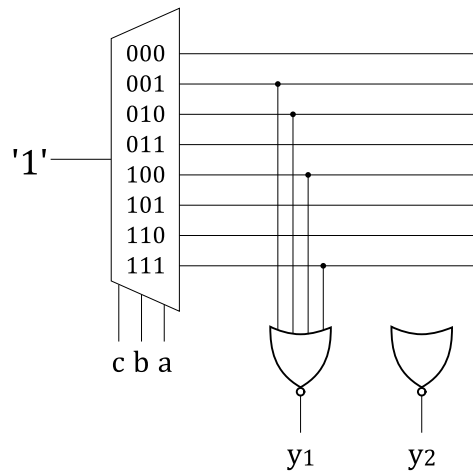
rom/logic-function-01



## 1.2 Realisierung einer Funktion mit Multiplexern

Bestimmen Sie die Gleichung der  $y_1$ -Funktion, die vom Demultiplexer und dem NOR-Gate in der nebenstehenden Abbildung ausgeführt wird.

Erstellen Sie mit dem zusätzlichen NOR-Gate einen Multiplexer von 2 auf 1: wenn  $c = 0$ ,  $y_2 = \bar{a}$  und wenn  $c = 1$ ,  $y_2 = \bar{b}$ .



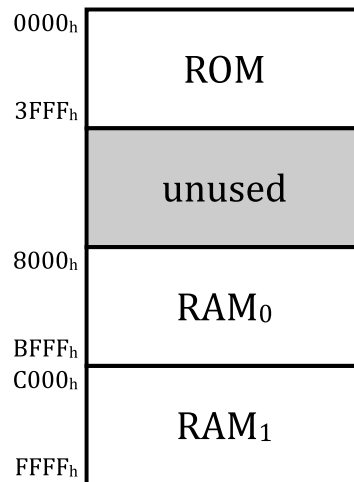
rom/logic-function-02



## 2 | ROM - Zusammensetzung von Speicherschaltungen

### 2.1 Speicherbelegungsplan

Zeichnen Sie Dekodierung und Verdrahtung der Speicher der folgenden Speicherbelegung.



*rom/rom-circuits-01*



### 3 | ROM - Arten von Festwertspeichern

#### 3.1 Intel HEX File CRC Berechnungen

Berechnen Sie die CRC (Cyclic Redundancy Check) Werte der folgenden Speicherbeschreibungen

- a) :0300300002337A??
- b) :020000020000??
- c) :10000000000D1925313C47515B636A71767A7E7F??
- d) :100010007F7F7E7A76716A635B51473C3125190D??
- e) :1000200000F3E7DBCFC4B9AFA59D968F8A868281??
- f) :10003000808182868A8F969DA5AFB9C4CFDBE7F3??
- g) :00000001??

*rom/crc-01*



## 4 | ROM - Typische Schaltungen

### 4.1 ROM-Typ

Eine ROM (Read-Only Memory) wird mit serieller (I2C) und paralleler Schnittstelle angeboten. Der Speicher umfasst 8 Adress- und 8 Datenbits und wird mit 66MHz getaktet. Berechnen Sie die theoretische maximale Schreibrate. Ausserdem berechnen Sie um wieviel % der schnellere schneller ist.

*rom/rom-types-01*