



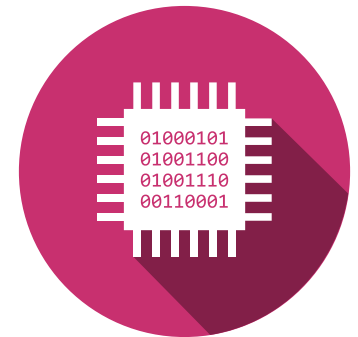
# Digitales Design (DiD)

## Multiplexer und Demultiplexer

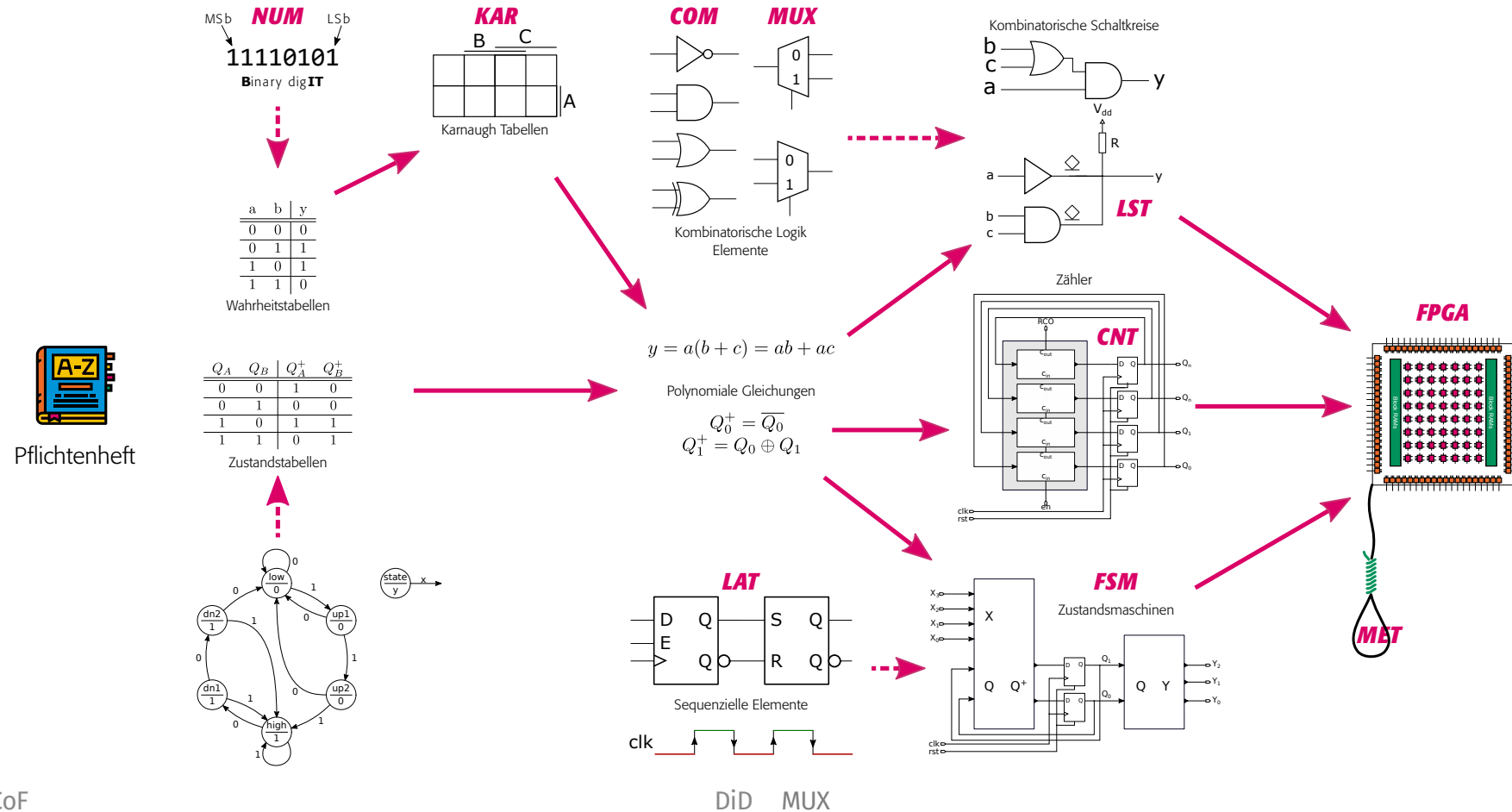
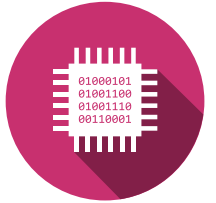
### MUX

Studiengang Systemtechnik  
Studiengang Energie und Umwelttechnik  
Studiengang Informatik und Kommunikationssysteme

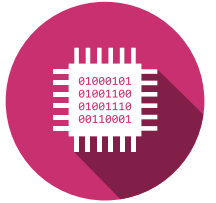
Silvan Zahno [silvan.zahno@hevs.ch](mailto:silvan.zahno@hevs.ch)  
Christophe Bianchi [christophe.bianchi@hevs.ch](mailto:christophe.bianchi@hevs.ch)  
François Corthay [francois.corthay@hevs.ch](mailto:francois.corthay@hevs.ch)



# Aktueller Inhalt des Themas im Kurs



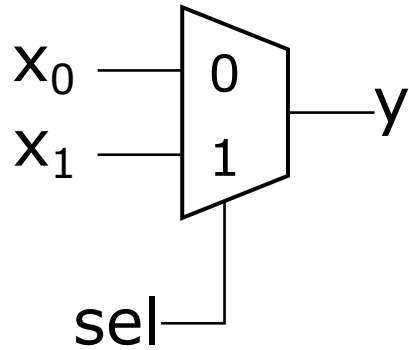
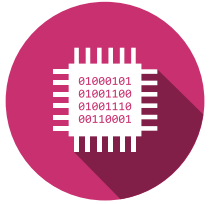
# Inhalt



- **Multiplexer**
  - Funktion
  - Universelle Logikfunktion
  - Realisierung von Multiplexern mittels Basislogikgatter
  - Realisierung von Multiplexern mit einer Baumstruktur
  - Vereinfachung
- Demultiplexer

# Multiplexer Funktion

## 2 zu 1 Multiplexer

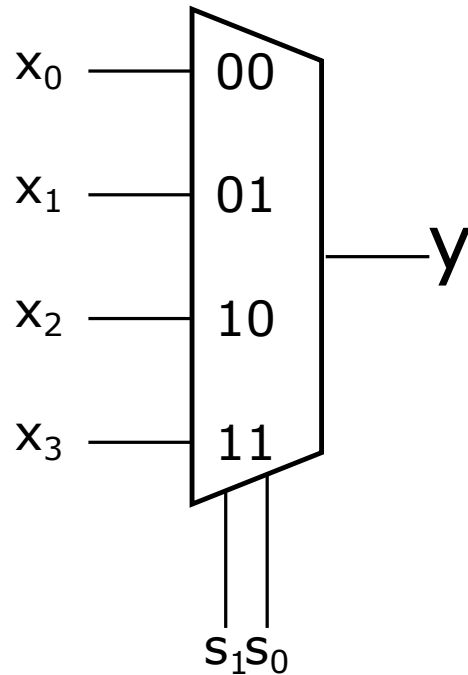
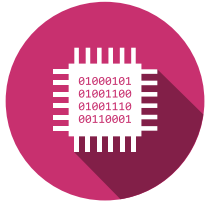


sel	y
0	$x_0$
1	$x_1$

Der Multiplexer funktioniert wie ein Zeiger

# Multiplexer Funktion

## 4 zu 1 Multiplexer

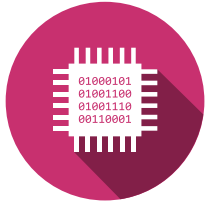


$s_1 s_0$	$y$
00	$x_0$
01	$x_1$
10	$x_2$
11	$x_3$

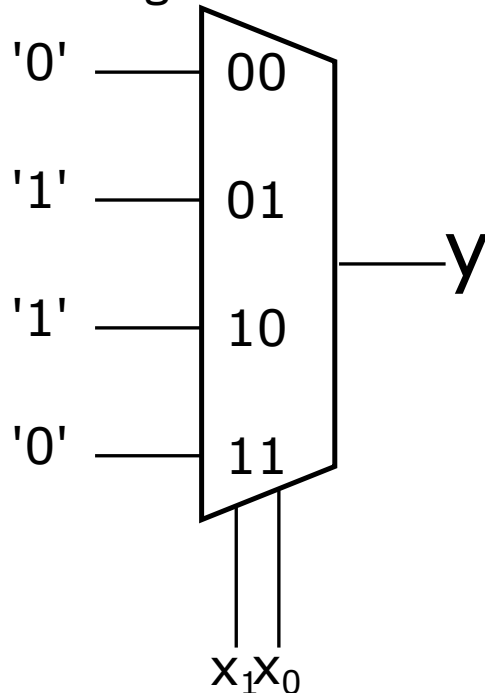
N signale zur Selektion,  $2^N$  Eingänge

# Multiplexer Funktion

## Universelle Logikfunktion



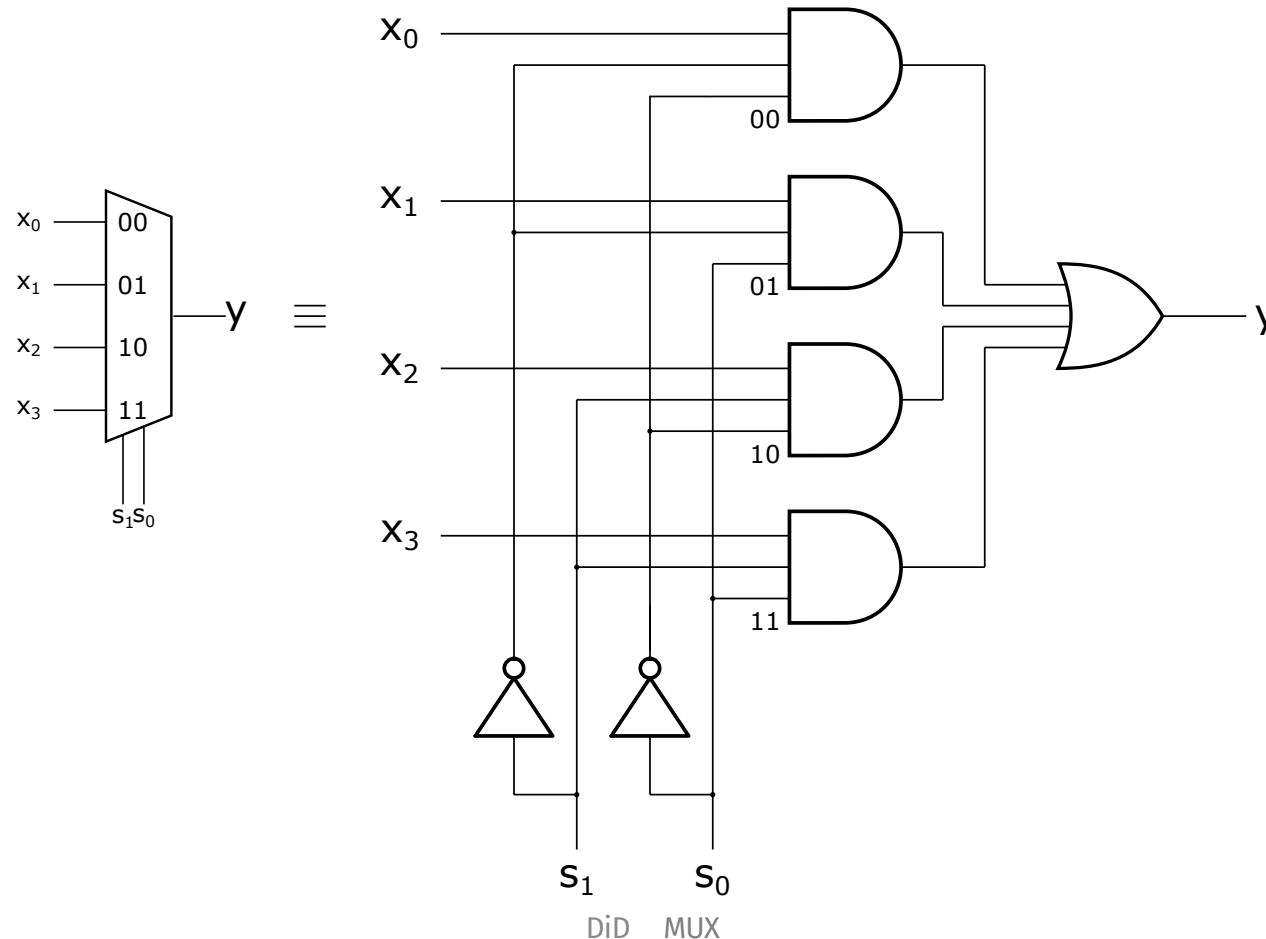
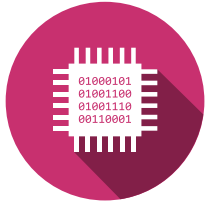
- Beispiel: XOR Funktion
- Die Ausgänge der Wahrheitstabelle gibt uns die Dateneingänge
- Die Einträge in der Wahrheitstabelle liefern uns die Auswahlssignale des Multiplexers
- Zur Verwendung bei der Herstellung programmierbarer Schaltungen



$x_1 x_0$	$y$
00	0
01	1
10	1
11	0

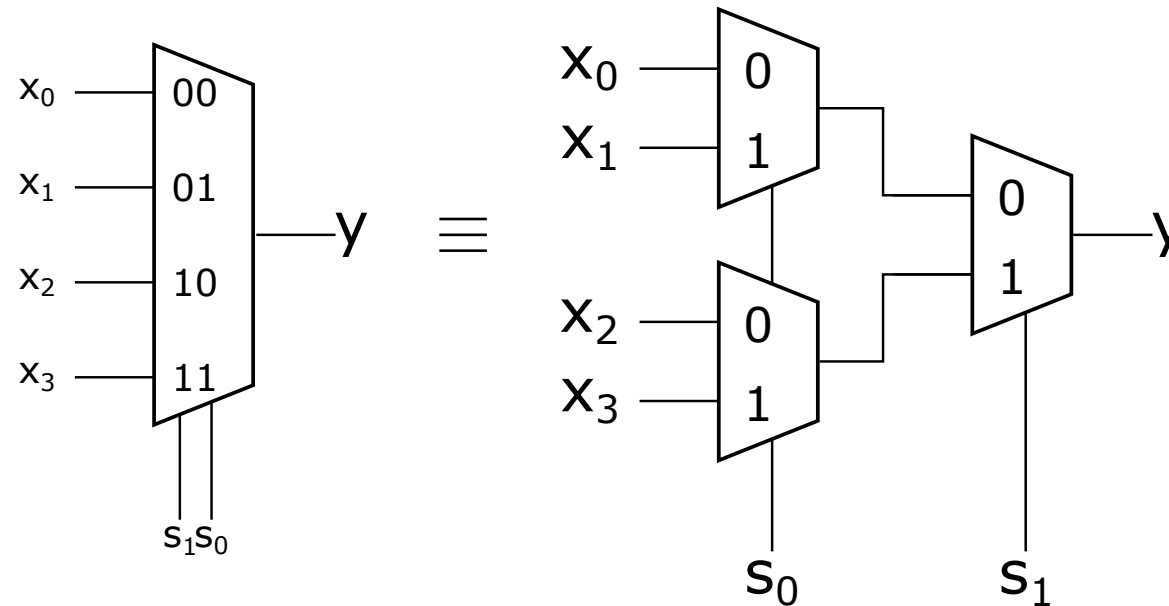
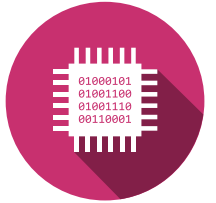
# Multiplexer Funktion

## Realisierung von Multiplexern mittels Basislogikgatter



# Multiplexer Funktion

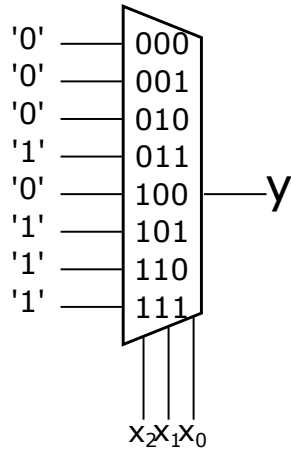
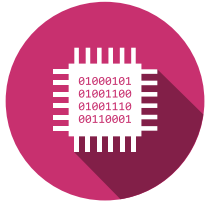
## Realisierung von Multiplexern mittels Baumstruktur





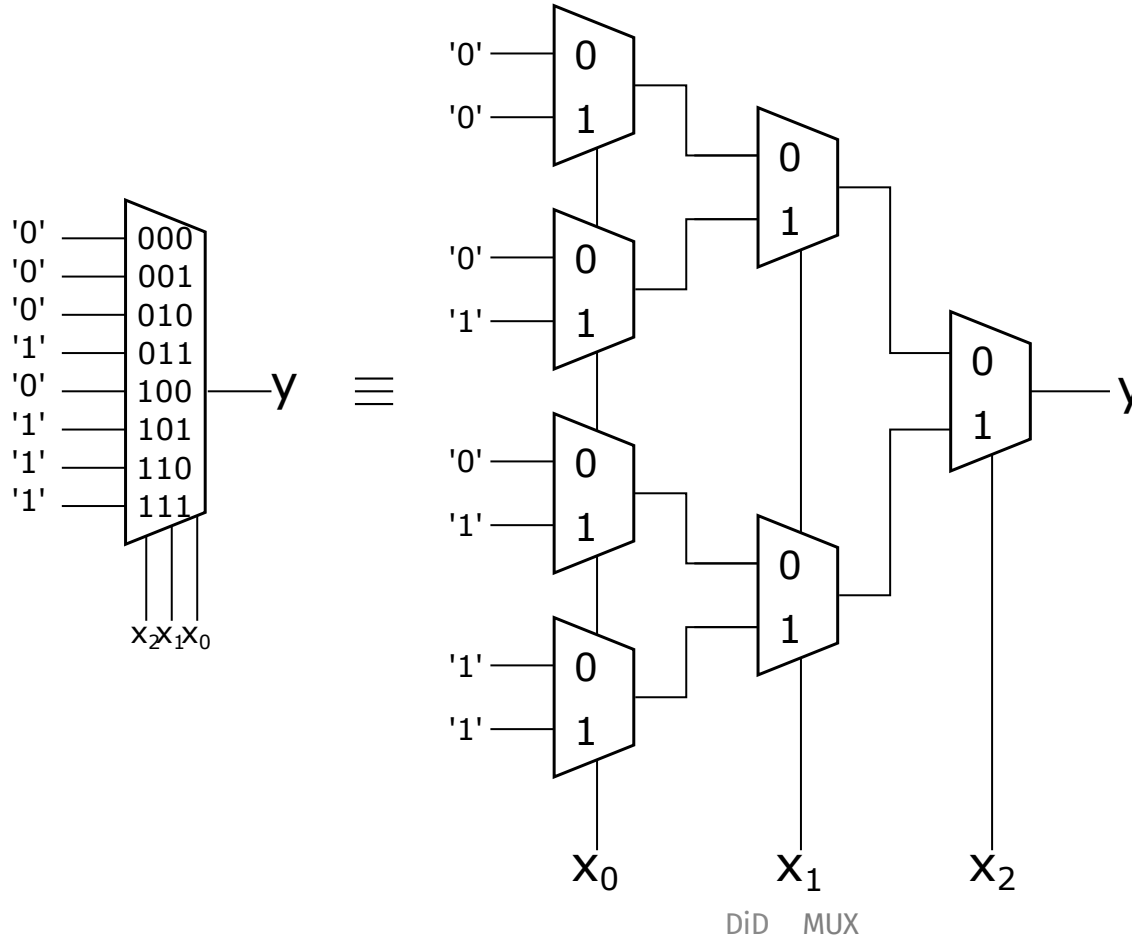
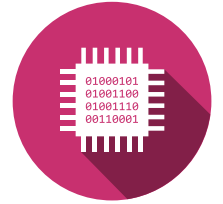
# Multiplexer Funktion

## Vereinfachung einer Multiplexerfunktion



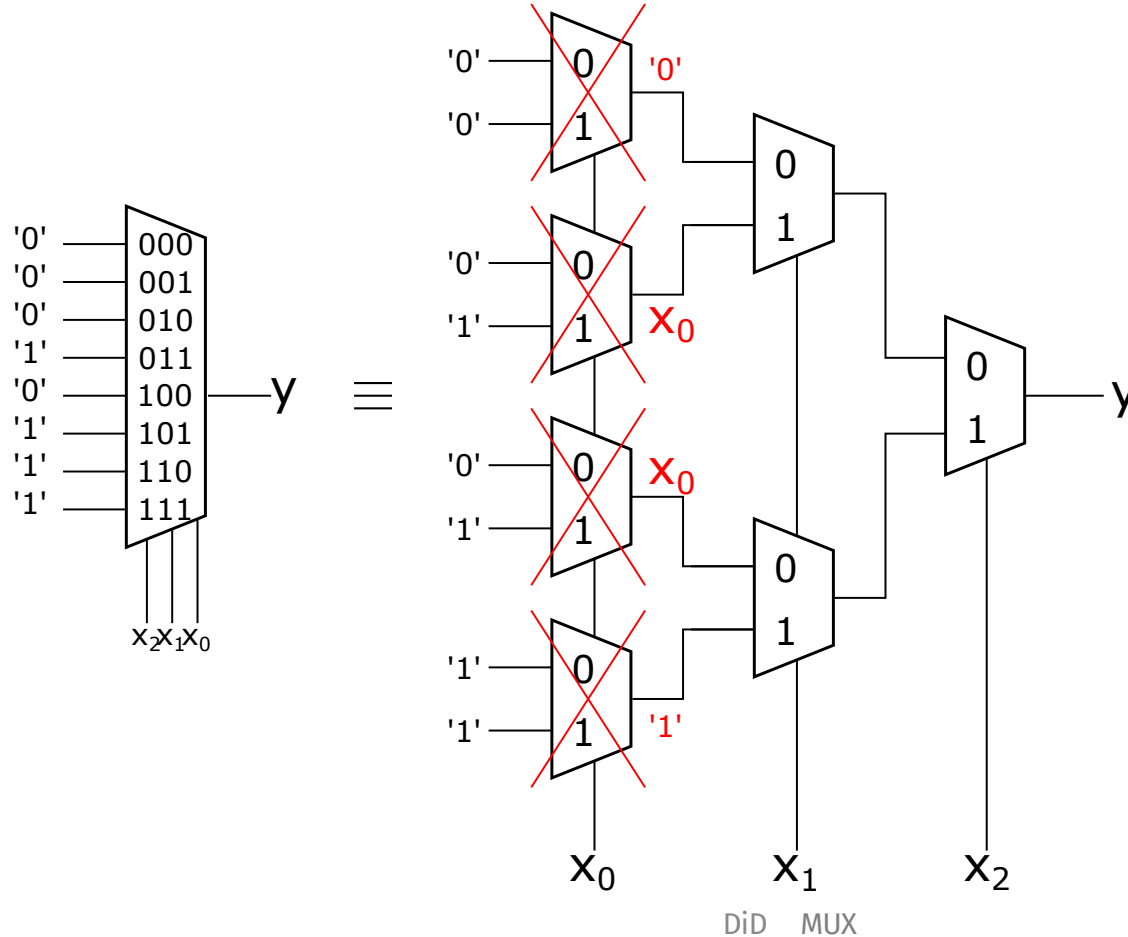
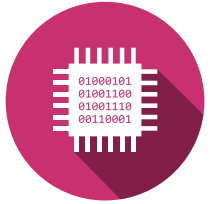
# Multiplexer Funktion

## Vereinfachung einer Multiplexerfunktion



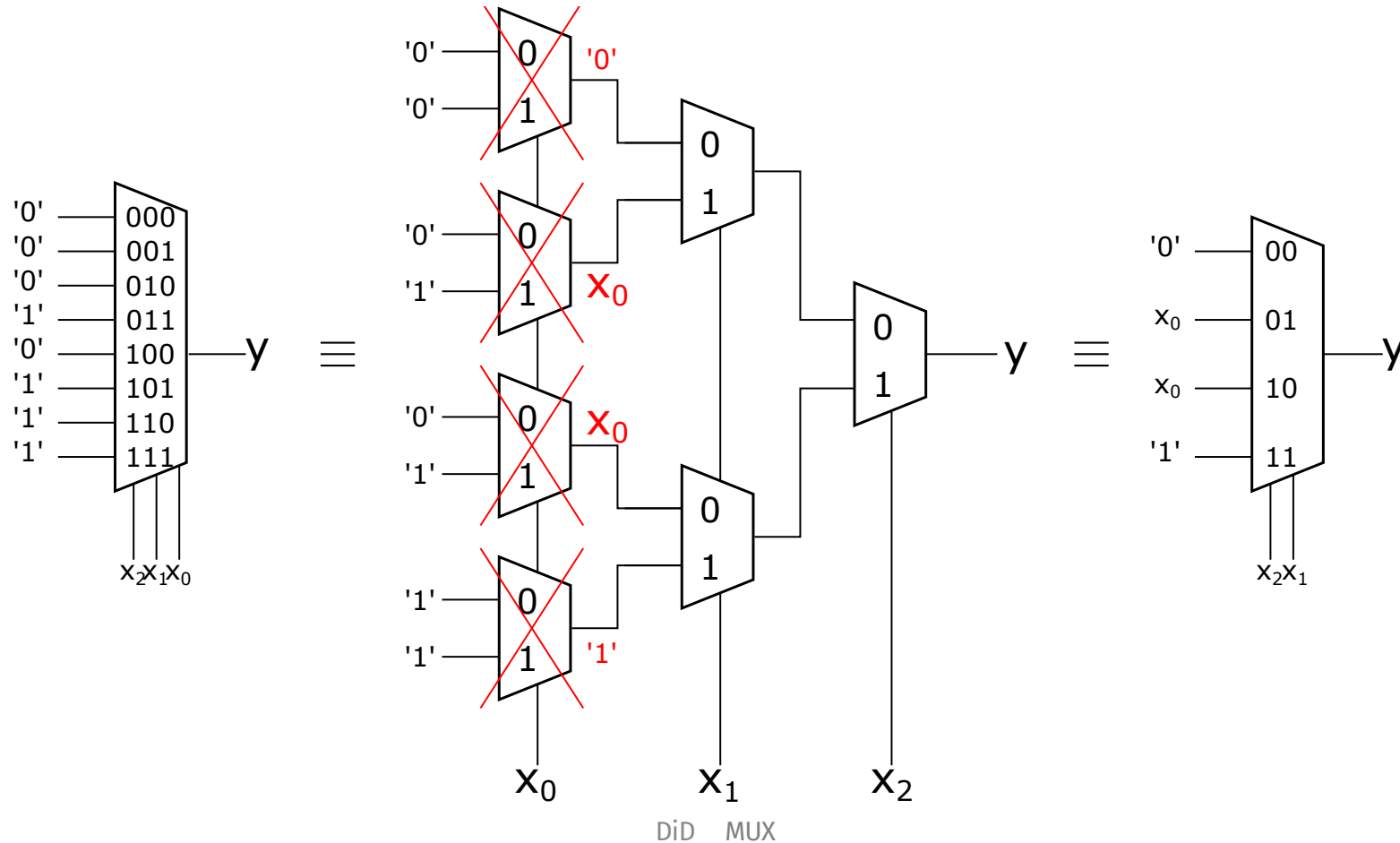
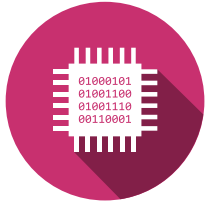
# Multiplexer Funktion

## Vereinfachung erstes Niveau

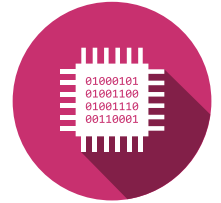


# Multiplexer Funktion

## Vereinfachung erstes Niveau

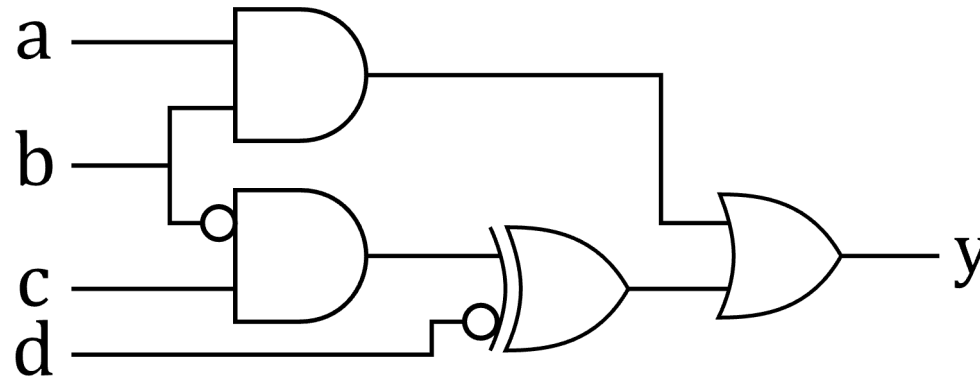


# Aufgabe 1.1 (mux/mux-01)



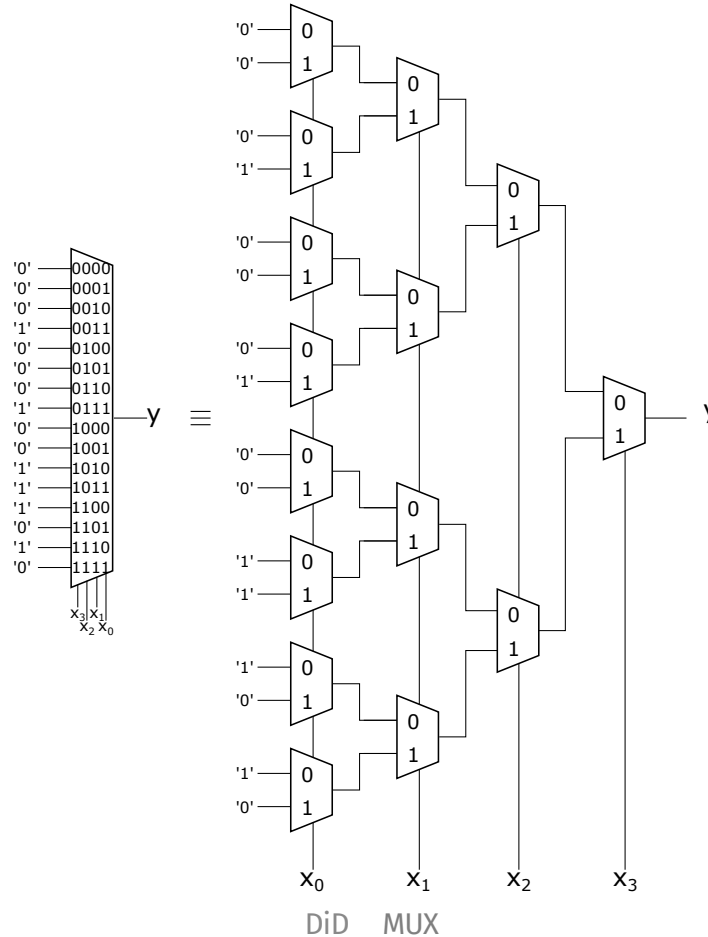
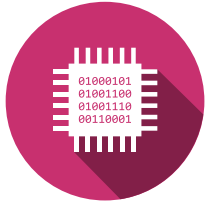
- Erstellung einer Funktion mit Hilfe von Multiplexern

Zeichnen Sie mit Hilfe von Invertern und von Multiplexern von 8 zu 1 eine Schaltung, welche dieselbe Funktion realisiert wie die Schaltung der untenstehenden Abbildung.



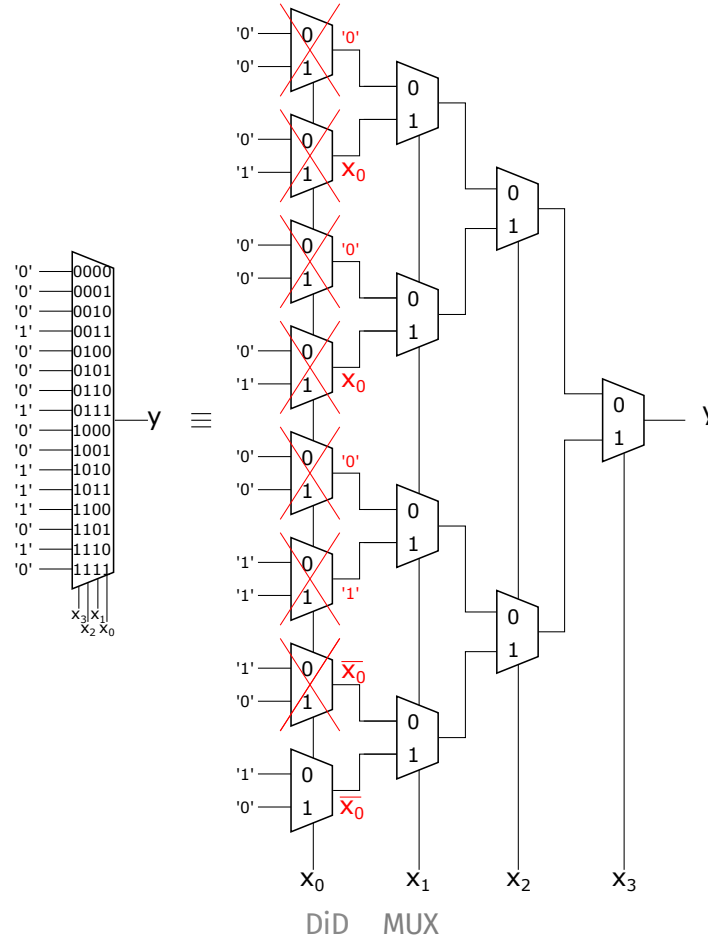
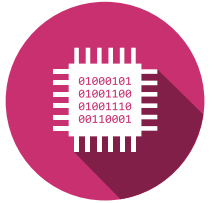
# Multiplexer Funktion

## Vereinfachung mit 2 zu 1 Mux

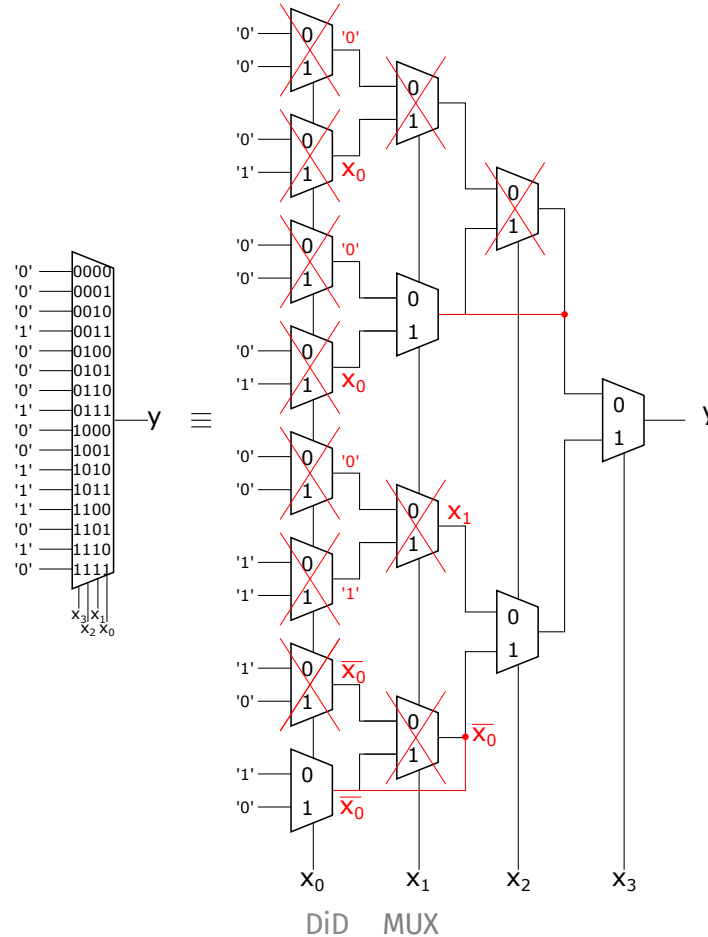
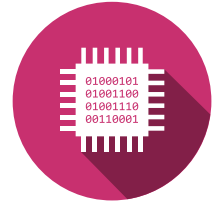


# Multiplexer Funktion

## Vereinfachung mit 2 zu 1 Mux



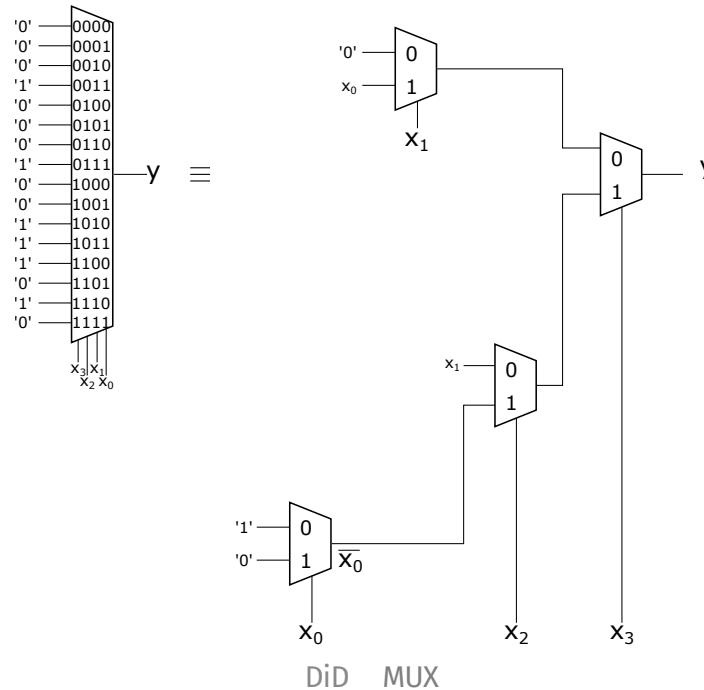
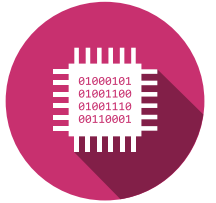
## Vereinfachung mit 2 zu 1 Mux



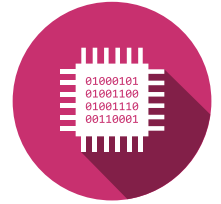


# Multiplexer Funktion

## Vereinfachung mit 2 zu 1 Mux



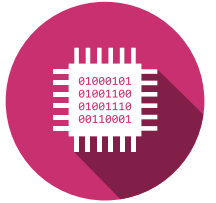
# Aufgabe 1.4 (mux/mux-02)



- Erstellung einer Funktion mit Hilfe von Multiplexern

D	C	B	A	S	T	U	V	W	X	Y	Z
0	0	0	0	-	-	-	-	-	-	-	-
0	0	0	1	-	-	-	-	-	-	-	-
0	0	1	0	-	-	-	-	-	-	-	-
0	0	1	1	1	-	1	-	-	1	-	0
0	1	0	0	0	-	-	1	1	-	1	-
0	1	0	1	0	-	-	0	0	-	-	1
0	1	1	0	0	-	-	0	-	1	1	-
0	1	1	1	0	-	-	0	-	0	-	1
1	0	0	0	-	1	1	-	1	-	1	-
1	0	0	1	-	0	0	-	0	-	-	1
1	0	1	0	-	0	0	-	-	1	1	-
1	0	1	1	-	0	0	-	-	0	-	1
1	1	0	0	-	0	-	1	1	-	1	-
1	1	0	1	-	0	-	0	0	-	-	1
1	1	1	0	-	-	-	-	-	-	-	-
1	1	1	1	-	-	-	-	-	-	-	-

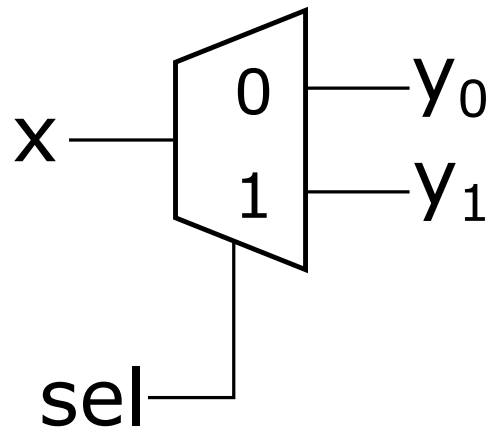
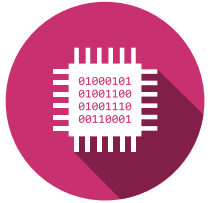
# Inhalt



- Multiplexer
- **Demultiplexer**
  - Funktion
  - Realisierung von Multiplexern mittels Basislogikgatter
  - Realisierung von Multiplexern mit einer Baumstruktur

# Demultiplexer

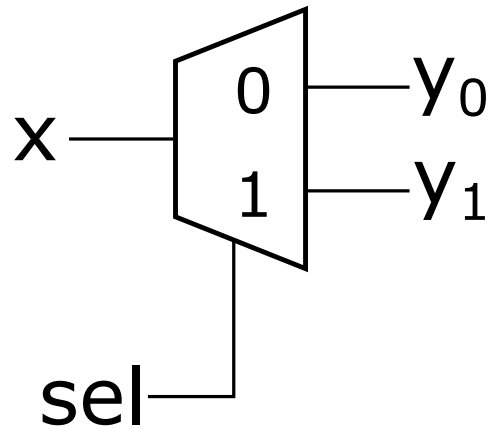
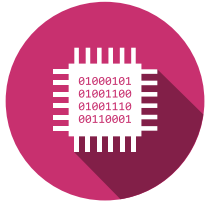
## 1 zu 2 Demultiplexer



sel	y <sub>0</sub>	y <sub>1</sub>
0	x	
1		x

# Demultiplexer

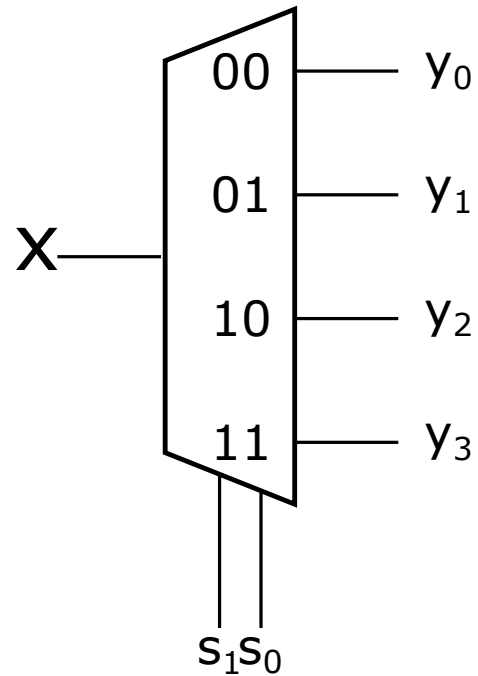
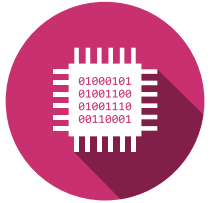
## 1 zu 2 Demultiplexer



sel	y <sub>0</sub>	y <sub>1</sub>
0	x	0
1	0	x

# Demultiplexer

## 1 zu 4 Demultiplexer

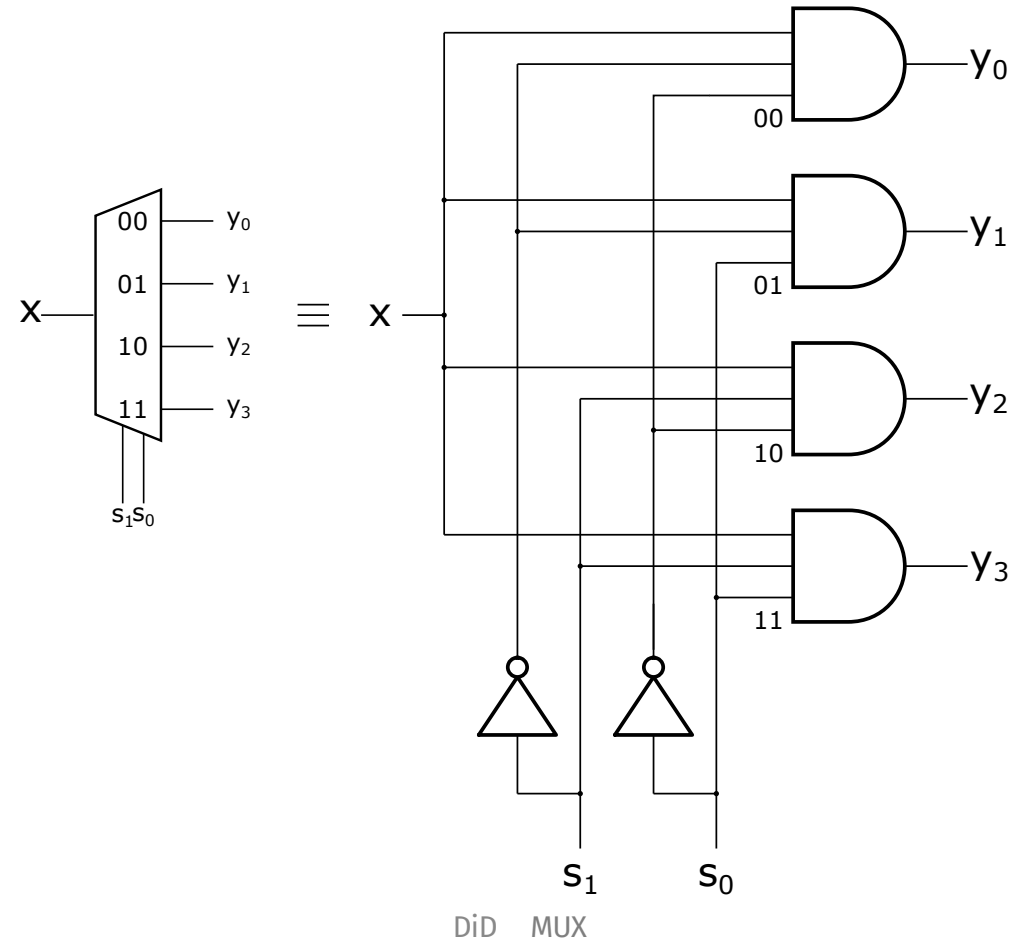
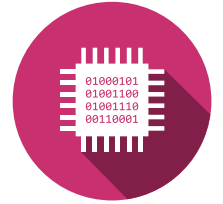


$s_1 s_0$	$y_0$	$y_1$	$y_2$	$y_3$
00	x	0	0	0
01	0	x	0	0
10	0	0	x	0
11	0	0	0	x

N Selektions Signale,  $2^N$  Ausgänge

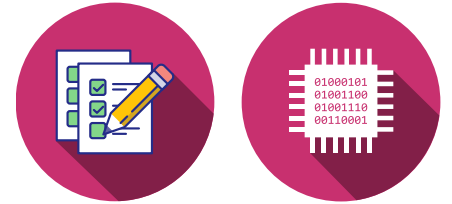
# Demultiplexer

## Realisierung mit Hilfe von Basislogikgatter



## Aufgabe 2.1 (mux/demux-01)

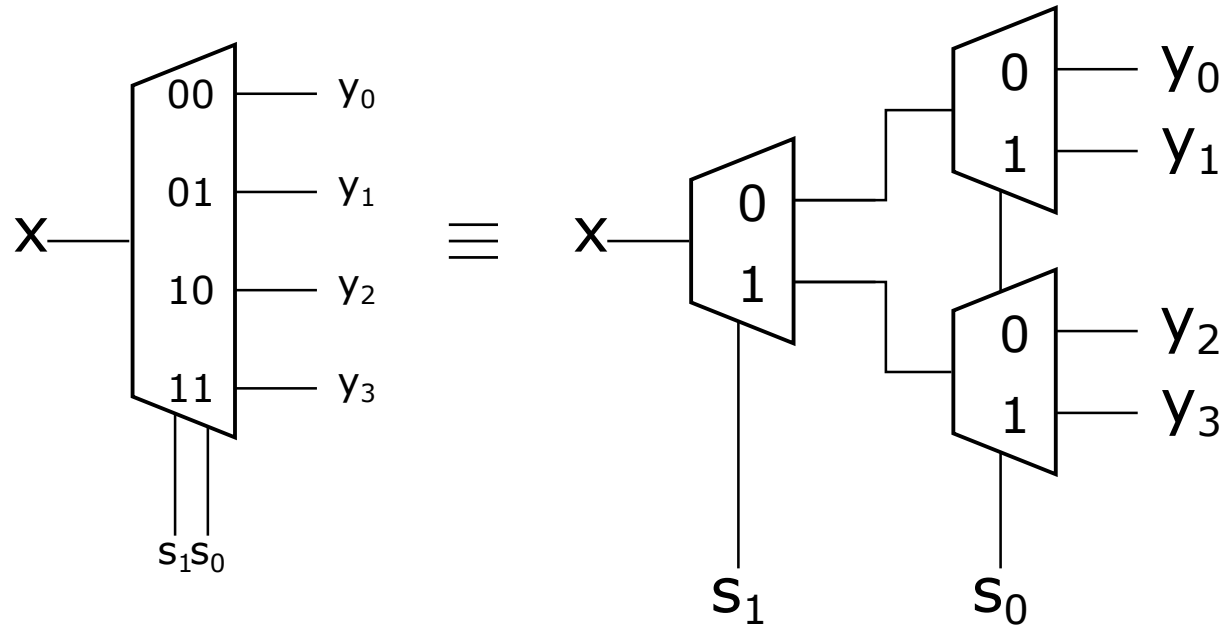
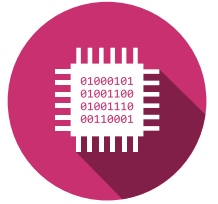
- Demultiplexer von 1 auf 8



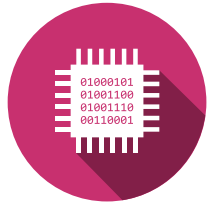


# Demultiplexer

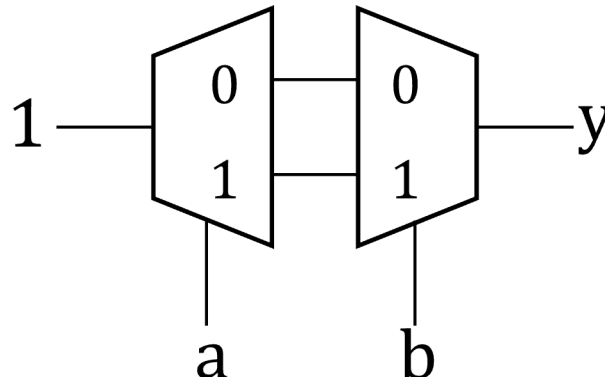
## Realisierung mit Hilfe einer Baumstruktur



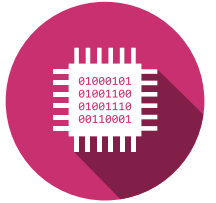
## Aufgabe 2.2 (mux/demux-02)



- Bestimmen Sie die Logikfunktion der Schaltung der nebenstehenden Abbildung



# Referenzen



- [Com90] (Englisch) Vollständige Presentation
- [Wak00] (Englisch) Standard Integrierte Systeme, VHDL Code
- [Kat94] (Englisch) Gute Presentation





**Hes·so**  **VALAIS  
WALLIS**



**Haute Ecole d'Ingénierie**  
**Hochschule für Ingenieurwissenschaften**

Silvan Zahno [silvan.zahno@hevs.ch](mailto:silvan.zahno@hevs.ch)  
Christophe Bianchi [christophe.bianchi@hevs.ch](mailto:christophe.bianchi@hevs.ch)  
François Corthay [francois.corthay@hevs.ch](mailto:francois.corthay@hevs.ch)

