Compteur synchrones (CNT)

Cours Systèmes numérique

Haute Ecole d'Ingénierie
Hochschule für Ingenieurwissenschaften

Orientation : Informatique et systèmes de communication (ISC)
Cours : Systèmes numérique (DiD)
Auteur : Christophe Bianchi, François Corthay, Pierre Pompili, Silvan Zahno
Date : 2 juin 2023
Version : v2.1

Table des matières

1 Introduction

Les compteurs asynchrones, ou diviseurs de fréquence, souffrent de l'apparition d'aléas sur les nombres de sortie. Pour éviter ce problème, on peut avoir recours à des **compteurs synchrones**.

Les compteurs synchrones se réalisent avec des bascules dont toutes les entrées d'horloge sont reliées au même signal. Un bloc logique combinatoire prépare l'état futur à partir de l'état présent du compteur. Au cas où le compteur n'utilise pas tous les états possibles des sorties des bascules, il faut veiller à ce que n'apparaisse pas de boucle parasite. Les compteurs peuvent aussi se réaliser comme des circuits cascadables.

2 Architecture des compteurs synchrones

Dans un compteur synchrone, toutes les bascules ont le même signal d'horloge. Le fonctionnement en mode de comptage est assuré par un bloc logique combinatoire qui prépare l'état futur des bascules en fonction de leur état actuel. Ceci est représenté à la figure 1.

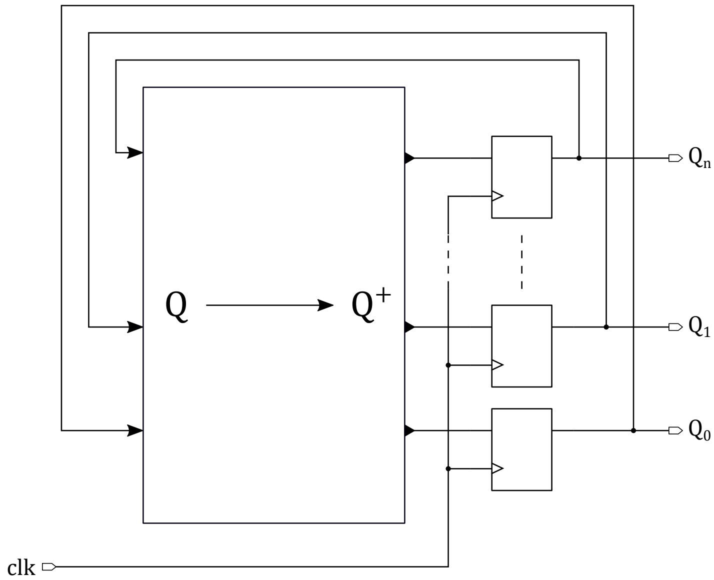

FIGURE 1 – Architecture d'un compteur synchrone

A chaque coup d'horloge, les bascules chargent une nouvelle valeur en mémoire, en fonction de l'information fournie par le bloc logique combinatoire. Après cela, elles mémorisent cette information et le bloc combinatoire prépare l'état suivant, comme le montre la figure 2.

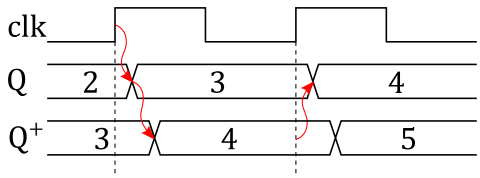

FIGURE 2 – Chronogramme d'un compteur synchrone

Le compteur présenté à la figure 1 suit cycliquement la séquence pour laquelle il a été développé. Il n'est cependant pas testable par un appareil automatique standard, lequel transmet des stimuli au circuit à tester et en compare les sorties à des valeurs prédéterminées. En effet, la valeur initiale du compteur à sa mise sous tension est inconnue. Pour permettre de tester un tel circuit, un signal de remise à zéro est d'une aide appréciable. Ce signal n'est activé qu'à la mise sous tension du circuit.

3 Compteurs par une puissance de 2

3.1 Compteur avec des bascule D

La réalisation avec des bascules D d'un compteur par une puissance de 2 est illustrée ici par l'exemple d'un compteur par 16.

Le compteur par 16 nécessite 4 bascules. Ces bascules sont reliées à un bloc combinatoire selon l'architecture présentée à la figure 1. Il reste donc à synthétiser ce bloc combinatoire. Comme, pour une bascule D, on a

$$Q^+ = D \tag{1}$$

il suffit de remplir la table de vérité qui spécifie l'état futur de chaque état possible, et cet état futur est à connecter aux entrées D des bascules.

Pour le compteur par 16, la table de vérité est présentée à la table 1.

Q_3	Q_2	Q_1	Q_0	${Q_3}^+$	${Q_2}^+$	${Q_1}^+$	${Q_0}^+$
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	1	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	1	1	1	0
1	1	1	0	1	1	1	1
1	1	1	1	0	0	0	0

TABLE 1 – Table de vérité pour le compteur à bascules D

Après simplification, on trouve les fonctions d'entrée des bascules.

Pour le compteur par 16, ces fonctions sont données par l'eq. 2.

$$\begin{cases} D_0 & = Q_0 \oplus 1 \\ D_1 & = Q_1 \oplus Q_0 \\ D_2 & = Q_2 \oplus Q_1 Q_0 \\ D_3 & = Q_3 \oplus Q_2 Q_1 Q_0 \end{cases} \tag{2}$$

3.2 Compteur avec d'autres types de bascules

Avec des bascules autres que la bascule D, l'état futur, Q^+ est une fonction des entrées de la bascule et de son état présent, Q. La relation entre l'état futur, les entrées et l'état présent est spécifiée par l'équation caractéristique de la bascule. Pour réaliser le bloc combinatoire, il faut donc déterminer, en fonction de l'état présent et de l'état futur à lui associer, les valeurs des entrées des bascules.

Pour le compteur par 16 et dans le cas de l'utilisation de bascules T, la table de vérité est présentée à la table 2.

Les fonctions d'entrée des bascules sont alors données par l'eq. 3.

Q_3	Q_2	Q_1	Q_0	${Q_3}^+$	${Q_2}^+$	${Q_1}^+$	${Q_0}^+$	T_3	T_2	T_1	T_0
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	1
0	0	1	1	0	1	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	1
0	1	0	1	0	1	1	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	1
0	1	1	1	1	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	1
1	0	0	1	1	0	1	0	0	0	1	1
1	0	1	0	1	0	1	1	0	0	0	1
1	0	1	1	1	1	0	0	0	1	1	1
1	1	0	0	1	1	0	1	0	0	0	1
1	1	0	1	1	1	1	0	0	0	1	1
1	1	1	0	1	1	1	1	0	0	0	1
1	1	1	1	0	0	0	0	1	1	1	1

TABLE 2 – Table de vérité pour le compteur à bascules T

$$\begin{cases} T_0 &= 1 \\ T_1 &= Q_0 \\ T_2 &= Q_1 Q_0 \\ T_3 &= Q_2 Q_1 Q_0 \end{cases} \tag{3}$$

On remarque que l'utilisation de bascules T simplifie les équations des fonctions d'entrée des bascules. Effectivement, les bascules T s'utilisent essentiellement pour la réalisation de compteurs.

3.3 Table de transition

Pour remplir la table de vérité des fonctions d'entrée des bascules, on peut se référer à la table de transition. Cette table détermine les valeurs à affecter aux entrées des bascules pour passer d'un état présent Q donné à un état futur Q^+ donné lui aussi.

<table>
<tr><th>Q</th><th>Q^+</th><th>D</th><th>T</th><th>E</th><th>D</th></tr>
<tr><td rowspan="2">0</td><td rowspan="2">0</td><td rowspan="2">0</td><td rowspan="2">0</td><td>0</td><td>–</td></tr>
<tr><td>1</td><td>0</td></tr>
<tr><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr>
<tr><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr>
<tr><td rowspan="2">1</td><td rowspan="2">1</td><td rowspan="2">1</td><td rowspan="2">0</td><td>0</td><td>–</td></tr>
<tr><td>1</td><td>1</td></tr>
</table>

Table 3 – Table de transistion

3.4 Compteur à séquence non ordonnée

La technique de synthèse d'un compteur synchrone montre qu'il n'est pas besoin que les nombres se suivent dans un ordre croissant. Avec une séquence connue, il suffit de placer dans la table de vérité chaque état futur en face de celui qui le précède. On détermine alors les équations du bloc combinatoire par les méthodes usuelles de simplification.

4 Compteurs par un nombre quelconque

4.1 Réalisation

Un compteur par un nombre quelconque se fait de manière semblable à un compteur par une puissance de 2. Il faut déterminer le nombre de bascules et réaliser un circuit semblable à celui de la figure 1. Pour le bloc combinatoire, la table de vérité ne sera que partiellement spécifiée, comme on le voit pour un compteur par 10 à la table 4.

Q_3	Q_2	Q_1	Q_0	${Q_3}^+$	${Q_2}^+$	${Q_1}^+$	${Q_0}^+$
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	–	–	–	–
1	0	1	1	–	–	–	–
1	1	0	0	–	–	–	–
1	1	0	1	–	–	–	–
1	1	1	0	–	–	–	–
1	1	1	1	–	–	–	–

TABLE 4 – Table de vérité pour un compteur par 10

Les fonctions d'entrée des bascules sont alors données par l'eq. 4

$$\begin{cases} D_0 &= \overline{Q_0} \\ D_1 &= Q_1\overline{Q_0} + \overline{Q_3}\,\overline{Q_1}Q_0 \\ D_2 &= Q_2\overline{Q_1} + Q_2\overline{Q_0} + \overline{Q_2}Q_1Q_0 \\ D_3 &= Q_3\overline{Q_0} + Q_2Q_1Q_0 \end{cases} \tag{4}$$

4.2 Vérification

L'utilisation de fonctions partiellement spécifiées, avec des états , permet de simplifier les équations du bloc combinatoire. Il est cependant important de vérifier que les états non compris dans la boucle de comptage ne génèrent pas de boucle parasite.

Ainsi, par exemple, si après simplification l'état 1101_2 a comme état futur 1101_2, il y a existence d'une boucle parasite de longueur 1. Si le circuit démarre à l'état 1101_2, il y restera indéfiniment. Dans ce cas, le circuit ne se comportera certainement pas comme un compteur par 10 !

Avec notre exemple de compteur par 10, l'analyse de l'eq. 4 pour les états hors de la boucle principale donne la table de vérité de la table 5.

A l'aide de cette table de vérité, on peut compléter le graphe d'états du compteur, à la figure 3. On voit que quel que soit l'état initial, on se retrouve dans la boucle de comptage après 2 coups

Q_3	Q_2	Q_1	Q_0	${Q_3}^+$	${Q_2}^+$	${Q_1}^+$	${Q_0}^+$
1	0	1	0	1	0	1	1
1	0	1	1	0	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	0	1	0	0
1	1	1	0	1	1	1	1
1	1	1	1	1	0	0	0

TABLE 5 – Table de vérité pour un les états hors de la boucle principale

d'horloge au maximum.

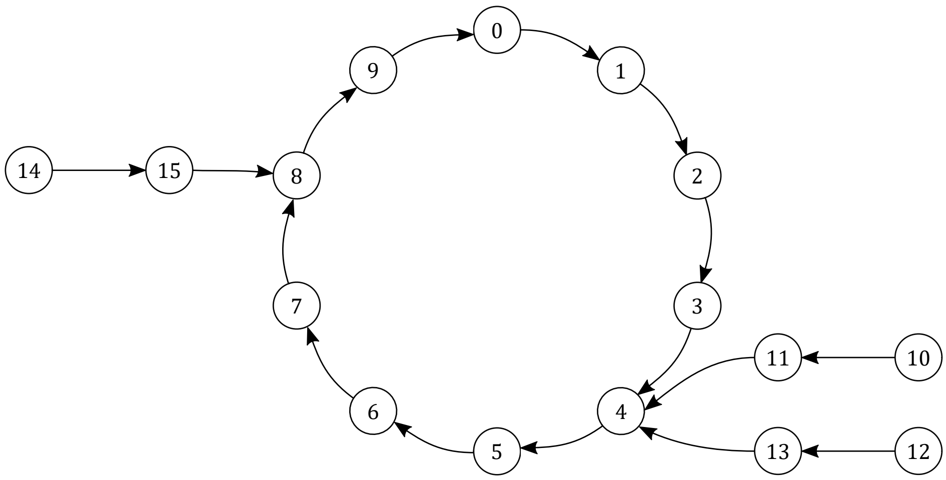

FIGURE 3 – Graphe d'états complet du compteur par 10

En utilisant des bascules avec une commande d'initialisation activée au moment de la mise sous tension de l'électronique, on peut éviter de tomber dans les états hors de la boucle de comptage.
Par ailleurs, la commande d'initialisation est indispensable au test automatique du compteur : elle sert à mettre ce dernier dans un état connu et permet de vérifier alors la séquence parcourue.

5 Circuits itératifs

5.1 Compteur itératif

Pour des compteurs par puissances de 2, les équations des entrées des bascules peuvent s'écrire de manière récurrente. On peut donc réaliser un compteur à l'aide d'un circuit itératif.

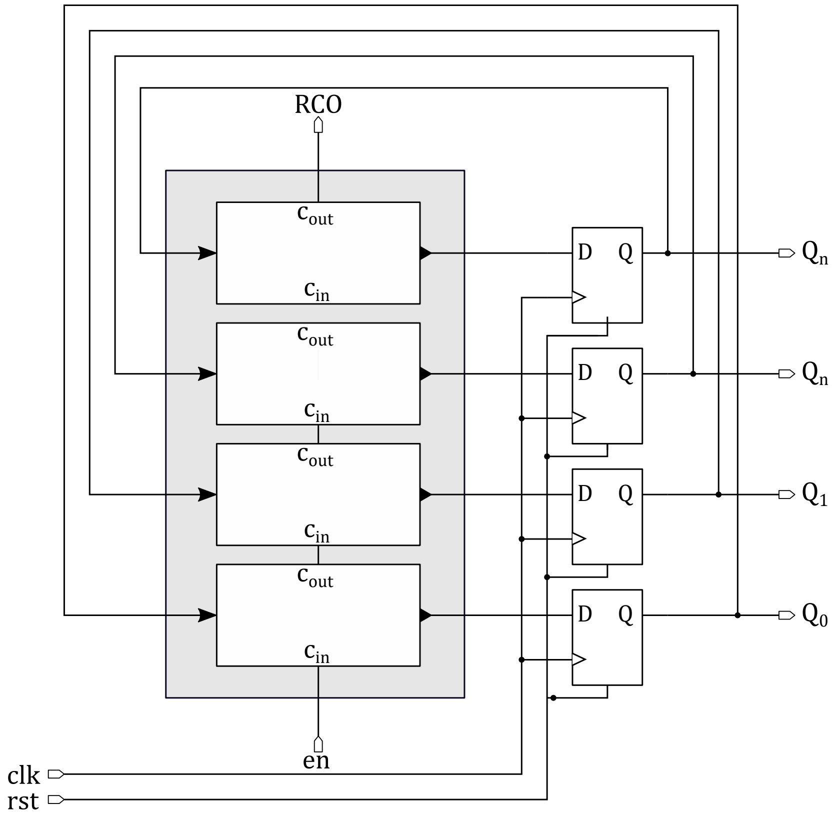

FIGURE 4 – Compteur itératif

Ce genre de compteur peut être cascadé, en reliant la sortie **R**ipple **c**arry **O**ut (RCO) d'un compteur à l'entrée enable (en) du compteur suivant.

La figure 5 présente un compteur itératif à 4 bits. On remarque que la cellule itérative comporte 1 porte AND, 1 porte XOR et une bascule D.

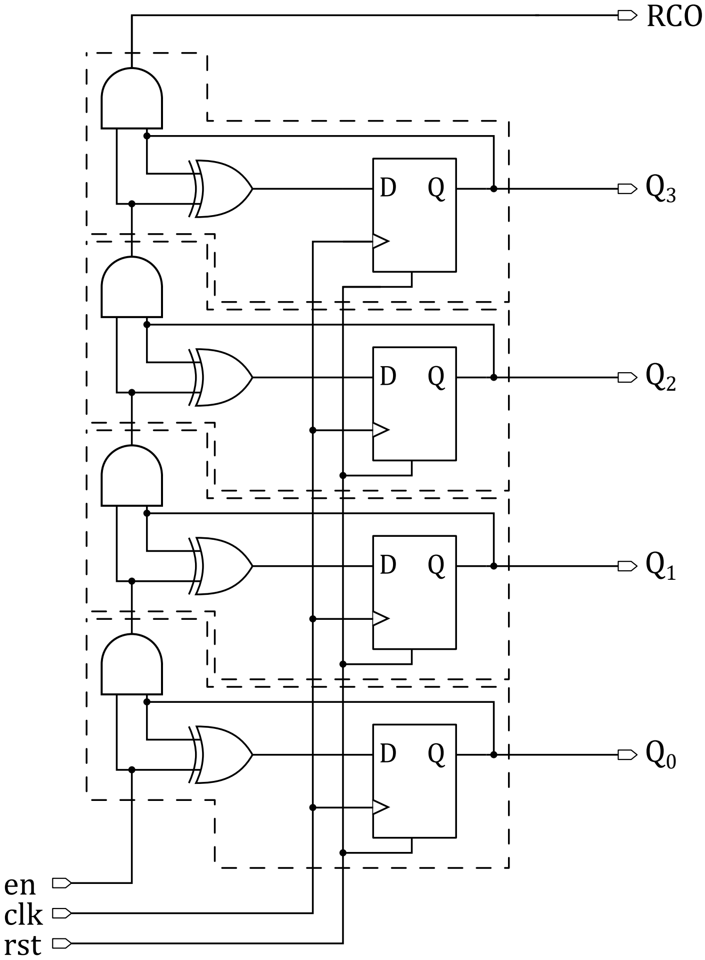

FIGURE 5 – Compteur itératif à 4 bits

Sur la base de ce compteur, on peut développer toute une gamme de circuits : compteur/décompteur, compteur avec chargement d'une valeur, compteur avec remise à zéro synchrone, ...

Références

[1] Suhail ALMANI. *Electronic Logic Systems*. second edition. New-Jersey : Prentice-Hall, 1989.

[2] Michael D. CILETTI et M. Morris MANO. *Digital Design*. second edition. New-Jersey : Prentice-Hall, 2007.

[3] Marcel GINDRE et Denis ROUX. *Electronique Numérique, Logique Combinatoire et Technologie*. Paris : McGraw-Hill, 1987.

[4] Martin V. KÜNZLI et Marcel MELI. *Vom Gatter Zu VHDL : Eine Einführung in Die Digitaltechnik*. vdf Hochschulverlag AG, 2007. ISBN : 3 7281 2472 9.

[5] David LEWIN et Douglas PROTHEROE. *Design of Logic Systems*. second edition. Hong Kong : Springer, 2013.

[6] Daniel MANGE. *Analyse et synthèse des systèmes logiques*. Editions Géorgi. T. Traité d'électricité, volume V. St Saphorin : PPUR presses polytechniques, 1995. 362 p. ISBN : 978-2-88074-045-0. Google Books : 5NSdD4GRl3cC.

[7] Clive MAXFIELD. *Bebop to the Boolean Boogie*. Elsevier, 2009. ISBN : 978-1-85617-507-4. DOI : 10.1016/B978-1-85617-507-4.X0001-0. URL : https://linkinghub.elsevier.com/retrieve/pii/B9781856175074X00010 (visité le 27/05/2021).

[8] Ronald J. TOCCI et André LEBEL. *Circuits Numériques : Théorie et Applications*. deuxième édition. Ottawa : Editions Reynald Goulet inc. / Dunod, 1996.

[9] John F. WAKERLY. *Digital Design : Principles And Practices*. 3rd edition. Prentice-Hall, 2008. ISBN : 0-13-082599-9.

Acronymes

en enable. 9

RCO **R**ipple **c**arry **O**ut. 9