



# Multiplicateur Câblé

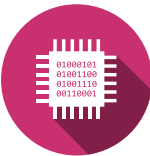
Laboratoire Digital Design

## Contenu

1 Objectifs .....	1
2 Multiplicateur de nombres naturels .....	2
2.1 Algorithme .....	2
2.2 Analyse .....	2
2.3 Circuit .....	2
2.4 Réalisation .....	3
3 Multiplicateur de nombres arithmétiques .....	4
3.1 Algorithme .....	4
3.2 Analyse .....	4
3.3 Réalisation .....	4
4 Analyse .....	5

## 1 | Objectifs

Ce laboratoire exerce la conception de circuits arithmétiques itératifs à l'aide de portes logiques combinatoires. Il présente la technique de réalisation de multiplicateurs pour des nombres naturels (logiques, non signés) ainsi que pour des nombres entiers (arithmétiques, signés).



## 2 | Multiplicateur de nombres naturels

### 2.1 Algorithme

La Fig. 1 présente l'algorithme de multiplication de deux nombres de 4 chiffres chacun. Le produit est égal à la somme de produits partiels. Les produits partiels sont obtenus par la multiplication de l'un des nombres par un chiffre de l'autre nombre.

				a <sub>3</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>
				× b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>
				b <sub>0</sub> *a <sub>3</sub>	b <sub>0</sub> *a <sub>2</sub>	b <sub>0</sub> *a <sub>1</sub>	b <sub>0</sub> *a <sub>0</sub>
			b <sub>1</sub> *a <sub>3</sub>	b <sub>1</sub> *a <sub>2</sub>	b <sub>1</sub> *a <sub>1</sub>	b <sub>1</sub> *a <sub>0</sub>	
			b <sub>2</sub> *a <sub>3</sub>	b <sub>2</sub> *a <sub>2</sub>	b <sub>2</sub> *a <sub>1</sub>	b <sub>2</sub> *a <sub>0</sub>	
			b <sub>3</sub> *a <sub>3</sub>	b <sub>3</sub> *a <sub>2</sub>	b <sub>3</sub> *a <sub>1</sub>	b <sub>3</sub> *a <sub>0</sub>	
p <sub>7</sub>	p <sub>6</sub>	p <sub>5</sub>	p <sub>4</sub>	p <sub>3</sub>	p <sub>2</sub>	p <sub>1</sub>	p <sub>0</sub>

Fig. 1. – Algorithme de multiplication

### 2.2 Analyse

Pour la multiplication de 2 nombres binaires naturels codés sur 4 bits, déterminer l'expression binaire de la valeur maximale que peut atteindre le résultat. Par extension, exprimer le nombre de bits que nécessite le produit de deux nombres binaires naturels codés respectivement sur  $n_1$  et  $n_2$  bits.

### 2.3 Circuit

La Fig. 2 présente le circuit d'un multiplicateur qui fonctionne selon l'algorithme présenté ci-dessus.

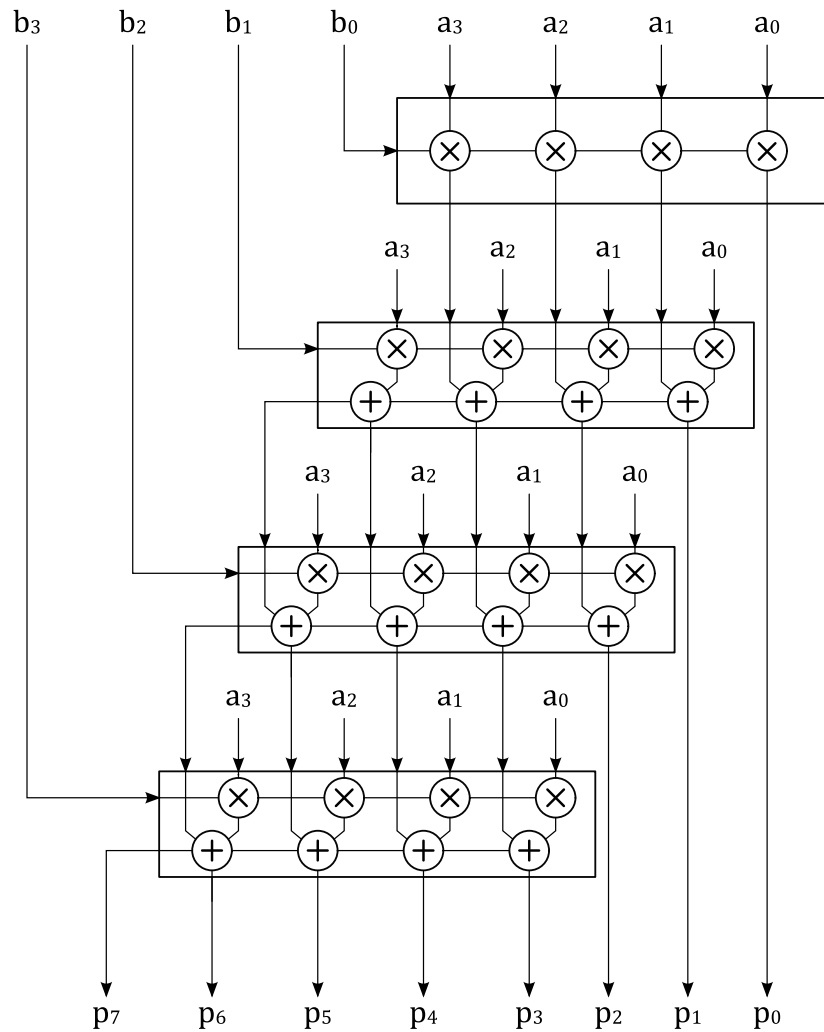
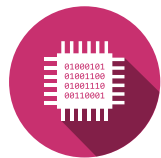


Fig. 2. – Architecture du multiplicateur

## 2.4 Réalisation

A l'aide de portes logiques combinatoires, compléter le schéma hiérarchique du multiplicateur de nombres non signés mis à disposition et vérifier son fonctionnement.



# 3 | Multiplicateur de nombres arithmétiques

## 3.1 Algorithme

La Fig. 3 présente l'algorithme de Baugh-Wooley pour la multiplication de deux nombres entiers de même taille et représentés sous forme binaire en complément à 2 (nombres signés).

				a3	a2	a1	a0
				× b3	b2	b1	b0
			1	<u>b0*a3</u>	b0*a2	b0*a1	b0*a0
		<u>b1*a3</u>	b1*a2	b1*a1	b1*a0		
	<u>b2*a3</u>	b2*a2	b2*a1	b2*a0			
1	b3*a3	<u>b3*a2</u>	b3*a1	<u>b3*a0</u>			
p7	p6	p5	p4	p3	p2	p1	p0

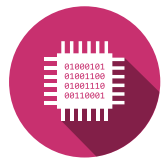
Fig. 3. – Algorithme de multiplication de nombres signés

## 3.2 Analyse

Pour la multiplication de 2 nombres binaires entiers codés sur 4 bits, déterminer les valeurs minimale et maximale que peut atteindre le résultat. Par extension, exprimer le nombre de bits que nécessite le produit de deux nombres binaires entiers codés respectivement sur  $n_1$  et  $n_2$  bits.

## 3.3 Réalisation

A l'aide de portes logiques combinatoires, compléter le schéma hiérarchique du multiplicateur de nombres signés mis à disposition et vérifier son fonctionnement.



## 4 | Analyse

En considérant que toutes les portes logiques de base ont un retard identique de 1 ns, déterminer la valeur maximale du délai de calcul des opérateurs réalisés.

Proposer une structure différente pour augmenter la vitesse de fonctionnement de ces opérateurs.