



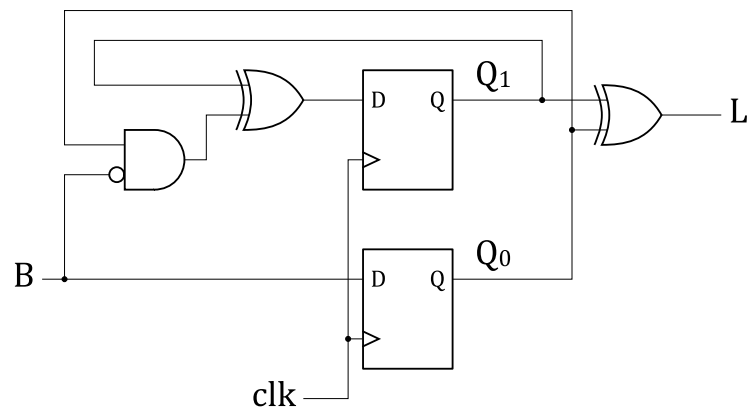
Zustandsmaschinen

Übungen Digitales Design

1 | FSM - Moore-Maschinen

1.1 Graph einer Zustandsmaschine

Die folgende Abbildung zeigt die Schaltung einer Zustandsmaschine.

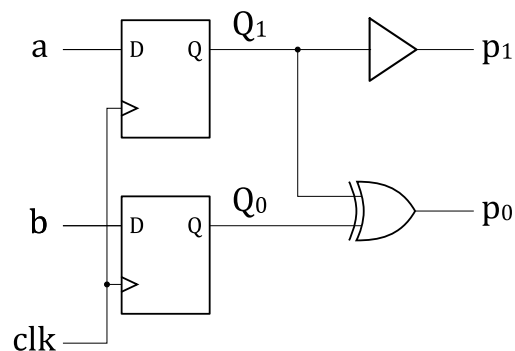


Zeichnen Sie den Graph dieser Zustandsmaschine.

fsm/moore-01

1.2 Graph einer Zustandsmaschine

Zeichnen Sie den Graph der Zustandsmaschine der folgenden Abbildung.

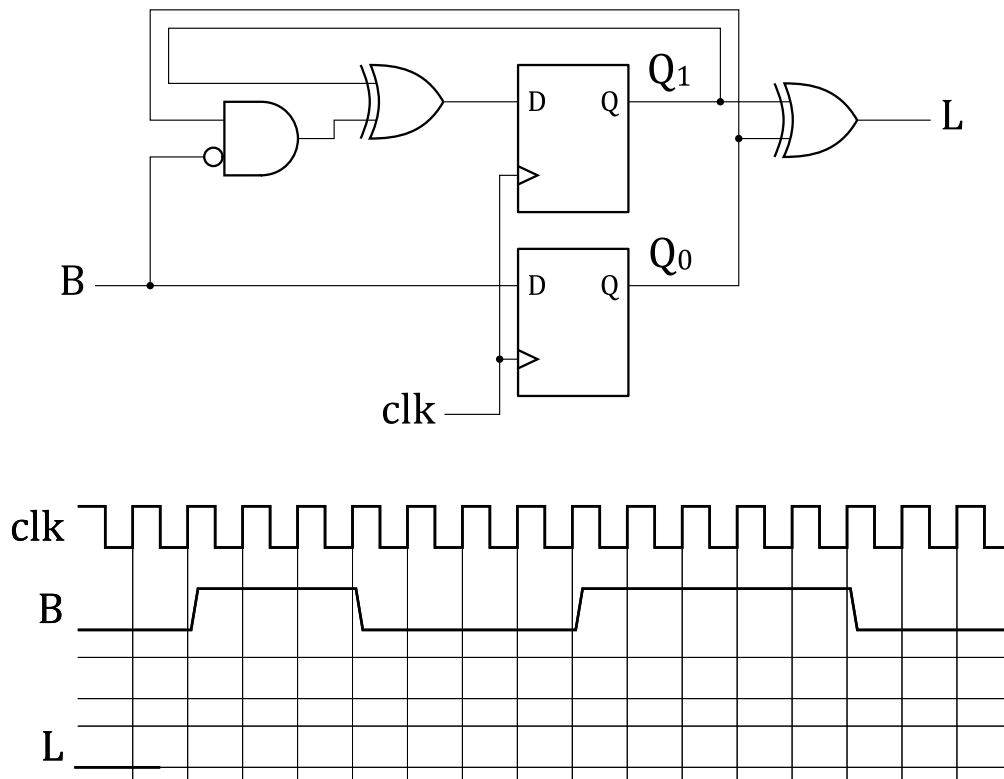


fsm/moore-02



1.5 Zeitliches Verhalten einer Zustandsmaschine

Für die Schaltung der folgenden Abbildung, geben Sie das zeitliche Verhalten des Ausgangssignals.



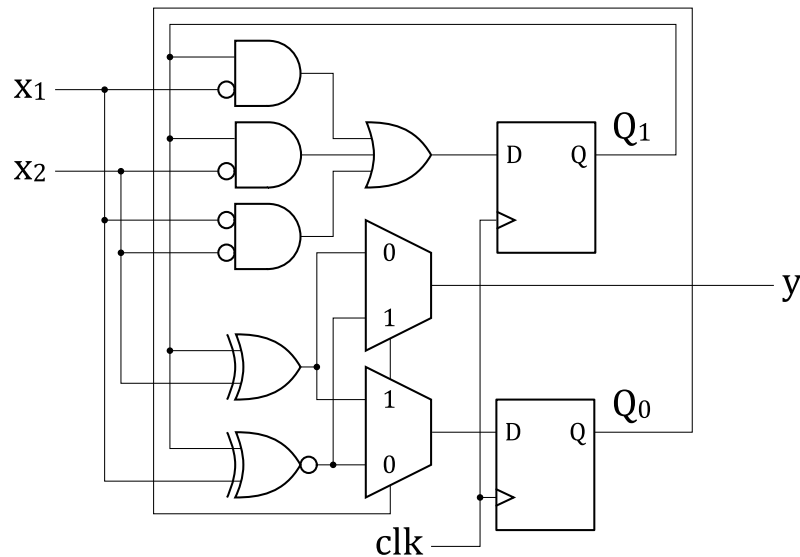
fsm/moore-05



2 | FSM - Mealy-Maschinen

2.1 Graph einer Zustandsmaschine

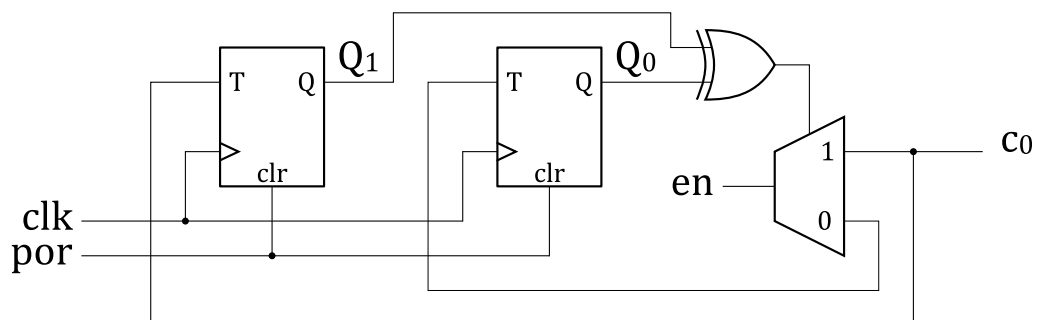
Zeichnen Sie den Zustandsgraph der Schaltung der folgenden Abbildung.



fsm/mealy-01

2.2 Graph einer Zustandsmaschine

Zeichnen Sie den Zustandsgraph der Schaltung der folgenden Abbildung.

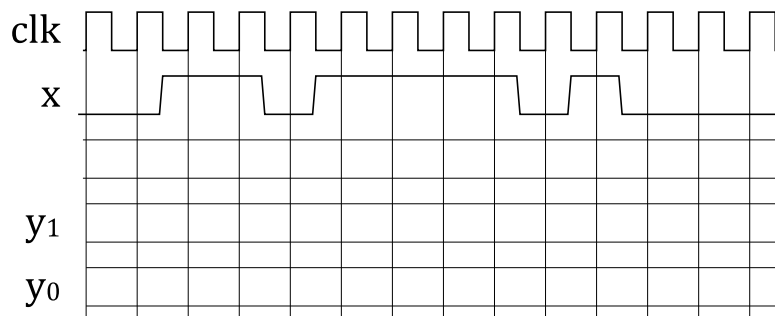
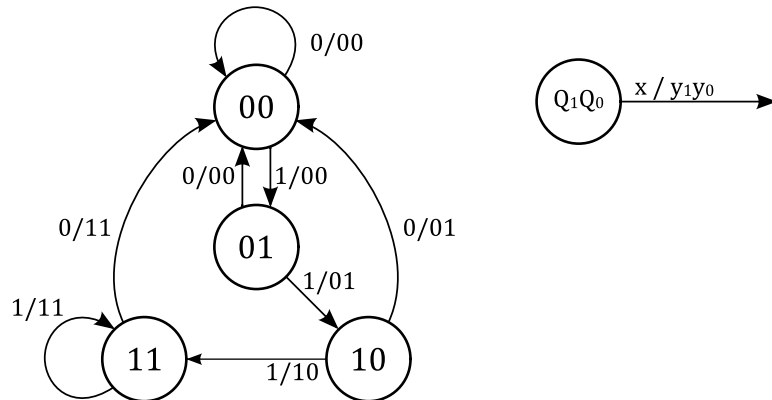


fsm/mealy-02



2.3 Zeitliches Verhalten einer Zustandsmaschine

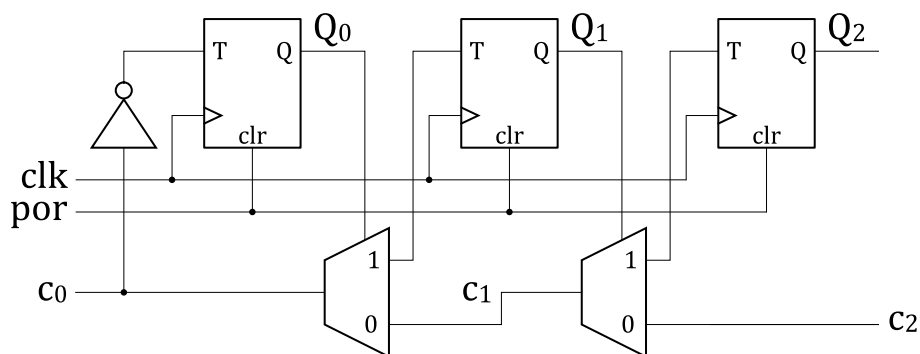
Für das System, welches durch das folgende Zustandsgraph bestimmt ist, geben Sie das zeitliche Verhalten der Ausgangssignale.



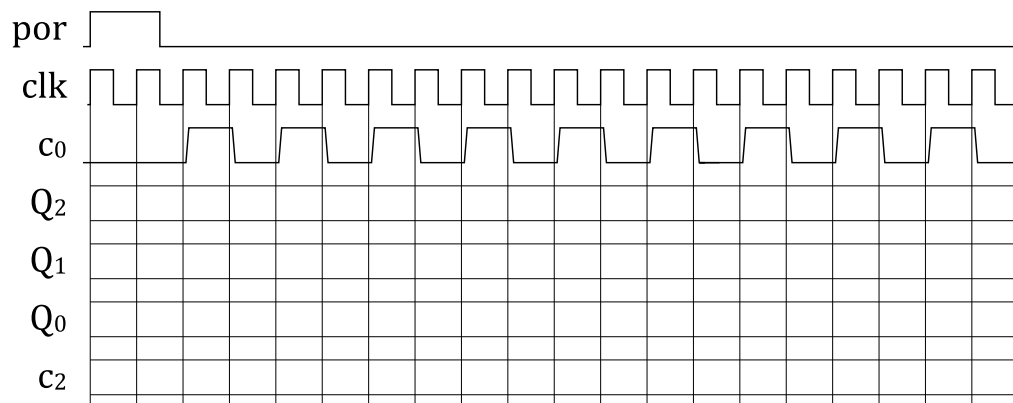
fsm/mealy-03

2.4 Iterativzähler

Die folgende Abbildung zeigt einen Iterativzähler.



Zeichnen Sie das Zeitliche Verhalten des Ausgangssignals c_2 in der nachstehenden Abbildung.



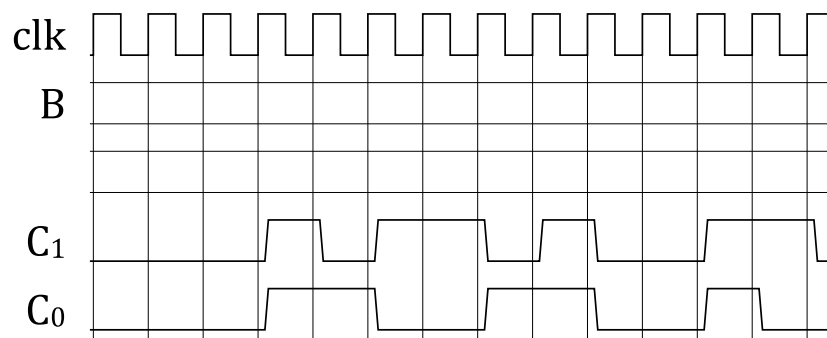
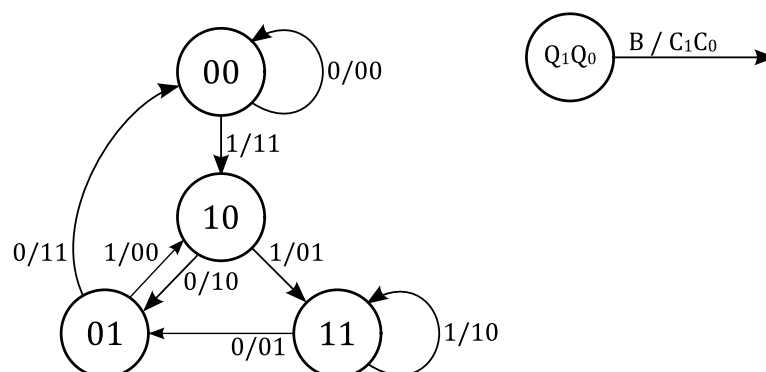
Erklären Sie, ob es sich um eine Moore- oder eine Mealy-Maschine handelt. Geben Sie einen Beispiel oder einen Beweis zu Ihrer Erklärung.

Bestimmen Sie die Anzahl an Bits des Zählers, die bei jedem Takt schalten. Geben Sie den Namen dieser Sequenz.

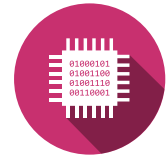
fsm/mealy-04

2.5 Zeitliches Verhalten einer Zustandsmaschine

Für das System, welches durch das folgende Zustandsgraph bestimmt ist, geben Sie das zeitliche Verhalten des Eingangssignals.



fsm/mealy-05



3 | FSM - Erstellen eines Zustandsgraphen

3.1 Betriebsüberwachung

Eine Betriebsverifizierungsschaltung (Watchdog) stellt fest, ob ein Mikroprozessor richtig funktioniert, oder ob er in einer endlosen Schleife verloren ist.

Dazu muss der Prozessor mindestens einmal pro Sekunde einen **heartbeat** Puls dem Watchdog senden. Ist dies nicht der Fall, so aktiviert der Watchdog den Neustart-Signal **resetProc** des Prozessors. Diese Steuerung wird er dazu 1 Sekunde lang aktiv halten.

Um die Zeit zu messen, bekommt der Watchdog einen **1hz** Eingang in der Form von Impulsen, welche einmal pro Sekunde mit der Dauer von einer Taktperiode vorkommen. Hingegen kann der heartbeat Puls des Prozessors mehrere Taktpulse dauern.

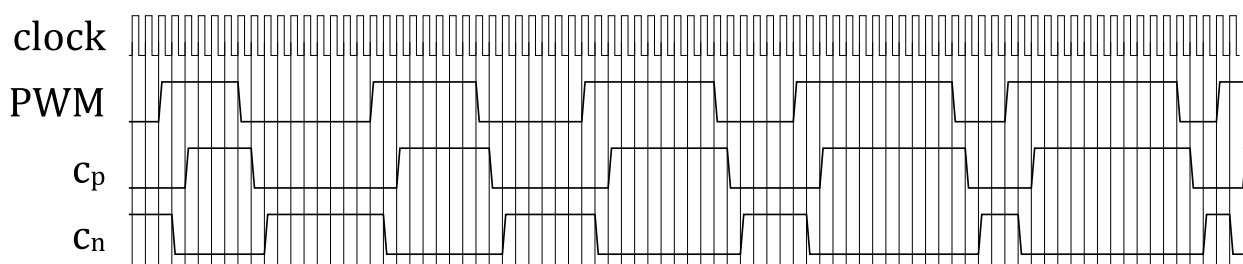
Zeichnen Sie den Zustandsgraph dieses Watchdogs.

fsm/fsm-01

3.2 Generator von nicht überlappenden Steuersignalen

Eine Leistungselektronik-Schaltung erstellt ein Signal, welches einen Ausgang entweder zu einem Potential von +340 V oder zu einem Potential von -340 V umschaltet. Um jeweilige Kurzschlüsse zu vermeiden, soll die Steuerschaltung so sequenziert werden, dass der eine Schalter eine Taktperiode später eingeschaltet wird, nachdem der andere ausgeschaltet wurde.

Der Generator von nicht überlappenden Steuersignalen erhält den Binärsignal **PWM** und erstellt die Steuersignale c_p und c_n für die beide Leistungsschalter.



Zeichnen Sie den Zustandsgraph dieses Generators von nicht überlappenden Steuersignalen.

fsm/fsm-02

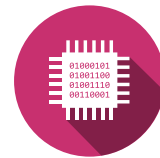
3.3 Steuerung eines Snackautomates

Zeichnen Sie den Zustandsgraph einer Steuerung für einen Snackautomat.

Alle wählbare Produkte kosten 3 CHF. Wenn ein Kunde eine 1 CHF Münze einlegt, so aktiviert sich der Eingang **coin1** während einer Taktperiode. Bei der Ankunft einer 2 CHF Münze, ist es der Eingang **coin2** welcher einen Puls eine Taktperiode lang angibt. Sobald der Betrag von 3 CHF erreicht ist, geht der Ausgang **open** während einer Taktperiode auf '1'.

Der Apparat gibt kein Geld zurück, aber er gibt den zusätzlichen Betrag frei für den nächsten Kauf.

fsm/fsm-03



3.4 Steuerung der Beleuchtung

Mit einem Druckknopf wird die Beleuchtung eines Raums bedient. Drückt man einmal auf den Knopf, so geht das Licht an. Drückt man ihn noch einmal geht das Licht wieder aus.

Zeichnen Sie den Zustandsgraph dieses Systems.

fsm/fsm-04

3.5 Detektierung einer aufsteigenden Flanke

Zeichnen Sie den Zustandsgraph des Detektors einer aufsteigenden Flanke eines Eingangssignals für die beide folgende Fälle:

- die Schaltung liefert einen Impuls, der eine ganze Taktperiode dauert,
- die Schaltung liefert einen Impuls, der beim Auftreten des aufsteigenden Flanke des Eingangssignals beginnt und bis zur nächsten aufsteigenden Flanke des Taktsignals bleibt.

fsm/fsm-05

3.6 Erkennung von Zeichenketten

Eine Schaltung muss in einem Text alle Wörter erkennen, die mit der Zeichenkette "er " enden. Im Textanalysesystem kommt ihr eine andere Schaltung voraus, die mit demselben Taktsignal gesteuert ist und die Zeichen wie folgt mit je 2 Bit codiert:

- "00" für den Buchstaben 'e',
- "01" für den Buchstaben 'r',
- "10" für ein Trennungszeichen (Leerschlag, Interpunktionszeichen),
- "11" für jedes andere Zeichen.

Bei jeder Taktperiode wird ein neues Zeichen codiert und übertragen.

Zeichnen Sie den Graphen, der die Erkennung eines Wortes angibt, welches mit der Zeichenkette "er " endet. Dies soll unmittelbar nach der Übertragung des Trennungszeichens angegeben sein.

fsm/fsm-06

3.7 Elektronisches Schloss

Ein elektronisches Schloss wird über eine 10teilige Tastatur gesteuert, welche einen Binärcode von 0 bis 9 auf 4 Bit codiert liefert. Die Tastatur liefert noch einen Binärcode 1111, wenn keine Taste gedruckt wird. Wenn eine Taste gedruckt ist, sendet die Schaltung einen Impuls während einer Taktperiode, was ein Tonsignal hervorbringt. Sobald die Sequenz $1 \Rightarrow 9 \Rightarrow 9 \Rightarrow 7$ gesendet worden ist, aktiviert die Schaltung ein Signal zur Öffnung der Tür. Dieses Signal bleibt solange aktiv, bis die Tür wieder geschlossen ist. Ein Schalter gibt den Zustand der Tür an : '0' wenn die Tür geschlossen ist und '1' wenn sie offen ist.

Zeichnen Sie den Zustandsgraph des Systems.

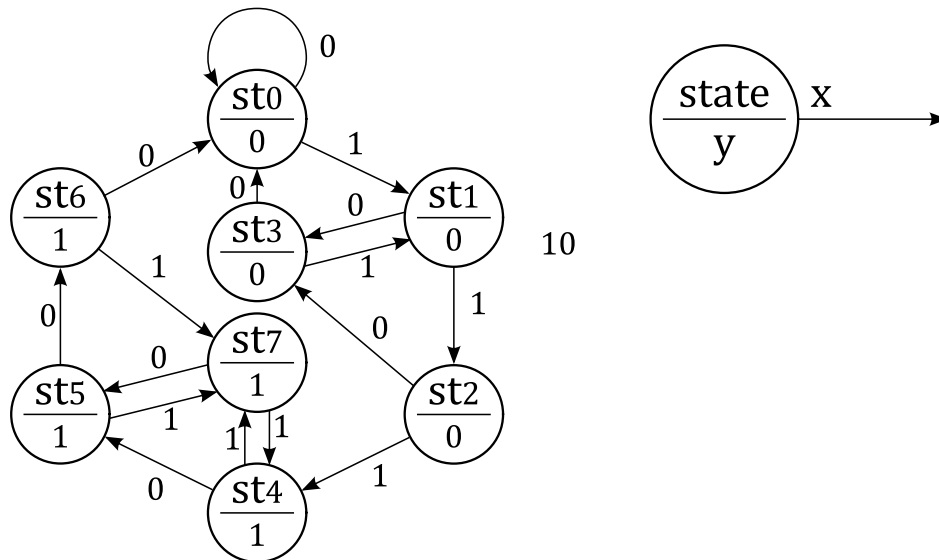
fsm/fsm-07



4 | FSM - Graphenvereinfachung

4.1 Graphenvereinfachung

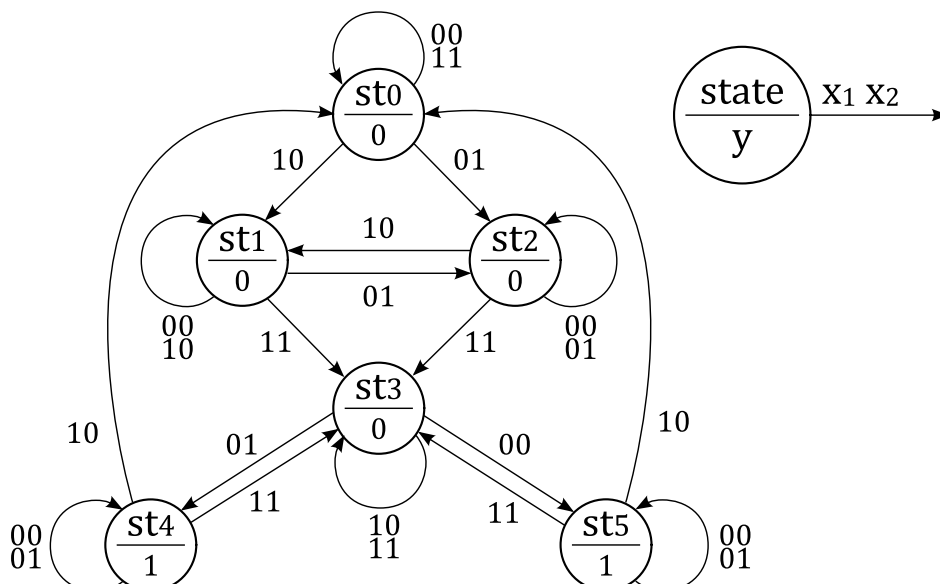
Zeichnen Sie den Graphen der folgenden Abbildung um, so dass er eine minimale Anzahl Zustände vorweist.



fsm/reduction-01

4.2 Graphenvereinfachung

Zeichnen Sie den Graphen der folgenden Abbildung um, so dass er eine minimale Anzahl Zustände vorweist.



Bestimmen Sie die kleinstbenötigte Anzahl an Flipflops für die dazugehörige Schaltung.

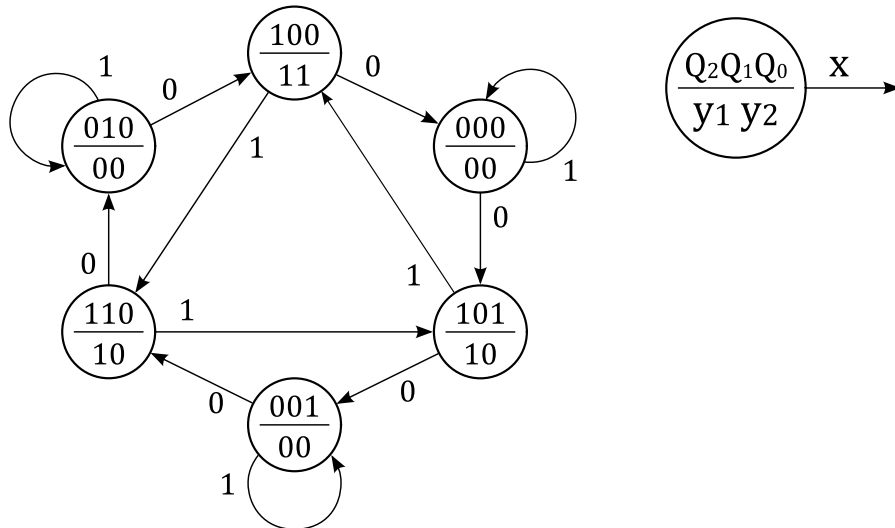
fsm/reduction-02



5 | FSM - Zustandskodierung

5.1 Logikschaltung

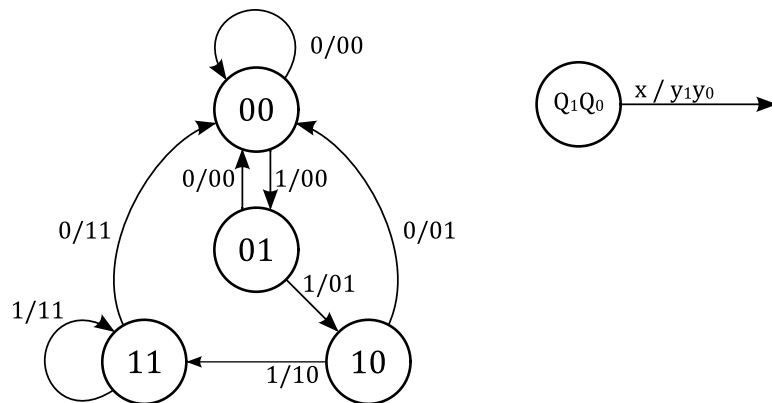
Zeichnen Sie das Schema der Schaltung, welche den Graph der folgenden Abbildung erstellt.



fsm/coding-01

5.2 Logikschaltung

Zeichnen Sie das Schema der Schaltung, welche den Graph der folgenden Abbildung erstellt.

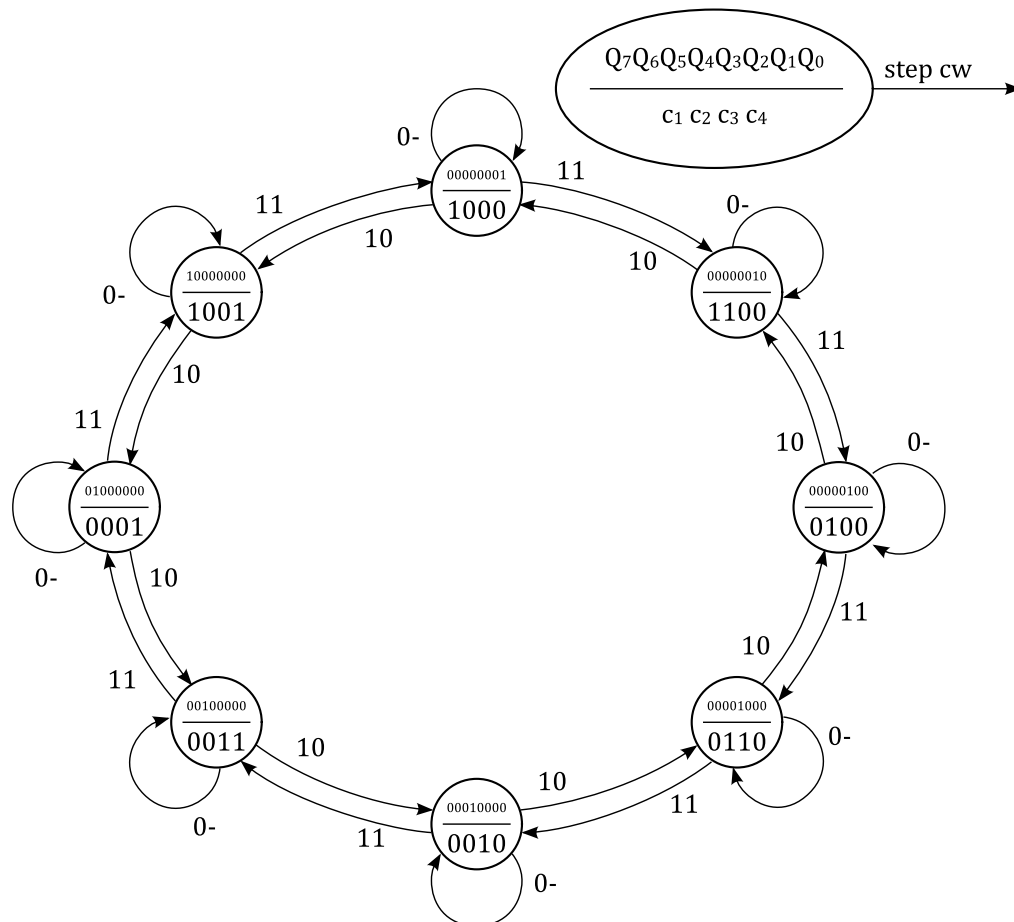


fsm/coding-02



5.3 Logikschaltung

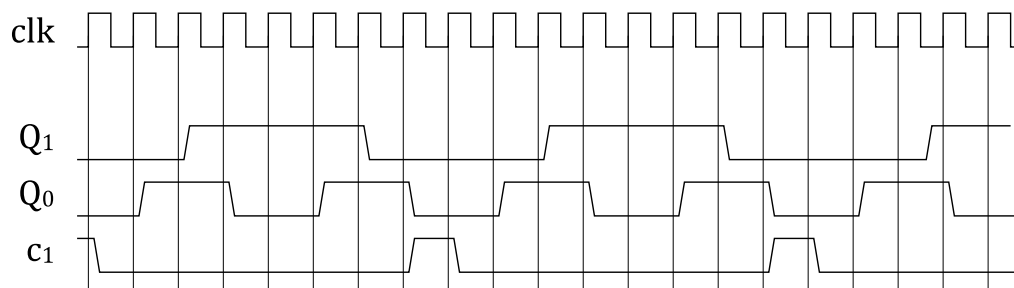
Zeichnen Sie das Schema der Schaltung, welche den Graph der folgenden Abbildung erstellt.



fsm/coding-03

5.4 Logikschaltung

Zeichnen Sie das Schema der Schaltung, welche die Sequenz der folgenden Abbildung erstellt.



fsm/coding-04



5.5 Detektierung einer fallenden Flanke

Zeichnen Sie das Schema einer Moore-Maschine, die eine absteigende Flanke eines Eingangssignals aufspührt.

Gehen Sie davon aus, dass die Pulse des Eingangssignals immer mehr als eine Taktperiode dauern.

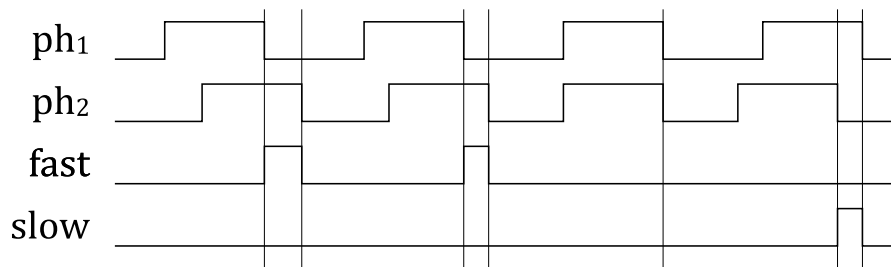
fsm/coding-05

5.6 Phasendetektor

Eine Generatorsteuerung muss sich an der Phase des Stromkreises bei 50 Hz synchronisieren.

Hierfür wird ein Phasendetektor benützt. Wenn die Phase des Generators, ph_2 , vor der Phase des Netzes, ph_1 , kommt, so aktiviert der Detektor das Signal **slow**, welches den Generator verlangsamt. Kommt hingegen ph_2 nach ph_1 vor, so aktiviert der Detektor das Signal **fast**, welches den Generator beschleunigt.

Die folgende Abbildung zeigt ein Beispiel der Operation der zu entwickelnden Schaltung.



Zeichnen Sie den Zustandsgraphen des Systems, reduzieren Sie ihn falls notwendig, schlagen Sie eine Codierung 1 unter m (One-Hot) vor und erstellen Sie das Schema der entsprechenden Schaltung.

fsm/coding-06