



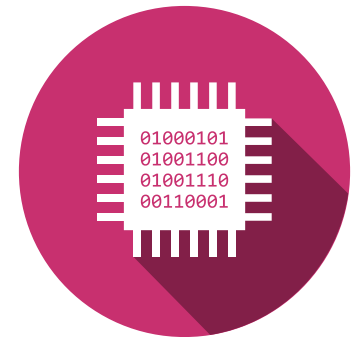
Conception numérique (DiD)

Compteurs synchrone

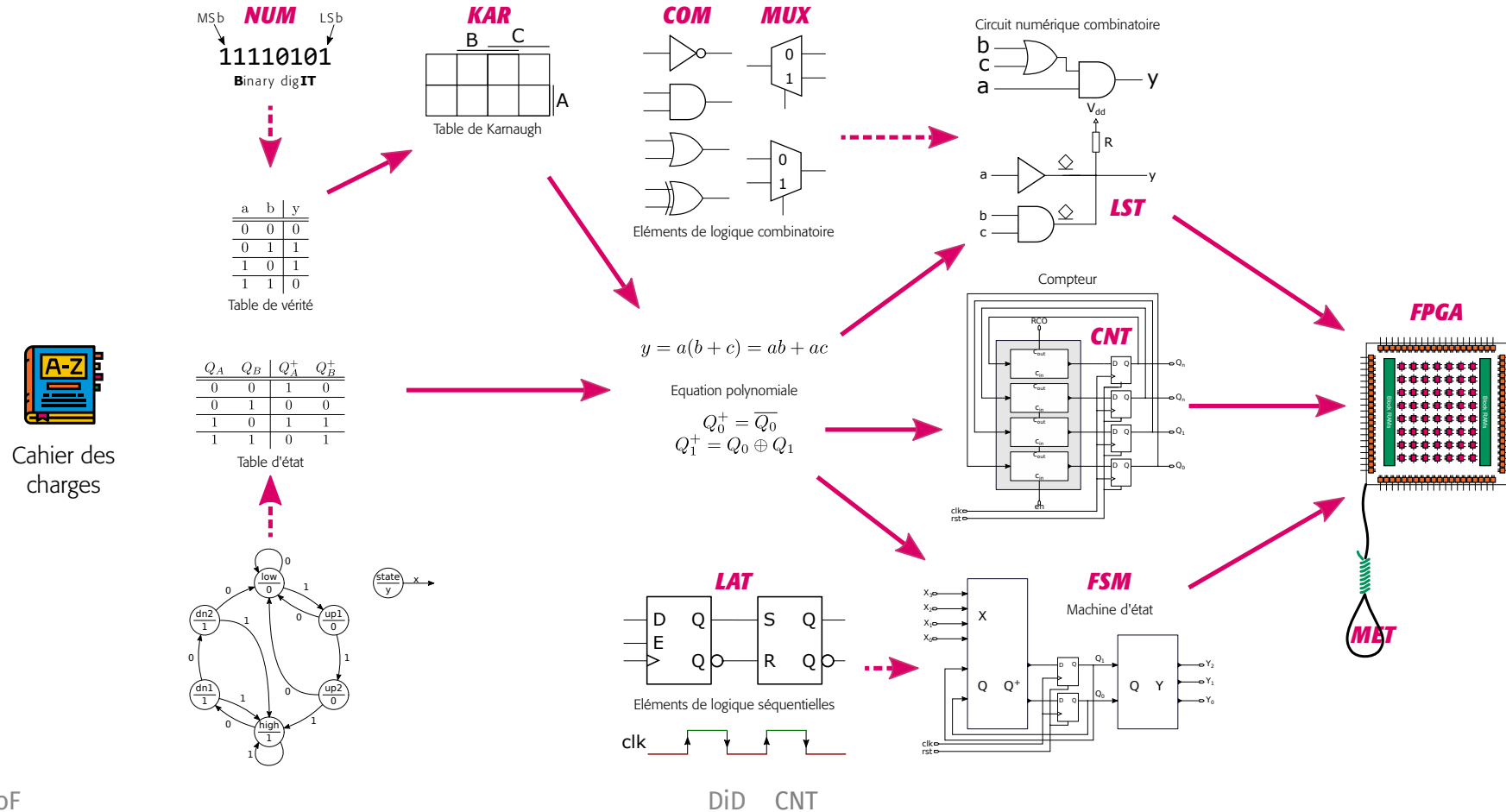
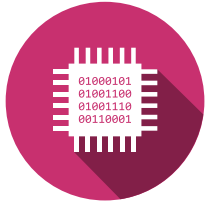
CNT

Filière Systèmes industriels
Filière Energie et techniques environnementales
Filière Informatique et systèmes de communications

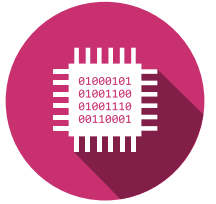
Silvan Zahno silvan.zahno@hevs.ch
Christophe Bianchi christophe.bianchi@hevs.ch
François Corthay francois.corthay@hevs.ch



Situation du thème dans le cours



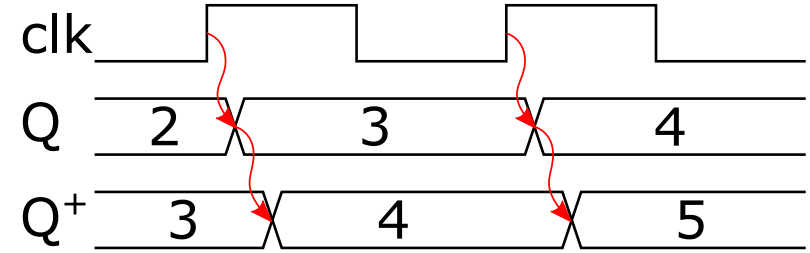
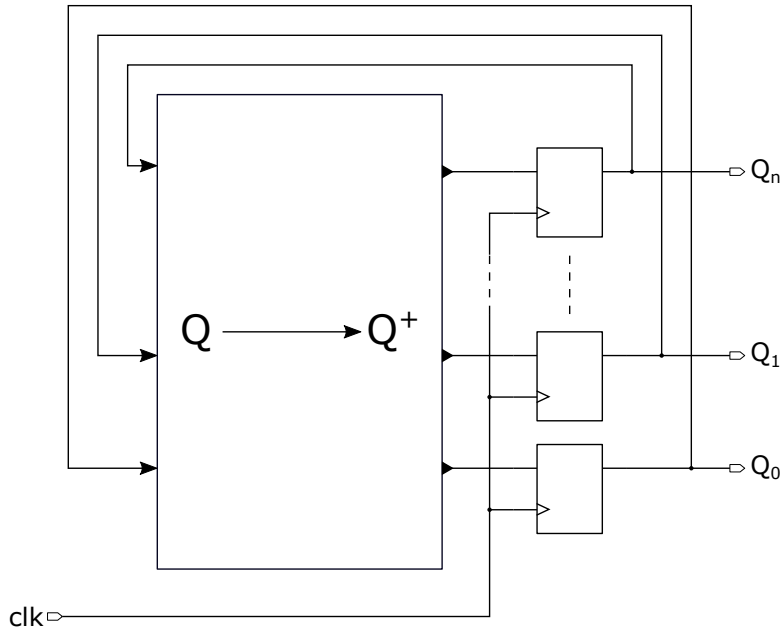
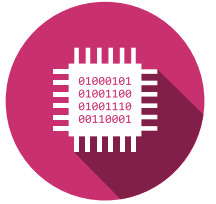
Contenu



- **Architecture des compteurs synchrones**
- Compteurs par une puissance de 2
- Compteurs par un nombre quelconque
- Circuits itératifs

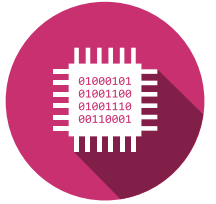
Compteur synchrones

Architecture



- Compteur synchrone:
- Un circuit logique calcule la valeur suivante
- Cette valeur est chargée au prochain coup d'horloge dans les bascules
- Le circuit logique calcule à nouveau la valeur suivante

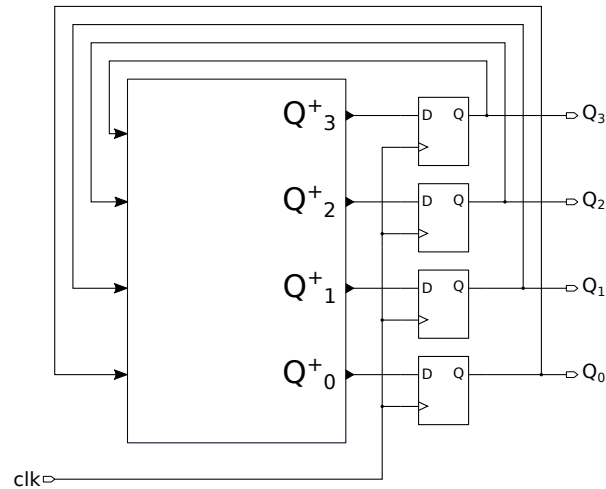
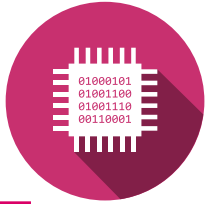
Contenu



- Architecture des compteurs synchrones
- **Compteurs par une puissance de 2**
 - Avec des bascules D
 - Avec d'autres types de bascules
- Compteurs par un nombre quelconque
- Circuits itératifs

Compteur synchrones

Compteur par 16 (2^4) avec D-FlipFlops

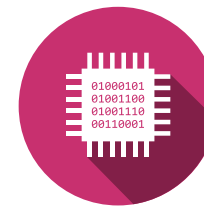


$$\begin{aligned}
 D_0 &= Q_0^+ & D_0 &= Q_0 \oplus 1 & D_0 &= \overline{Q_0} \\
 D_1 &= Q_1^+ & D_1 &= Q_1 \oplus Q_0 \\
 D_2 &= Q_2^+ & D_2 &= Q_2 \oplus Q_1 Q_0 \\
 D_3 &= Q_3^+ & D_3 &= Q_3 \oplus Q_2 Q_1 Q_0
 \end{aligned}$$

Q_3	Q_2	Q_1	Q_0	Q_3^+	Q_2^+	Q_1^+	Q_0^+
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	1	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	1	1	1	0
1	1	1	0	1	1	1	1
1	1	1	1	0	0	0	0

Exercice 1.1 (cnt/pow2-01)

Décompteur



A l'aide de bascule D et de portes logiques combinatoires, réaliser un décompteur synchrone.

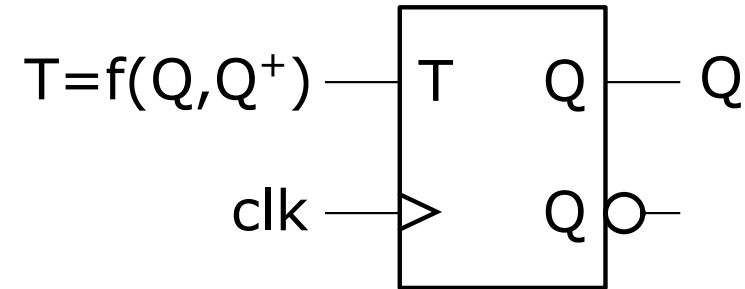
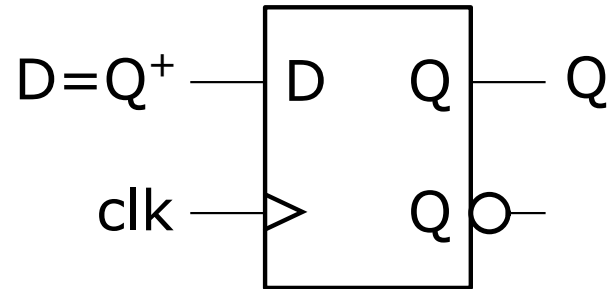
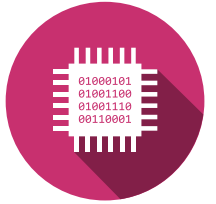
Il a la séquence:

15 – 14 – 13 – 12 - ... - 3 – 2 – 1- 0 – 15 - ...

Donner le schéma complet.

Compteur synchrones

Compteur avec d'autre types de FlipFlop

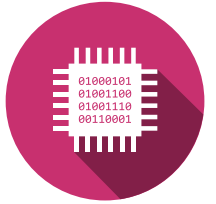


Q	Q ⁺	D	T	E	D
0	0	0	0	0 1	- 0
0	1	1	1	1	1
1	0	0	1	1	0
1	1	1	0	0 1	- 1

DiD CNT

Compteur synchrones

Compteur avec de T-FlipFlop



Q_3	Q_2	Q_1	Q_0	Q_3^+	Q_2^+	Q_1^+	Q_0^+	T_3	T_2	T_1	T_0
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	1
0	0	1	1	0	1	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	1
0	1	0	1	0	1	1	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	1
0	1	1	1	1	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	1
1	0	0	1	1	0	1	0	0	0	1	1
1	0	1	0	1	0	1	1	0	0	0	1
1	0	1	1	1	1	0	0	0	1	1	1
1	1	0	0	1	1	0	1	0	0	0	1
1	1	0	1	1	1	1	0	0	0	1	1
1	1	1	0	1	1	1	1	0	0	0	1
1	1	1	1	0	0	0	0	1	1	1	1

$$T_0 = 1$$

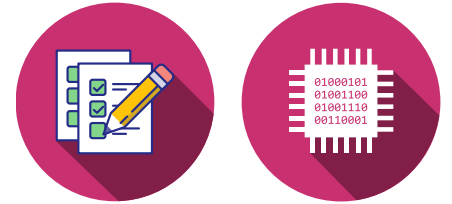
$$T_1 = Q_0$$

$$T_2 = Q_1 Q_0$$

$$T_3 = Q_2 Q_1 Q_0$$

Exercice 1.2 (cnt/pow2-02)

Décompteur

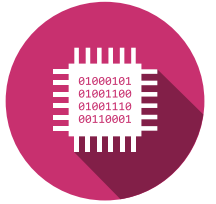


A l'aide de bascule T et de portes NAND, réaliser un décompteur synchrone.
Il a la séquence:

7 – 6 – ... – 3 – 2 – 1 – 0 – 7 – ...

Donner le schéma complet.

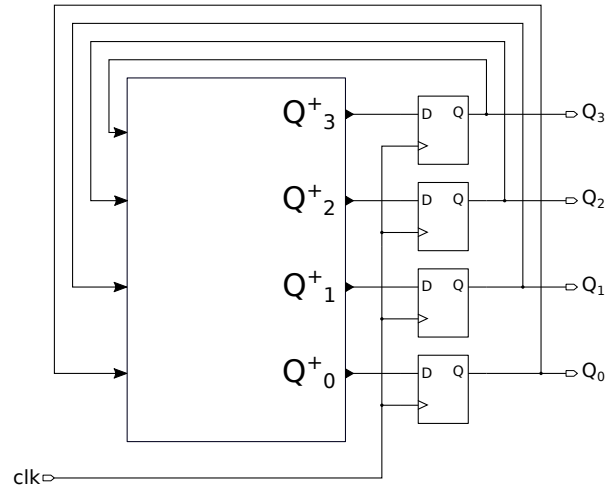
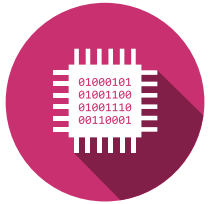
Contenu



- Architecture des compteurs synchrones
- Compteurs par une puissance de 2
- **Compteurs par un nombre quelconque**
 - Réalisation
 - Vérification
- Circuits itératifs

Compteur synchrones

Réalisation compteur modulo 10



$$D_0 = \overline{Q_0}$$

$$D_1 = Q_1 \overline{Q_0} + \overline{Q_3} \overline{Q_1} Q_0$$

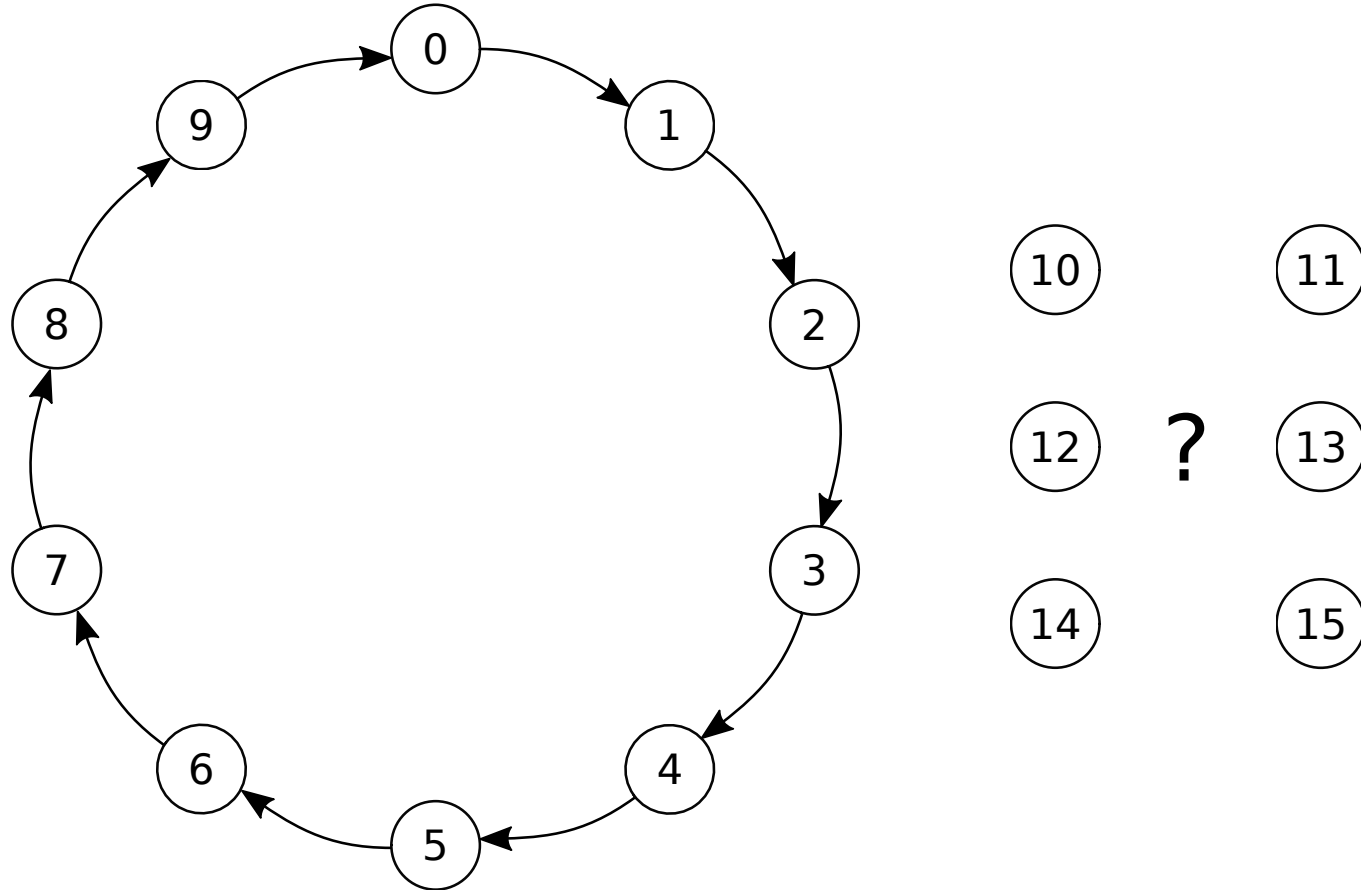
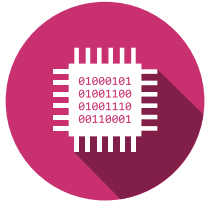
$$D_2 = Q_2 \overline{Q_1} + Q_2 \overline{Q_0} + \overline{Q_2} Q_1 Q_0$$

$$D_3 = Q_3 \overline{Q_0} + Q_2 Q_1 Q_0$$

Q_3	Q_2	Q_1	Q_0	$Q+3$	$Q+2$	$Q+1$	$Q+0$
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	0	0
1	0	1	0	-	-	-	-
1	0	1	1	-	-	-	-
1	1	0	0	-	-	-	-
1	1	0	1	-	-	-	-
1	1	1	0	-	-	-	-
1	1	1	1	-	-	-	-

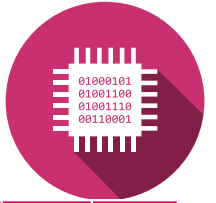
Compteur synchrones

Vérification – Graphe des états du compteur



Compteur synchrones

Vérification – Etats non définis



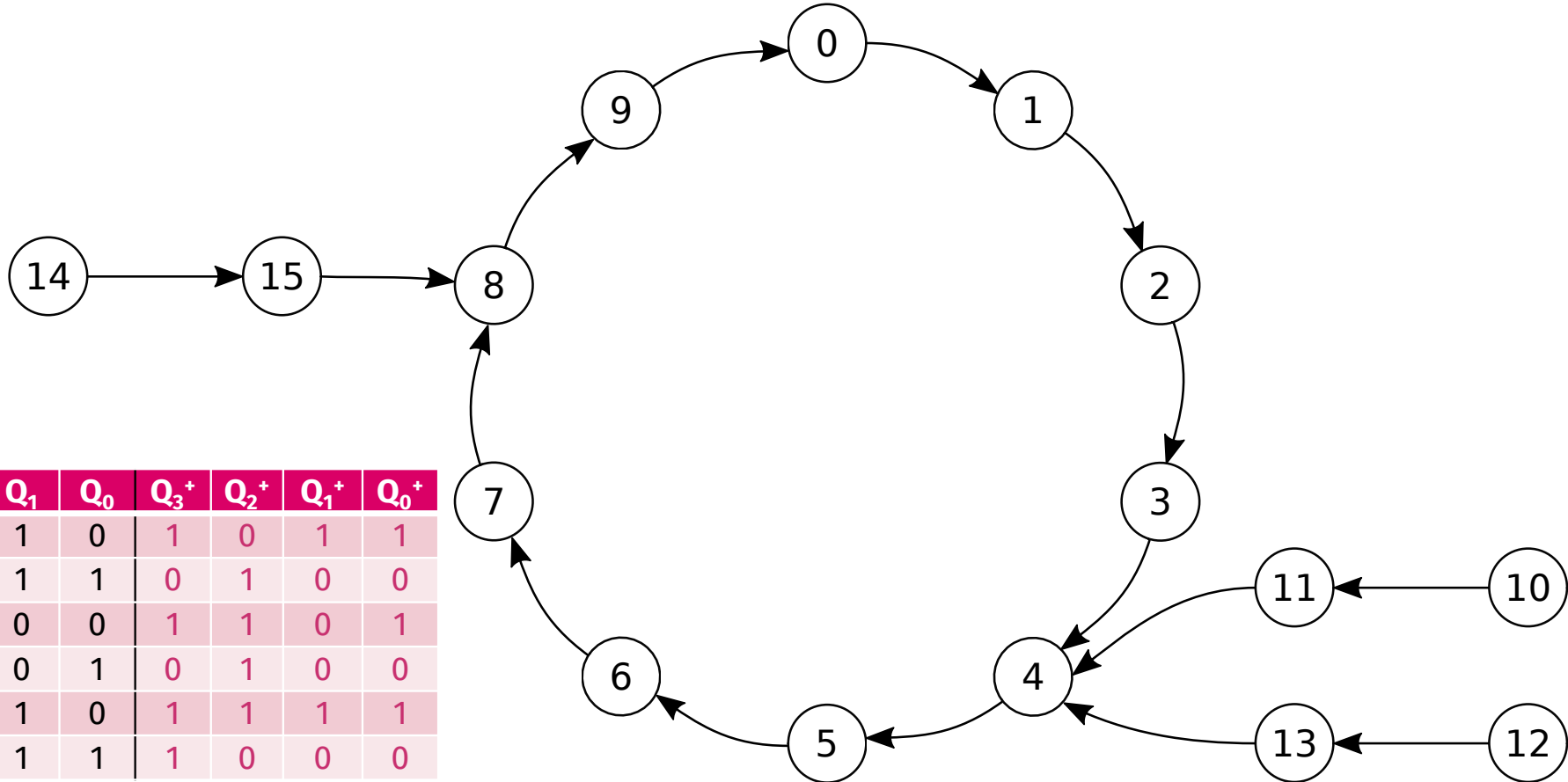
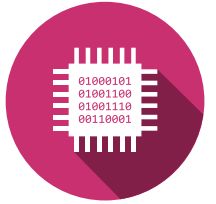
$$\begin{aligned}
 D_0 &= \overline{Q_0} \\
 D_1 &= Q_1 \overline{Q_0} + \overline{Q_3} \overline{Q_1} Q_0 \\
 D_2 &= Q_2 \overline{Q_1} + Q_2 \overline{Q_0} + \overline{Q_2} Q_1 Q_0 \\
 D_3 &= Q_3 \overline{Q_0} + Q_2 Q_1 Q_0
 \end{aligned}$$



Q_3	Q_2	Q_1	Q_0	Q_3^+	Q_2^+	Q_1^+	Q_0^+
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	0	0
1	0	1	0	1	0	1	1
1	0	1	1	0	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	0	1	0	0
1	1	1	0	1	1	1	1
1	1	1	1	1	0	0	0

Compteur synchrones

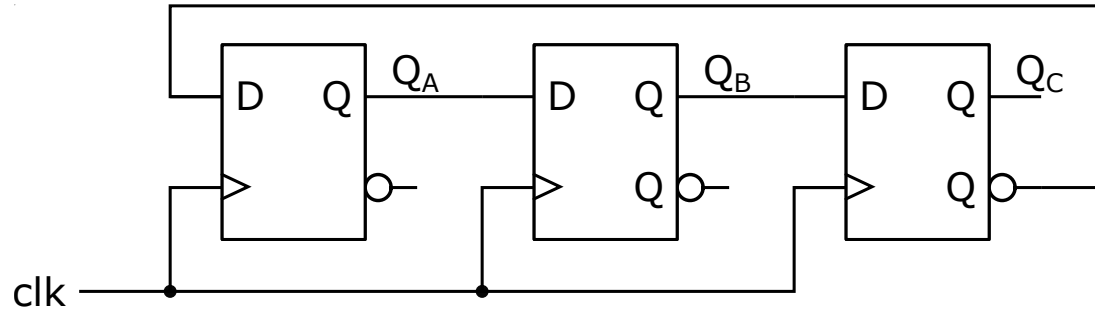
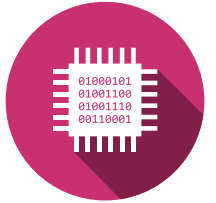
Vérification – Graphe complet



Q_3	Q_2	Q_1	Q_0	Q_3^+	Q_2^+	Q_1^+	Q_0^+
1	0	1	0	1	0	1	1
1	0	1	1	0	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	0	1	0	0
1	1	1	0	1	1	1	1
1	1	1	1	1	0	0	0

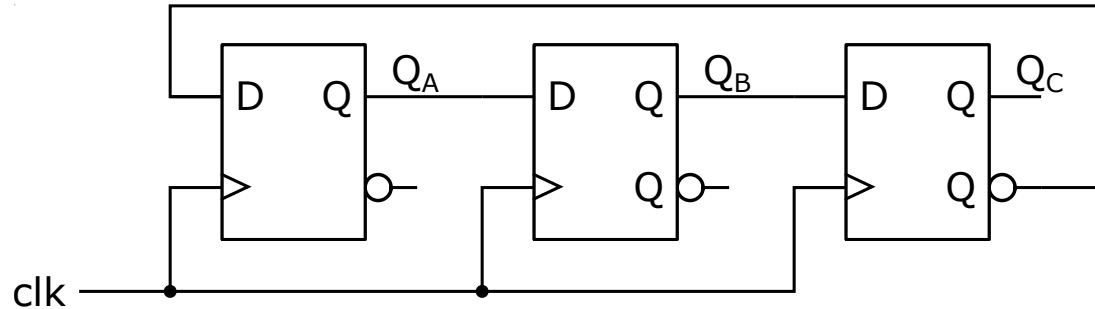
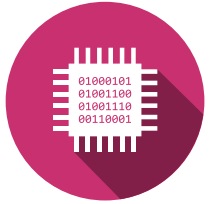
Compteur synchrones

Compteur de Johnson

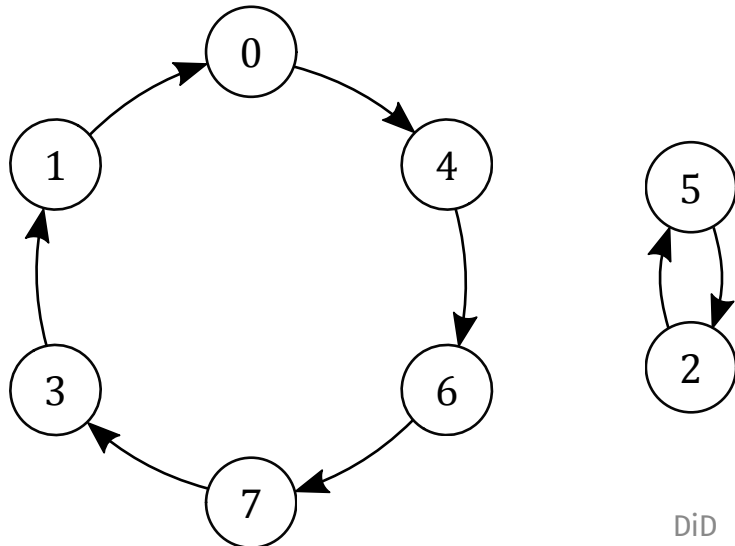


Compteur synchrones

Compteur de Johnson



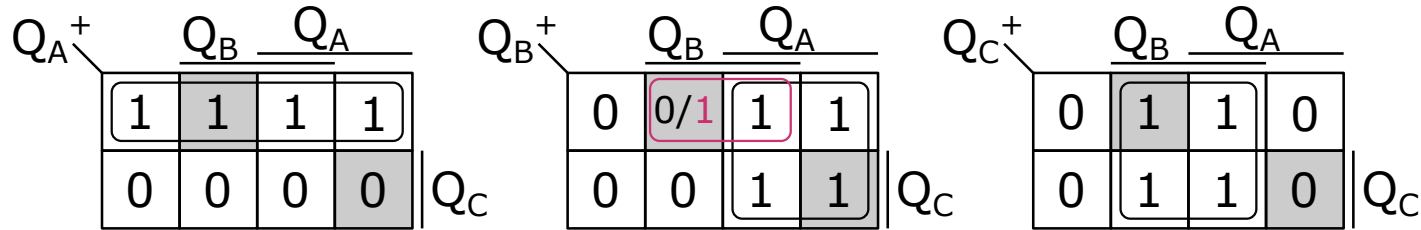
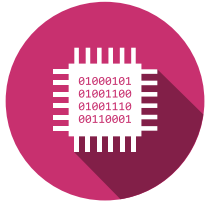
$$\begin{aligned} D_A &= Q_A^+ = \overline{Q_C} \\ D_B &= Q_B^+ = Q_A \\ D_C &= Q_C^+ = Q_B \end{aligned}$$



Q_A	Q_B	Q_C	Q_A^+	Q_B^+	Q_C^+
0	0	0	1	0	0
0	0	1	0	0	0
0	1	0	1	0	1
0	1	1	0	0	1
1	0	0	1	1	0
1	0	1	0	1	0
1	1	0	1	1	1
1	1	1	0	1	1

Compteur synchrones

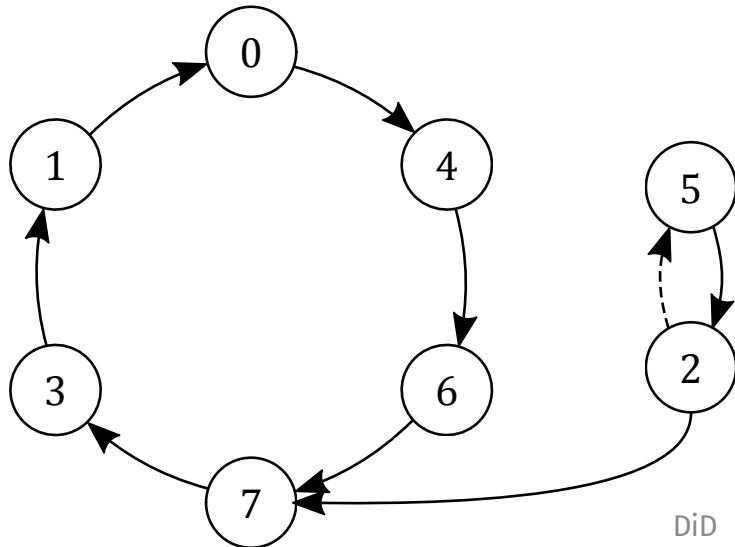
Compteur de Johnson



$$D_A = Q_A^+ = \overline{Q_C}$$

$$D_B = Q_B^+ = Q_A + Q_B \overline{Q_C}$$

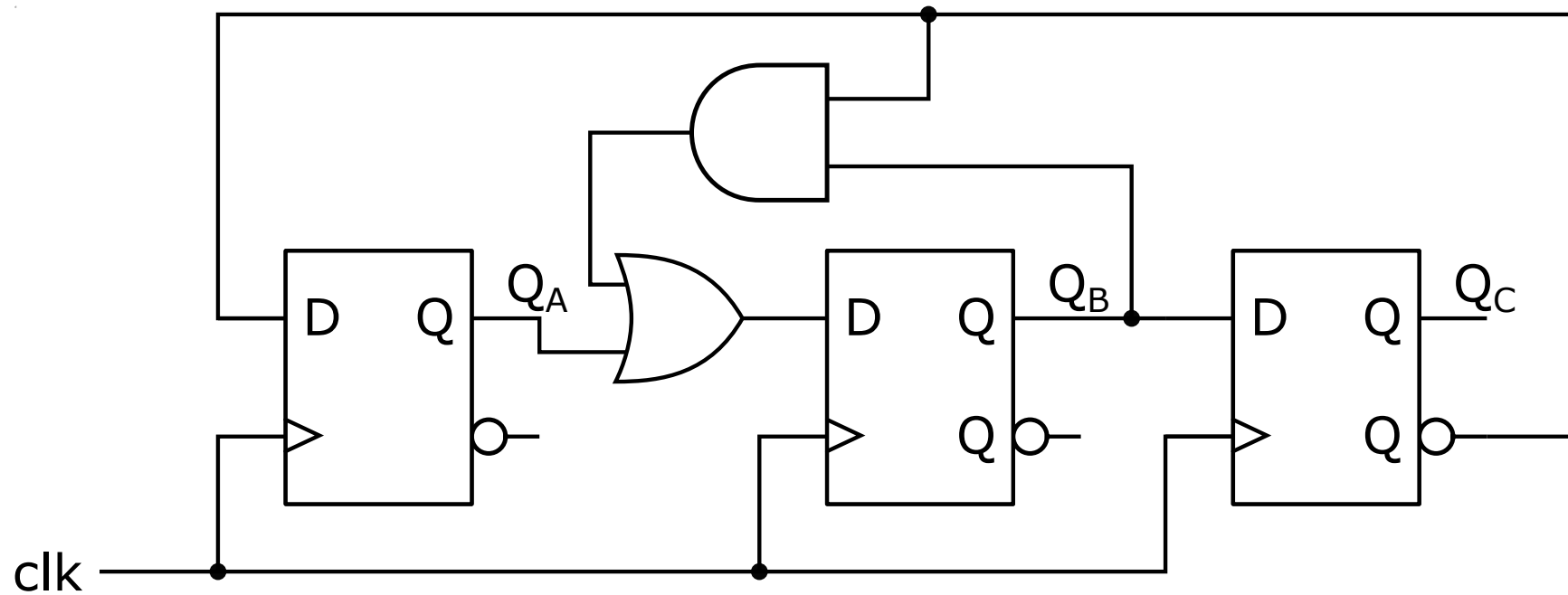
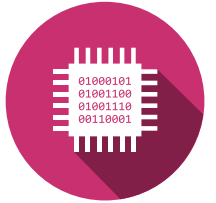
$$D_C = Q_C^+ = Q_B$$



Q_A	Q_B	Q_C	Q_A^+	Q_B^+	Q_C^+
0	0	0	1	0	0
0	0	1	0	0	0
0	1	0	1	1	1
0	1	1	0	0	1
1	0	0	1	1	0
1	0	1	0	1	0
1	1	0	1	1	1
1	1	1	0	1	1

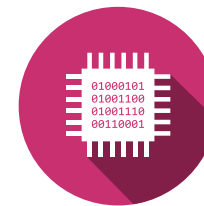
Compteur synchrones

Compteur de Johnson



Exercice 2.1 (cnt/cnt-01)

Décompteur



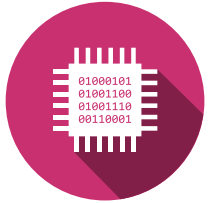
A l'aide de bascule D sans entrée asynchrone et de portes NAND, réaliser un décompteur par 10 synchrone. Il a la séquence:

9 – 8 – 7 - ... - 3 – 2 – 1- 0 – 9 - ...

Donner le schéma complet.

Donner le graphe avec tous les états, même ceux qui ne sont pas dans la boucle principale.

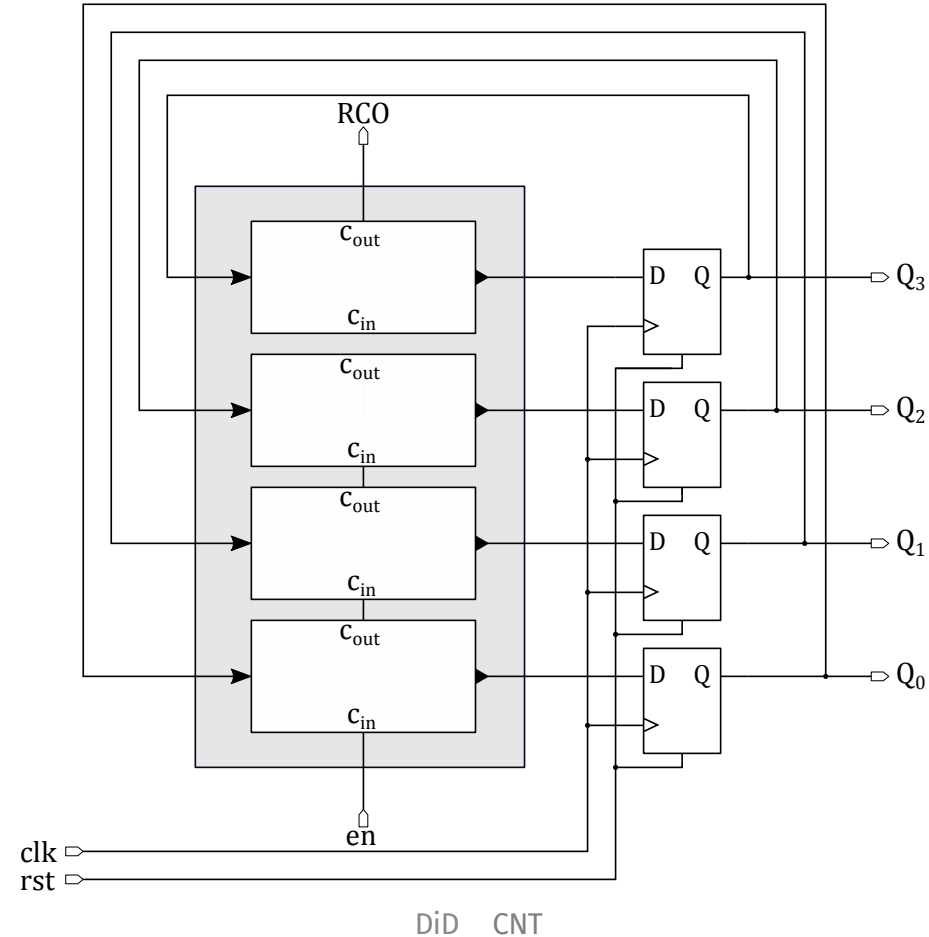
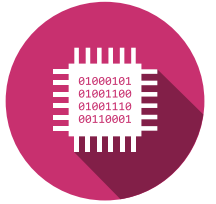
Contenu



- Architecture des compteurs synchrones
- Compteurs par une puissance de 2
- Compteurs par un nombre quelconque
- **Circuits itératifs**
 - Compteur itératif

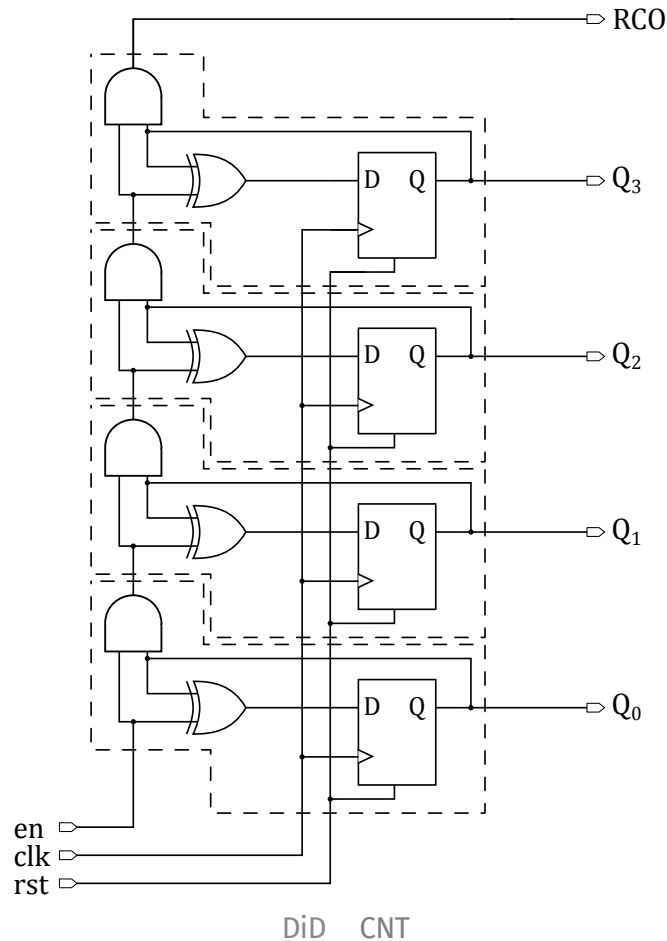
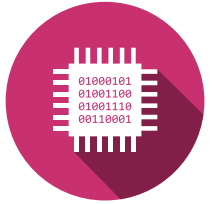
Compteur synchrones

Compteur itératif - Architecture



Compteur synchrones

Compteur itératif - Circuit



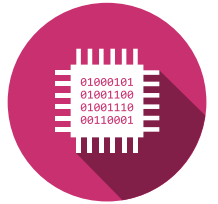
Exercice 3.3 (cnt/cnt-iterative-03)

Compteur croissant et décroissant

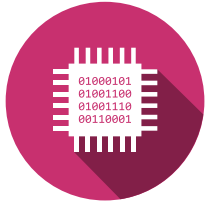
A l'aide de bascules D et de portes logiques combinatoires, réaliser un compteur/décompteur à 4 bits.

Le compteur/décompteur a une entrée de commande up/down.

- Lorsque up/down = '1', le circuit compte.
- Lorsque up/down = '0', le circuit décompte.



Références



- [Kün97] (allemand)
 - Complet
 - Exemple de dé électronique
 - Compteurs basés sur des registres à décalage
- [Wak00] (anglais)
 - Circuits itératifs, circuits intégrés standard
- [Man78] (français)
 - Bonne présentation, exercices corrigés



Hes·so  **VALAIS
WALLIS**



Haute Ecole d'Ingénierie
Hochschule für Ingenieurwissenschaften

Silvan Zahno silvan.zahno@hevs.ch
Christophe Bianchi christophe.bianchi@hevs.ch
François Corthay francois.corthay@hevs.ch

