

Représentation binaire des nombres

Laboratoire Conception Numérique

Contenu

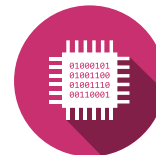
1 Objectif	1
2 Circuit	2
3 Générateur d'onde sinusoïdale	3
3.1 Table de sinus	3
3.2 Simulation	4
4 Opérations	5
4.1 Inverseur	5
4.2 Additionneur	6
4.3 Multiplieur	7
4.4 Concaténation	8
4.5 Vérification	8
5 Checkout	10
Glossaire	11

1 | Objectif

Ce laboratoire a pour but de mieux comprendre la représentation binaire des nombres. Différents opérateurs sont analysés et leur comportement est testé à l'aide de simulations.

Les représentations de nombres suivant seront explorées : Binaire (non signé et en complément à deux), Hexadécimal et Décimal.

Les opérations suivantes seront examinées : Inversion, Addition, Multiplication, Concaténation de nombres.



2 | Circuit

Le circuit (Figure 1) utilisé dans ce laboratoire contient un générateur de signal, qui est composé d'un compteur générant le signal **5bit Phase**. Ce compteur compte en continu et est utilisé pour générer une onde sinusoïdale via une table de correspondance. L'onde sinusoïdale a une résolution de **8bit** et est appelée **Sinus**.

Ce signal est ensuite transmis à 4 blocs différents qui effectuent les opérations d'inversion (**inv[7:0]**), d'addition (**sum[7:0]**), de multiplication (**prod[15:0]**), et de concaténation (**concat[15:0]**).



À l'exception du générateur de sinus, tous les blocs sont déjà implémentés et sont utilisés pour vérifier votre analyse.

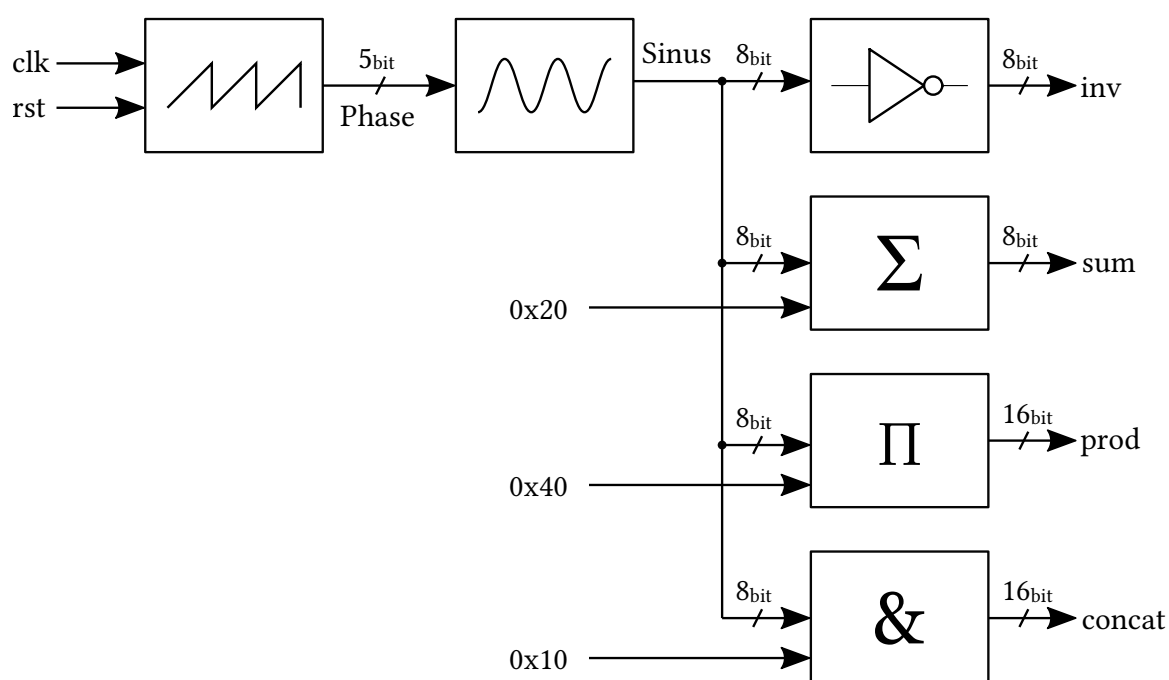


Figure 1 - Circuit du générateur de sinus et des opérateurs



3 Générateur d'onde sinusoïdale

Pour que le circuit fonctionne, un générateur d'onde sinusoïdale doit être implémenté. Celui-ci est réalisé à l'aide d'un compteur existant et d'une table de sinus.

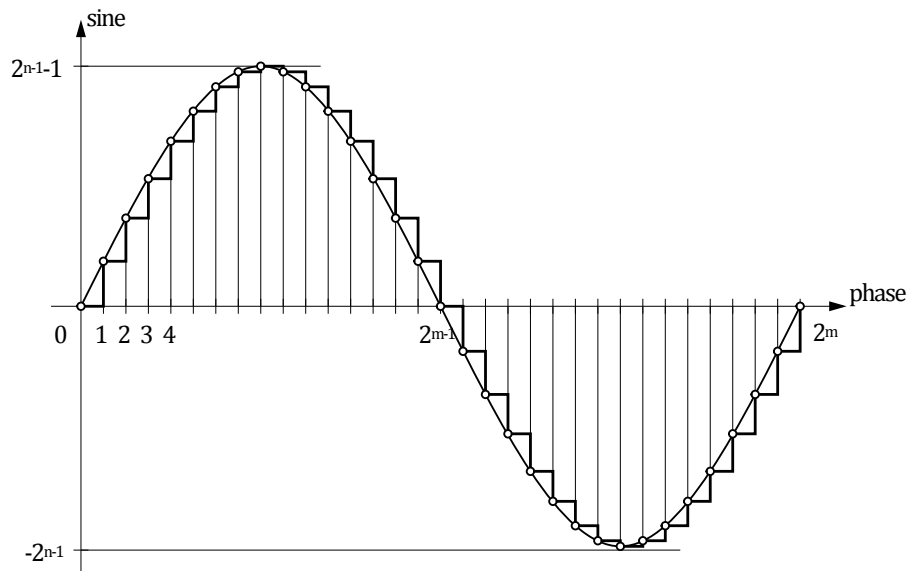


Figure 2 - Corrélation entre la phase et le sinus

3.1 Table de sinus

La table de sinus est une table de correspondance qui fournit la valeur de sinus correspondante (**sine[7:0]**) pour chaque valeur de phase (**phase[4:0]**) (Figure 2). La phase du compteur est considérée comme un nombre non signé codé sur 5 bits et variant entre 0 et 31. La valeur de sinus est un nombre signé codé sur 8 bits et variant entre -127 et $+127$, et codée en complément à 2.

Dans le bloc **sinewaveGenerator**, un code [Very Highspeed Integrated Circuit Hardware Description Language \(VHDL\)](#) est fourni. Pour chaque valeur de phase, une valeur de sinus doit être ajoutée.

```

1  ARCHITECTURE studentVersion OF sinewaveGenerator IS
2  BEGIN
3
4      table : process(phase)
5      begin
6          case to_integer(phase) is
7              when 0 => sine <= to_signed(16#00#,8);
8              when 1 => sine <= to_signed(16#00#,8);
9              ...

```

Listing 1 - Extrait du code [VHDL](#) du générateur de sinus

La ligne de code 7 peut être comprise comme suit :

Si **phase** a la valeur 0 (**when 0 =>**), la valeur de sinus (**sine <=**) est définie sur une valeur en complément à 2 de 8 bits (**to_signed(...,8)**), la valeur est représentée en hexadécimal (**16#00#**). Cela signifie que dans le cas de la ligne 7, la valeur sinusoïdale pour la phase 0 est fixée à 0.



Créez un tableau Excel et calculez la valeur du sinus pour chaque valeur de la phase ($0 \dots 31$).



Complétez le code **VHDL** de la table qui crée le sinus à partir de la phase du compteur.

3.2 Simulation

Effectuez une simulation pour vérifier le bon fonctionnement du générateur de fonctions. Votre banc d'essai s'appelle **sinewave_tb**. La simulation devrait afficher la valeur de sinus correcte pour chaque valeur de phase.



Simulez le banc de test **NUM_test/sinewave_tb** avec le fichier de simulation **\$SIMULATION_DIR/NUM1.do**.



4 | Opérations

Dans cette section, les différentes opérations, inversion, addition, multiplication et concaténation, sont analysées (Figure 1).

Dans les sections suivantes, vous devez esquisser la courbe de sortie des différentes opérations. Les figures ci-dessous peuvent être utilisées pour esquisser vos courbes (Figure 3, Figure 4, Figure 5 et Figure 7). Les courbes doivent comporter les points caractéristiques sur lesquels les opérations sont appliquées au signal.

4.1 Inverseur

L'inverseur inverse le signal **sinus[7:0]** en **inv[7:0]**. L'inversion est réalisée par l'inversion bit à bit du signal.



Esquissez dans la Figure 3 le comportement temporel du signal de sortie (**inv[7:0]**) du bloc.

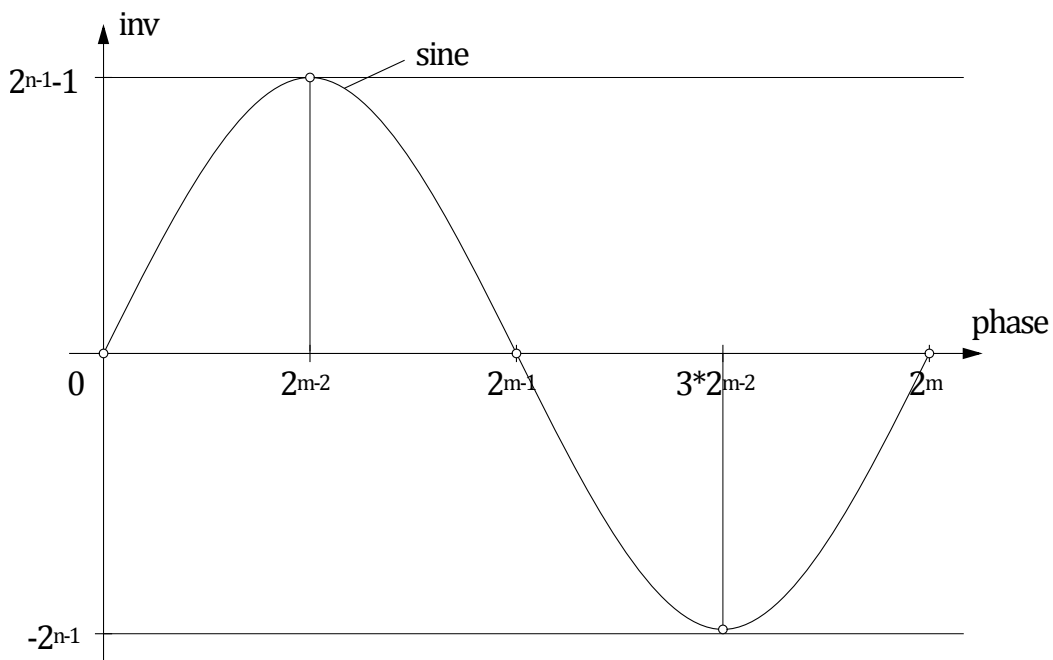
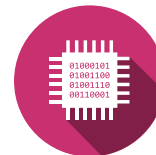


Figure 3 - Inverseur



4.2 Additionneur

L'additionneur ajoute la constante $20_h = 32_{10}$ au signal **sinus[7:0]** et renvoie le résultat dans le signal **sum[7:0]**.



Esquissez dans la Figure 4 le comportement temporel du signal de sortie (**sum[7:0]**) du bloc.

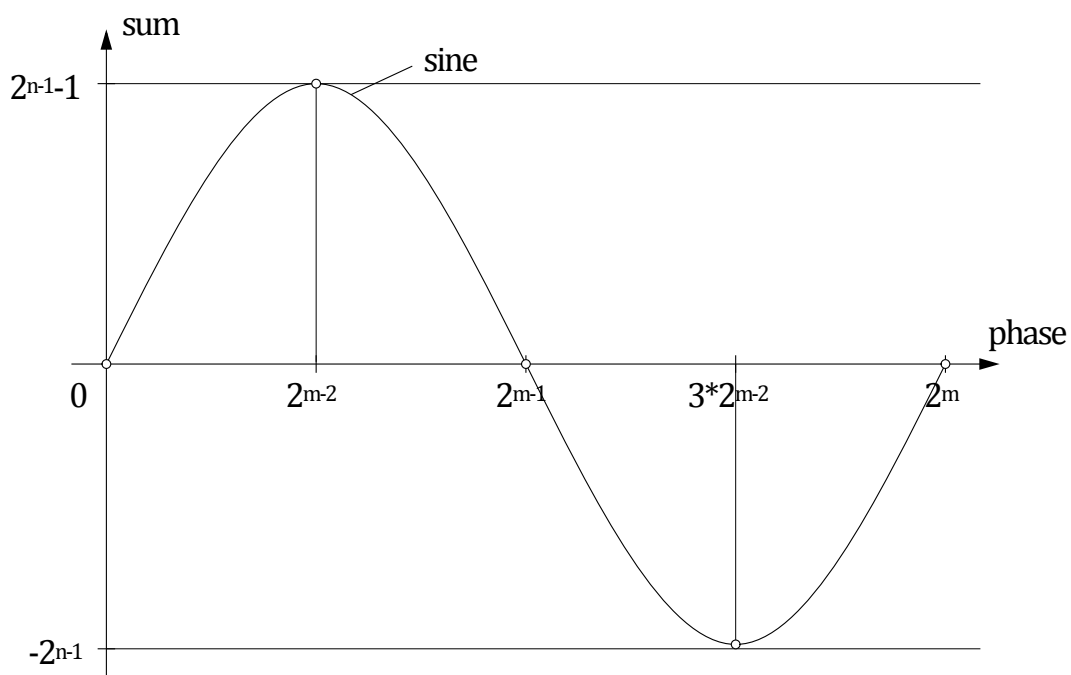


Figure 4 - Additionneur



4.3 Multiplieur

Le multiplicateur multiplie le signal **sinus[7:0]** par la constante $40_h = 64_{10}$ et renvoie le résultat dans le signal **prod[15:0]**. Notez que le résultat est un signal de 16 bits.



Esquissez dans la Figure 5 le comportement temporel du signal de sortie (**prod[15:0]**) du bloc.

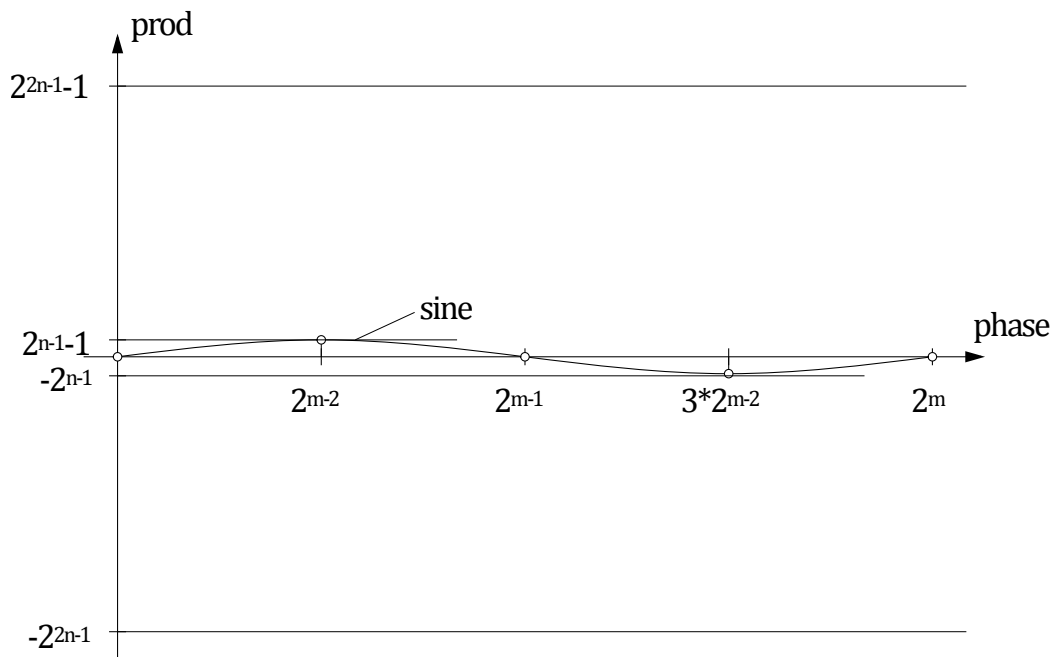


Figure 5 - Multiplicateur



4.4 Concaténation

Le concaténéateur ajoute à la fin du signal la constante de concaténation (10_h). Le résultat est renvoyé dans le signal **concat[15:0]**. Notez que le résultat est un signal de 16 bits.

Une concaténation est une opération qui unit deux signaux ensemble. Dans le cas suivant, 2 signaux sur 8-bit sont combinés en un signal de 16 bits (Figure 6).

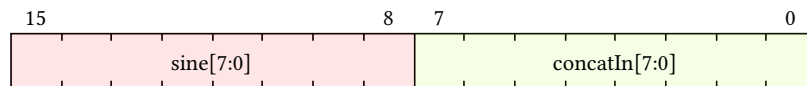


Figure 6 - Exemple d'une concaténation



Esquissez dans la Figure 7 le comportement temporel du signal de sortie (**concat[15:0]**) du bloc.

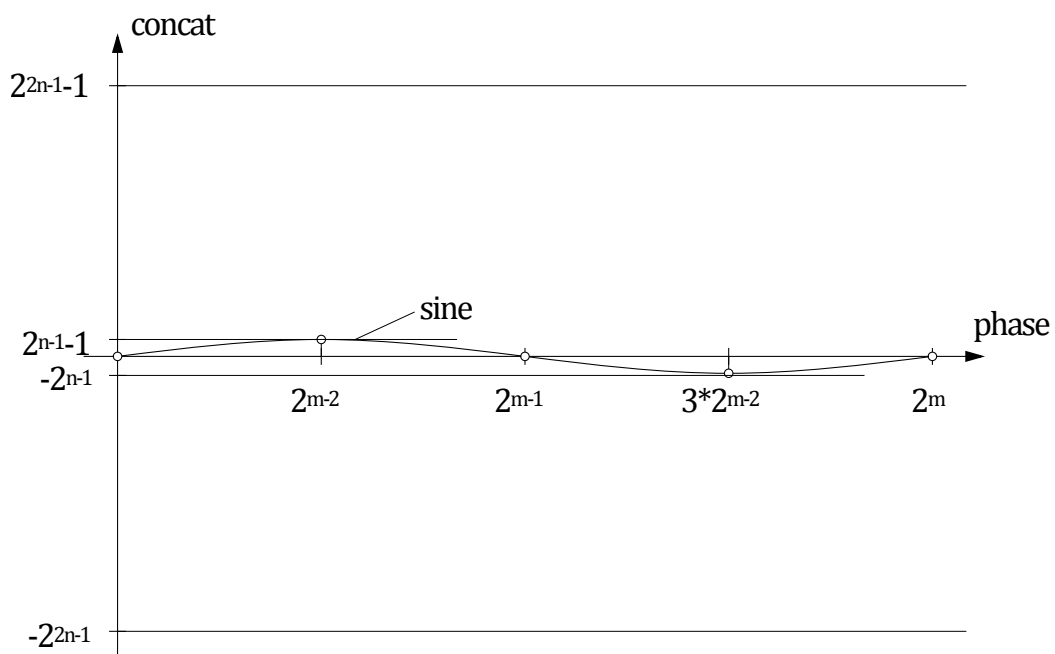


Figure 7 - Concaténation

4.5 Vérification

Effectuez une simulation pour vérifier le bon fonctionnement des opérateurs analysés.



Pour chaque opérateur, trouvez l'équation mathématique correspondante. Utilisez ces informations pour valider le bon fonctionnement des opérateurs analysés.

Simulez le band de test **NUM_test/sinewave_tb** avec le fichier de simulation **\$SIMULATION_DIR/NUM2.do**.



5 | Checkout

Avant de quitter le laboratoire, assurez-vous d'avoir accompli les tâches suivantes :

- ☐ Achèvement de la conception du circuit
 - ☐ Vérifiez que votre générateur de sinus génère une onde sinusoïdale valide
- ☐ Opérations
 - ☐ Pour chaque opération, dessinez une figure contenant les points les plus importants de la courbe
 - ☐ Représentez chaque opération avec une formule mathématique
 - ☐ Vérifiez vos dessins par rapport aux résultats de la simulation
- ☐ Documentation et fichiers de projet
 - ☐ Assurez-vous que toutes les étapes (conception, conversions, simulations) sont bien documentées dans votre rapport de laboratoire.
 - ☐ Enregistrez le projet sur une clé USB ou le lecteur réseau partagé (\\filer01.hevs.ch).
 - ☐ Partagez les fichiers avec votre partenaire de laboratoire pour assurer la continuité du travail.



Glossaire

VHDL – Very Highspeed Integrated Circuit Hardware Description Language [3](#), [4](#)