

Serieller Empfänger

Labor Digital Design

Inhalt

1 Ziel	1
2 Serieller Empfänger	2
2.1 Serielle Übermittlung	
2.2 Schaltung	
3 Erstellung eines seriellen Empfängers	
3.1 Arbeitsweise	
3.2 Erstellung	

1 | Ziel

Dieses Labor zeigt die Anwendung einer Zustandsmaschine (Finit State Machine (FSM)). Es übt die Erstellung eines RS232 seriellen Port Empfängers.



2 | Serieller Empfänger

2.1 Serielle Übermittlung

Die Abbildung 1 gibt das zeitliche Verhalten der seriellen Übermittlung eines Datenwortes.



Die seriellen Daten werden mit dem niederwertigen Bit zuerst übermittelt.

2.2 Schaltung

Die Abbildung 2 zeigt die zu erstellende Schaltung.

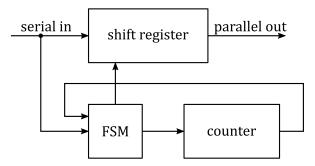


Abbildung 2: Blockschaltung des seriellen Empfängers

Das Schieberegister bekommt das serielle Wort und gibt es in paralleler Form aus. Die Steuerschaltung informiert ihn, wann er sich zeitlich in der Mitte eines zu empfangenden Bits befindet. Dazu wartet die Steuerschaltung auf den Übergang auf Null des Eingangssignals, welches dem Startbit entspricht, und gibt dann regelmässige Ablese-Pulse.

Ein Zähler teilt die Clock-Frequenz, so dass die Schaltung sich zur Geschwindigkeit der Bit-Übertragung anpassen kann. Dieser Zähler wird beim Erscheinen des Startbits neu gestartet.



3 | Erstellung eines seriellen Empfängers

3.1 Arbeitsweise

Bestimmen Sie die Anzahl an Clock-Perioden, welche der Testbank zum Senden eines einzigen Bits nötig sind.

Bestimmen Sie die Anzahl Bits des Zählers zur Übertragungsgeschwindigkeitsanpassung.

3.2 Erstellung

Setzen Sie den richtigen Wert der Anzahl Bits des Zählers im Schema des Empfängers.

Zeichnen Sie die Schaltung des Schieberegisters, mit dem Eingang, welcher bestimmt, ob geschieben werden soll oder nicht.

Zeichnen Sie die Schaltung des Zählers mit synchroner Nullsetzung.

Zeichnen Sie den Graph der Zustandsmaschine, welche das System steuert.

Simulieren Sie das System und verifizieren Sie die Funktionalität des seriellen Port Empfängers.