



Automatische Synthese

Inhaltsverzeichnis

1	Einreichen	1
2	Start	2
3	Ziele	3
3.1	Schaltkreis	3
3.1.1	Todo	4
3.2	Zusammenfassung (EBS3)	4
3.2.1	Konfiguration und Tests	5
3.3	Zusammenfassung (EBS2)	5
3.3.1	Platzierung und Routing	5
3.3.2	Konfiguration und Tests	5
	Akronyme	6

1 Einreichen

In diesem Labor wird die automatische Synthese von Schaltkreisen aus dem VHDL-Code vorgestellt. Es basiert auf dem Beispiel des Funktionsgenerators. Durch die Kombination von zwei Sinuskurven mit unterschiedlichen Frequenzen können Lissajous-Kurven gezeichnet werden.

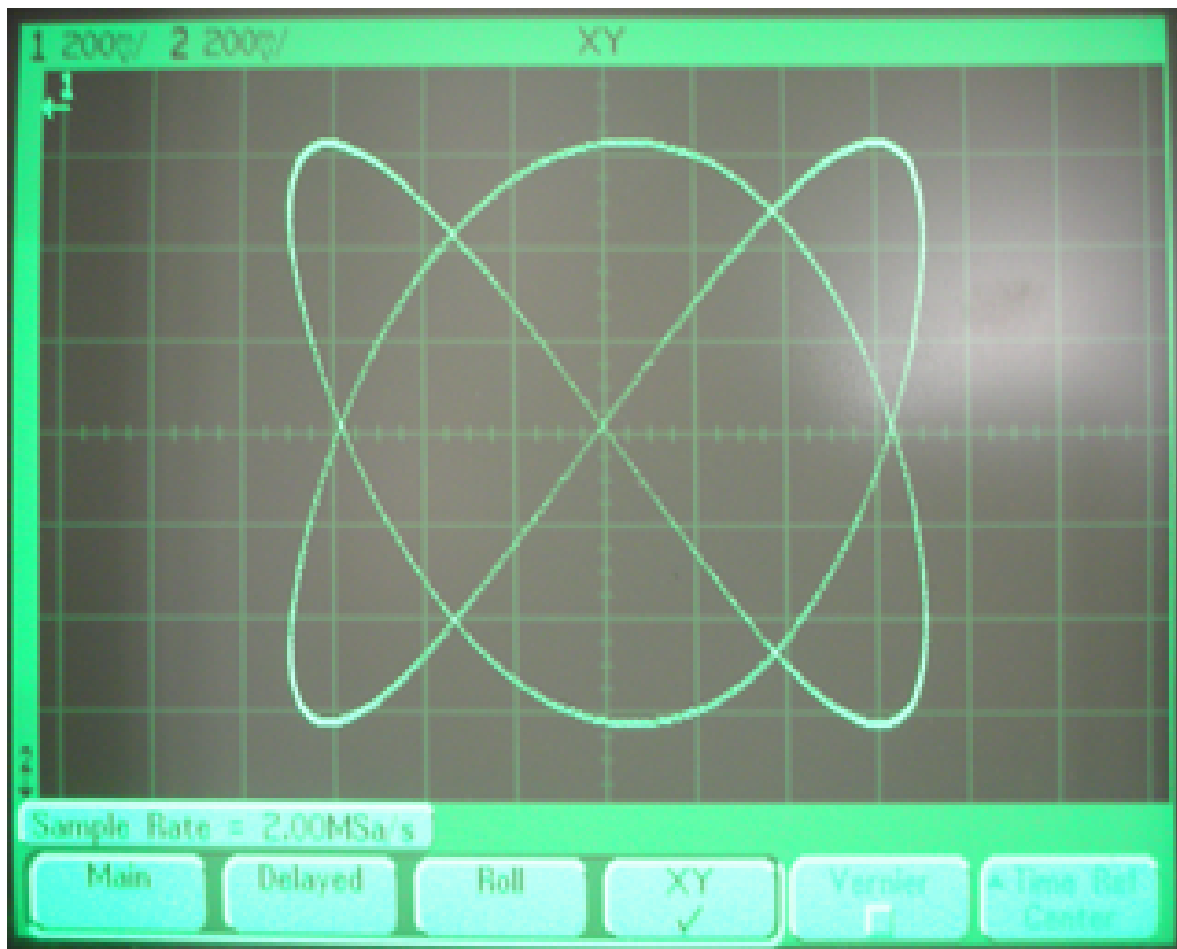


Abbildung 1: Automatische Synthese

2 Start

Die Schaltung befindet sich in der Buchhandlung **Lissajous**.

*Zur Erinnerung: Das Modellierungsprogramm muss über die Datei ***lissajous.bat*** gestartet werden.*

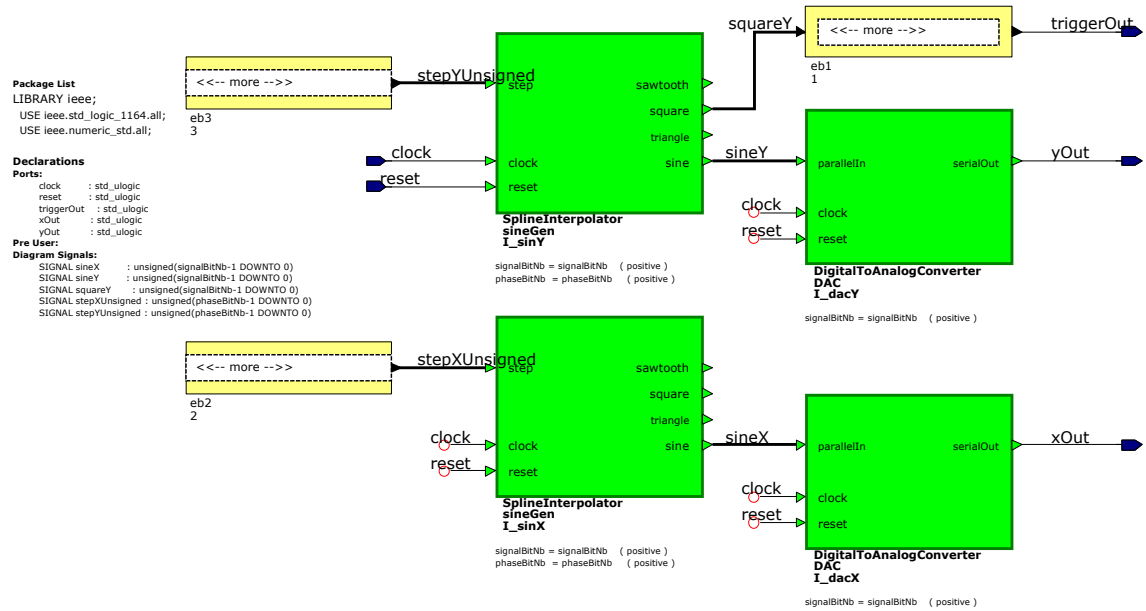


Abbildung 2: Schaltkreis

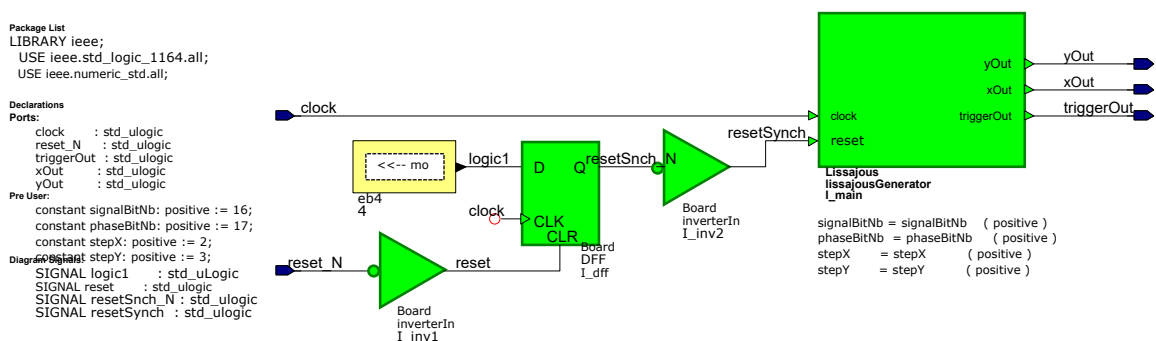


Abbildung 3: Async. reset

3 Ziele

3.1 Schaltkreis

Auf der obersten Ebene der zu synthetisierenden Schaltung muss die Ein- und Ausgabeschaltung vorgesehen werden. Auf dieser Ebene werden die Polaritätsanpassungen der Signale, die hochohmigen Puffer, die Synchronisationslogik, ... platziert. In unserem Beispiel platzieren wir zwei Sinusgeneratoren, zwei Sigma-Delta-Modulatoren und eine Synchronisationslogik für das Rücksetzsignal beim Start.

Wir werden das Rechtecksignal von einem der Generatoren nutzen, um ein Synchronisationssignal für das Oszilloskop zu liefern. Die Schaltung befindet sich in der Bibliothek **Board**, der Prüfstand



in der Bibliothek **Lissajous_test**.

3.1.1 Todo

- Öffnen Sie den Block **lissajousGenerator_circuit_EBS2** oder **lissajousGenerator_circuit_EBS3** (nach dem verwendeten Board) aus der **Board-Bibliothek**, kompilieren Sie ihn und überprüfen Sie, ob das Schema funktioniert.

Eine Simulation des Schaltkreises auf dieser Ebene stellt sicher, dass das System ordnungsgemäß funktioniert. Ihre Koeffizienten können durch das folgende Zeitdiagramm überprüft werden:

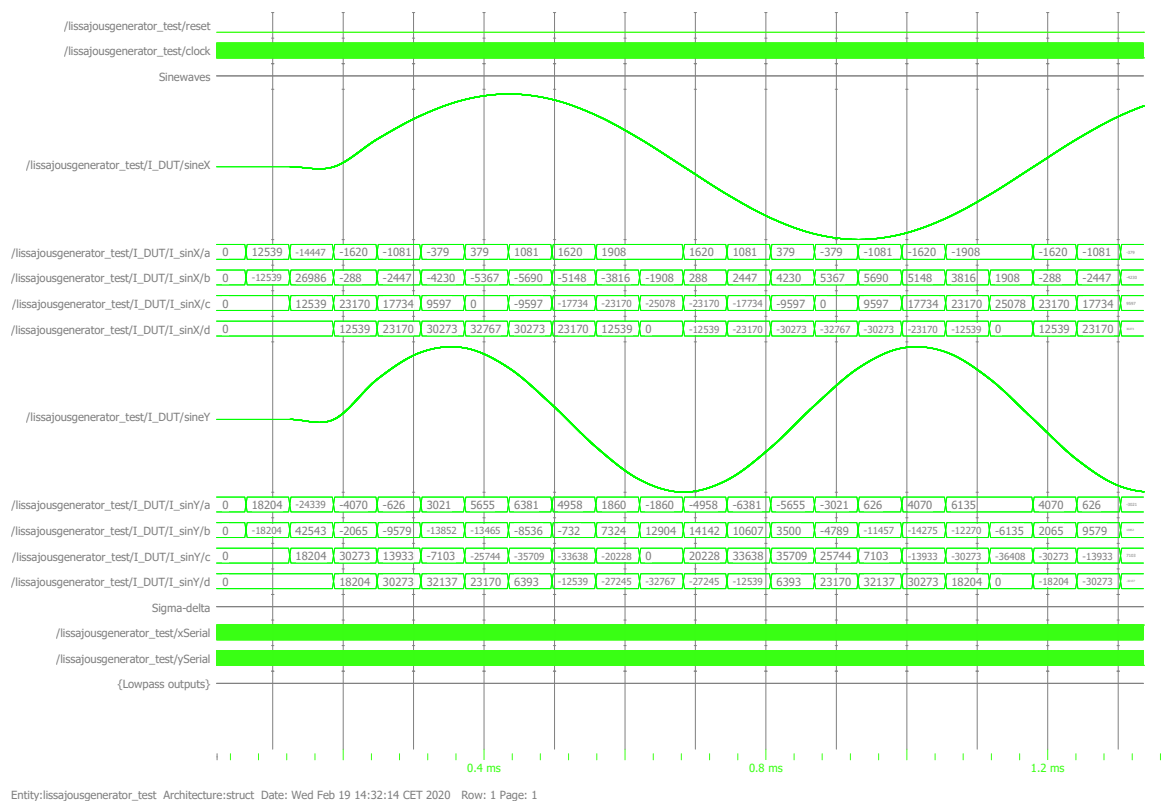


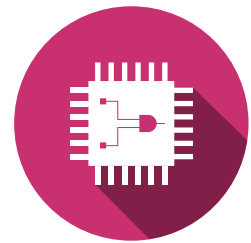
Abbildung 4: Koeffizienten

3.2 Zusammenfassung (EBS3)



Eine vollständige und bildhafte Erklärung des Synthesevorgangs finden Sie in der Datei **doc/Labs_LFE5U-25F.pdf**. Die wichtigsten Schritte sind hier zusammengefasst.

- Starten Sie den Befehl **Prepare for synthesis**.
- Starten Sie den Befehl **Diamond Project Navigator**.
- Überprüfen Sie, ob die Projektstruktur als Top-Level den Block **lissajousGenerator_circuit_EBS3** hat.



- Starten Sie den Befehl **Bitstream File**.
- Überprüfen Sie alle Warnungen ("**warning**") und stellen Sie sicher, dass es keine Probleme bei der Umsetzung der Schaltung gibt. Prüfen Sie, ob nur die Hauptclock und die PLL-Clock gefunden wurden.
- Untersuchen Sie die zusammenfassenden Ergebnisinformationen hinsichtlich der Größe des resultierenden Schaltkreises.
- Überprüfen Sie die maximale Frequenz, die für diesen Schaltkreis vorgesehen ist.

3.2.1 Konfiguration und Tests

- Versorgen Sie den Stromkreis über den USB-C-Anschluss des Daughterboards mit Strom.
- Starten Sie **Diamond Programmer**.
- Stellen Sie den Programmer auf den JTAG-Modus (temporärer Speicher), wählen Sie das Bitfile aus und programmieren Sie die **FPGA**.
- Schließen Sie die Tiefpassfilter an den Ausgang der Modulatoren an. Überprüfen Sie die Form der Signale auf dem Oszilloskop. Schalten Sie das Oszilloskop in den X-Y-Modus.

3.3 Zusammenfassung (EBS2)

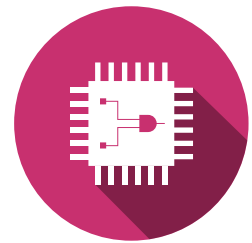
- Führen Sie den Befehl **Prepare for synthesis** aus.
- Führen Sie den Befehl **Xilinx Project Navigator** aus.
- Geben Sie die Art des verwendeten Schaltkreises an, xtextbfx3s500E, und seine Parameter xtextbfFG320-5.
- Fügen Sie die erzeugte VHDL-Datei <textbflissajous.vhd dem Projekt hinzu. Überprüfen Sie, ob die für die Synthese gewählte Schaltung **lissajousGenerator_circuit-struct** ist.
- Fügen Sie die Datei **lissajous.ucf** dem Projekt hinzu.
- Führen Sie den Befehl **Synthesize - XST** aus.
- Überprüfen Sie alle Warnhinweise ("**warning**") und stellen Sie sicher, dass es keine Probleme bei der Umsetzung der Schaltung gibt.
- Untersuchen Sie die zusammenfassenden Ergebnisinformationen hinsichtlich der Größe des resultierenden Schaltkreises.
- Überprüfen Sie die maximale Frequenz, die für diesen Schaltkreis vorgesehen ist.

3.3.1 Platzierung und Routing

- Führen Sie den Befehl **Implement Design** aus.

3.3.2 Konfiguration und Tests

- Versorgen Sie den **FPGA**-Schaltkreis mit Strom und verbinden Sie ihn mit dem JTAG-Downloadkabel.
- Lancer les commandes **Generate Programming File** et **Configure Target Device**.
- Laden Sie die Konfigurationsdatei in den **FPGA** hoch.



- Schließen Sie die Tiefpassfilter an den Ausgang der Modulatoren an. Überprüfen Sie die Form der Signale auf dem Oszilloskop. Schalten Sie das Oszilloskop in den X-Y-Modus: Dies ergibt eine Lissajous-Kurve.

Akronyme

FPGA Field **P**ro**G**rammable **A**rray. [4](#), [5](#)