

第14章 Interval Timer

14.1 概要

14.1.1 特徴

- ・ 32 ビット精度のインターバル・タイマです。
- ・ 独立したカウント・クロック入力信号 (INCLOCK) を持ち、APB のバス・クロック (PCLK) と非同期のクロックで動作させることができます。
- ・ カウント・クロック入力端子から入力したクロックを 2, 4, 8, 16, 32, 64, 128, 256 分周し、これらの分周したクロックの内の 1 つをカウント・クロックとして使用することができます。
- ・ インターバルの間隔は、選択した分周クロックをカウント・クロックとして、1~4294967296 (32 ビット・タイマ) の範囲で設定可能です。
- ・ FF はすべて非同期セット・リセット・タイプの FF を用いており、リセット入力で非同期にリセットします。
- ・ カウント・クロックで動作する FF は、リセット解除後、カウント・クロックに同期して解除されます。
- ・ 割り込みモード・レジスタの設定により、割り込み信号をパルス・モードにするかレベル・モードにするかを選択できます。

削除: 端子

削除: (RESETZ)

削除: (RESETZ)

削除: .

改ページ

・ 割り込み .

・ 表 14-1 割り込み端子 .
端子名

...

14.2 レジスタ

14.2.1 レジスタ一覧

タイマのレジスタの一覧を示します。

表 14-1 レジスタ一覧

アドレス	レジスタ名称	略号	R/W	初期値	備考
FFFF_1000H	タイマ・カウンタ・レジスタ	TMD0	R	00000000H	タイマ 0
FFFF_1004H	コンペア・レジスタ	CMD0	R/W	00000000H	
FFFF_1008H	コントロール・レジスタ	TMCD0	R/W	00000000H	
FFFF_100CH	割り込みクリア・レジスタ	INTCLR0	W	00000000H	
FFFF_1010H	タイマ・カウンタ・レジスタ	TMD1	R	00000000H	タイマ 1
FFFF_1014H	コンペア・レジスタ	CMD1	R/W	00000000H	
FFFF_1018H	コントロール・レジスタ	TMCD1	R/W	00000000H	
FFFF_101CH	割り込みクリア・レジスタ	INTCLR1	W	00000000H	
FFFF_1020H	タイマ・カウンタ・レジスタ	TMD2	R	00000000H	タイマ 2
FFFF_1024H	コンペア・レジスタ	CMD2	R/W	00000000H	
FFFF_1028H	コントロール・レジスタ	TMCD2	R/W	00000000H	
FFFF_102CH	割り込みクリア・レジスタ	INTCLR2	W	00000000H	
FFFF_1030H	タイマ・カウンタ・レジスタ	TMD3	R	00000000H	タイマ 3
FFFF_1034H	コンペア・レジスタ	CMD3	R/W	00000000H	
FFFF_1038H	コントロール・レジスタ	TMCD3	R/W	00000000H	
FFFF_103CH	割り込みクリア・レジスタ	INTCLR3	W	00000000H	

削除: 12

14.2.2 レジスタ機能の説明

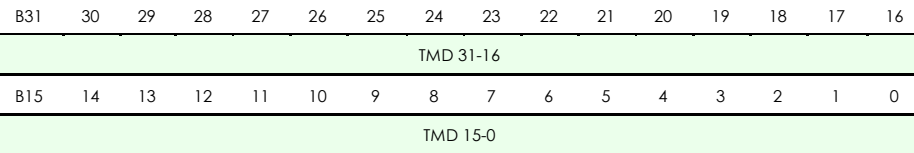
(1) タイマ・カウント・レジスタ (TMD0~3)

TMD は、32 ビットのアップ・カウンタで、スタートおよびストップは、コントロール・レジスタ (TMCD) の CE ビットによって制御します。

カウント・クロックは、INCLOCK 入力を内蔵の分周器で分周し、TMCD レジスタの CS0-CS2 ビットにより INCLOCK/2, INCLOCK/4, INCLOCK/8, INCLOCK/16, INCLOCK/32, INCLOCK/64, INCLOCK/128, INCLOCK/256 から選択できます。

TMD レジスタは読み出しのみ可能です。

注意 TMD の値は、PCLK で同期化されて読み出されます。このため実際のカウンタ値より前の値が読み出される場合があります。



Bits	ビット名	R/W	初期値	機能説明
31:0	TMD	R	00000000H	カウント値。 以下のいずれかの条件で TMD=00000000H になります。 ・リセット ・TMCD レジスタの CE ビットに"0"を設定したタイミング ・TMD と CMD の値が一致したタイミング

- 注意**
- ・ タイマ動作中は分周クロックの設定を変更しないでください。
 - ・ 分周クロックの設定を変更する場合は、一度、CE=0 に設定した後に実行してください。
 - ・ CE ビットは APB バスからライトされた後に、INCLOCK で同期化処理されているため、CE=1 の書き込みから TMD が動作するまでの間にはタイム・ラグが発生します。反映時間に関しては、[図 14-11](#)、TMD 値の PCLK 同期レジスタへの反映タイミングを参照してください。
 - ・ リード・オンリ・レジスタですので書き込みを禁止します。

削除: PRESETn 端子にローが入力されたタイミング

書式変更: 注意/注本文、左揃え、左 0 字、箇条書き + レベル: 1 + 整列: 0 mm + タブ: 6.3 mm + インデント: 6.3 mm

書式変更: フォント: (英) Century Gothic, 10 pt, フォントの色: 茶, 二重取り消し線 (なし), 罫線: (罫線なし)

削除: .
<#>図 14-11 .
図 14-11

削除: TMD 値の PCLK 同期レジスタへの反映タイミング TMD 値の PCLK 同期レジスタへの反映タイミング

書式変更: フォント: (英) Century Gothic, 10 pt, フォントの色: 茶, 二重取り消し線 (なし), 罫線: (罫線なし)

書式変更: フォント: (英) Century Gothic, 10 pt, フォントの色: 茶

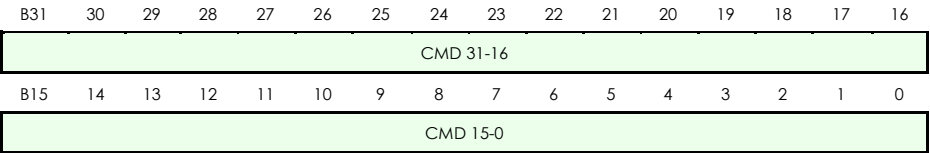
書式変更: フォント: (英) Century Gothic, 10 pt, フォントの色: 茶

書式変更: フォント: (英) Century Gothic, 10 pt, フォントの色: 茶

(2) コンペア・レジスタ (CMD0~3)

CMD は、TMD レジスタのカウント値との比較を行い、一致すると割り込み要求信号 (INTCMD) を発生します。この一致に同期して TMD をクリアします。

CMD レジスタの設定値は INCLOCK に同期化した後、カウンタの比較値として使用されます。



Bits	ビット名	R/W	初期値	機能説明
31:0	CMD	R/W	00000000H	カウント比較値。

注意

- ・レジスタにライトしたときに値が反映されるのは、INCLOCK で同期化した後です。設定した値が反映されるまでにはタイム・ラグが発生します。反映時間に関しては表 14-3 レジスタ設定値の動作反映タイミングを参照してください。
- ・レジスタをリードしたときに読める値は、INCLOCK で同期化した後の値です。同期化に時間がかかるため、設定した値が読めるまでにはタイム・ラグが発生します。表 14-4 レジスタのリード可能タイミングを参照してください。
- ・タイマ動作中に CMD の値が書き換えられた場合は、カウンタ (TMD) と前の CMD の設定値が一致したタイミングで新しい CMD 値が反映されます。
- ・CMD へのライトは 14.3.1 ライト間隔に関する規定を守ってご使用ください。守らない場合にはレジスタへのライトを無視します。

- 削除: 表 14-3 表 14-4
- 書式変更: フォント : Century Gothic, 10 pt, フォントの色 : 茶, すべて大文字 (なし)
- 書式変更: フォント : Century Gothic, 10 pt, フォントの色 : 茶, すべて大文字 (なし)
- 書式変更: フォント : (英) Century Gothic, 10 pt, フォントの色 : 茶
- 削除: 表 14-4 表 14-5
- 書式変更: フォント : (英) Century Gothic, 10 pt, フォントの色 : 茶
- 削除: 14.3.114.4.1
- 書式変更: フォント : 10 pt, フォントの色 : 茶
- 削除: ライト間隔に関する規定ライト間隔に関する規定
- 書式変更: フォント : 10 pt, フォントの色 : 茶
- 削除: 23

表 14-2 CMD 設定値とカウント数の関係 (32 ビット構成時)

CMD 設定値 (32 ビット・タイマ)	カウント値	説明
0	1_0000_0000H 回	最大設定 0→1→2...ffff_ffffH→1_0000_0000H→0→1...
1	0000_0001H 回	最小設定 0→1→0→1...
2	0000_0002H 回	0→1→2→0→1→2...
:	:	:
ffff_fffeH	ffff_fffeH 回	0→1→2...ffff_fffeH→0→1...
ffff_ffffH	ffff_ffffH 回	0→1→2...ffff_fffeH→ffff_ffffH→0→1...

INTCMD の発生周期は以下の式で算出できます。

$$\text{INTCMD発生周期(sec)} = \frac{1}{\text{INCLOCKの周波数(Hz)}} \times 2^{(N+1)} \times (\text{CMD} + 1)$$

N: TMCDレジスタのCS[2:0]設定値
CMD: CMDレジスタの設定値^{※1}

注意 CMD に 0 を設定した場合は、上記の (CMD+1) は以下の通りとなります。
32 ビット・タイマのときは、4294967296+1

(3) コントロール・レジスタ (TMCD0~3)

TMCD はタイマの動作を設定するレジスタです。

B31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RFU															
B15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RFU								TEST	CS2	CS1	CS0	RFU	INTM ODE	CE	CAE

Bits	ビット名	R/W	初期値	機能説明			
31:8	RFU	R	ALL 0B	予約領域。0 を設定してください。読み出すと 0 が読めます。			
7	TEST	R/W	0B	32 ビット・タイマの内部カウンタ動作確認時間を短縮する目的で用意したテスト機能の制御ビットです。 0：ノーマル・モード カウント動作許可時に、立ち上がりエッジでカウンタに 0000_0001H を加算します。 1：テスト・モード（コアのデバッグ用） カウント動作許可時に、立ち上がりエッジでカウンタに 0001_0001H を加算します。			
6	CS2	R/W	0B	INCLOCK の分周したクロックを選択して、タイマのカウント・クロックを決めます。			
5	CS1	R/W	0B	タイマ・カウンタのカウント周期の選択			
				CS2	CS1	CS0	Count Enable Select
				0	0	0	INCLOCK の 2 分周信号をカウント・クロックとして選択する
				0	0	1	INCLOCK の 4 分周信号をカウント・クロックとして選択する
				0	1	0	INCLOCK の 8 分周信号をカウント・クロックとして選択する
				0	1	1	INCLOCK の 16 分周信号をカウント・クロックとして選択する
				1	0	0	INCLOCK の 32 分周信号をカウント・クロックとして選択する
				1	0	1	INCLOCK の 64 分周信号をカウント・クロックとして選択する
				1	1	0	INCLOCK の 128 分周信号をカウント・クロックとして選択する
1	1	1	INCLOCK の 256 分周信号をカウント・クロックとして選択する				
4	CS0	R/W	0B	注意 タイマ動作中は CS[2:0]を変更しないでください。 変更する場合には、CE を"0"に設定してから実行してください。 動作中に CS[2:0]を書き換えた場合、その動作は保証できません。			
3	RFU	R	0B	予約領域。0 を設定してください。読み出すと 0 が読めます。			
2	INTMODE	R/W	0B	割り込み要求信号をパルス・モードにするかレベル・モードにするかを選択します。 0：割り込み要求信号をパルス・モードに選択します。 1：割り込み要求信号をレベル・モードに選択します。			
1	CE	R/W	0B	CE（Counter Enable）は分周器とタイマのカウンタの動作を制御します。 CE=0 設定時は分周器とタイマのカウンタが初期化されます。			

				0 : 分周器とカウンタを 0 に初期化し停止します。 1 : 分周器とカウンタが動作します。
0	CAE	R/W	0B	CAE (Clock Action Enable) はカウント・クロック (INCLOCK) 分周器の動作を制御します。 この機能は ICE を使用してデバッグする際に、ブレーク中にカウンタを一時停止させるために使用することを想定しています。 通常は 1 に設定してご使用ください。 0 : カウント・クロック (INCLOCK) の分周器を一時停止します。 1 : 分周器の一時停止から復帰します。

注意 TMCD へのライトは 14.3.1 ライト間隔に関する規定を守ってご使用ください。守らない場合にはレジスタへのライトを無視します。

削除: 14.3.114.4.1

書式変更: フォント : 10 pt, フォントの色 : 茶

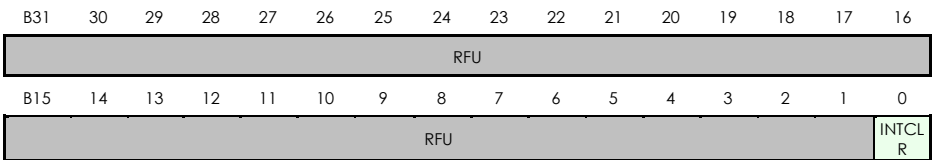
削除: ライト間隔に関する規定
ライト間隔に関する規定

書式変更: フォント : 10 pt, フォントの色 : 茶

(4) 割り込みクリア・レジスタ (INTCLR0~3)

INTCLR は割り込み要求信号 (INTIM0-3) をクリアするレジスタです。ライト専用でリードすると 0 が読めます。

削除: INTCMD



Bits	ビット名	R/W	初期値	機能説明
31:1	RFU	R	ALL 0B	予約領域。0 を設定してください。読み出すと 0 が読めます。
0	INTCLR	W	0B	割り込みをクリアします。 0 : 何もおきません。 1 : 割り込み要求信号 (INTIM0-3) をクリアします。

削除: INTCMD

注意 INTCLR レジスタへのライトは 4.1 ライト間隔に関する規定を守ってご使用ください。守らない場合にはレジスタへのライトを無視します。
INTCLR レジスタへのライトとタイマ割り込みが同時に発生した場合はクリアを優先します。

14.3 動作

14.3.1 ライト間隔に関する規定

ソフトウェアでタイマの同一レジスタにライトするときに、ライト間隔に関する注意事項があります。注意事項を守りご使用ください。注意事項を守らなかった場合には、レジスタへの書き込みを無視しますので注意してください。

ライト間隔 クロック表記： $5 \times \text{PCLK} + 5 \times \text{INCLOCK}$
時間表記： $5 \times (1/\text{PCLK 周波数 (Hz)}) + 5 \times (1/\text{INCLOCK 周波数 (Hz)})$
以上ライトの間隔を空けてください。

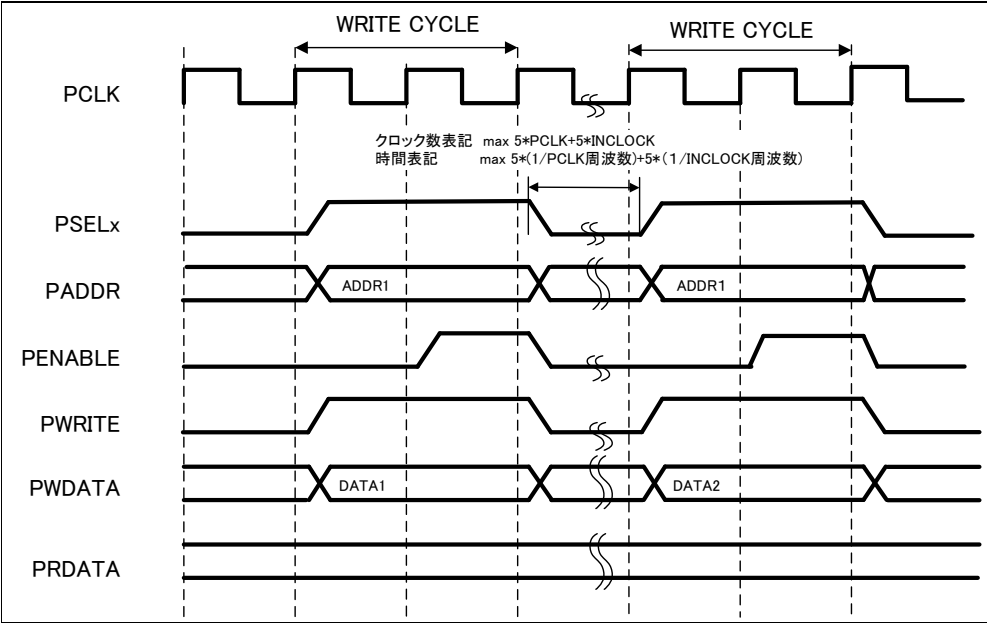


図 14-1 ライト間隔規定

14.3.2 タイマの起動手順

タイマの起動手順を示します。必ずこの手順通りにご使用してください。

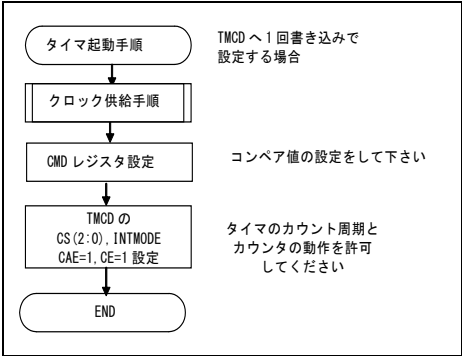


図 14-2 タイマ起動手順（TMCD へ 1 回の書き込みをする場合）

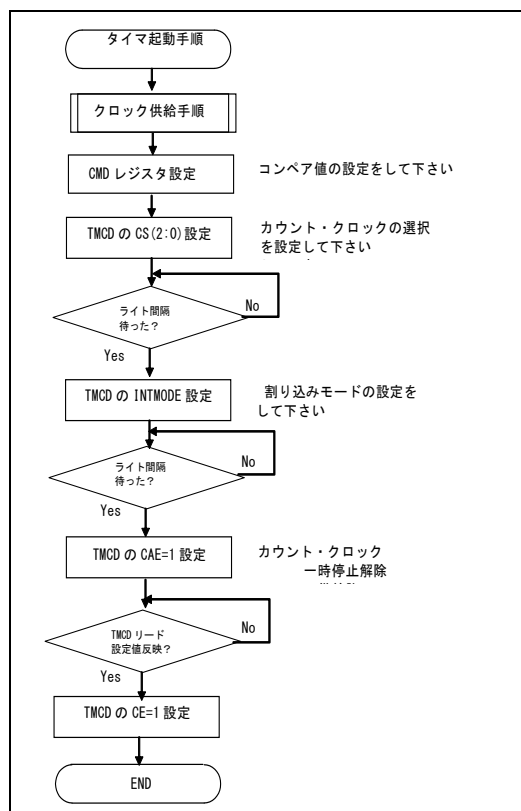


図 14-3 タイマ起動手順（TMCD へ複数回に分けて書き込みする場合）

14.3.3 タイマの停止手順

削除: <#> .

タイマの停止手順を示します。

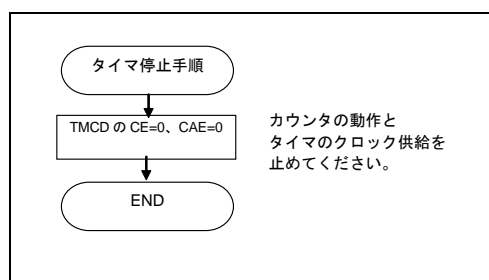


図 14-4 タイマ停止手順

備考 CE=0 を設定するとカウンタ値とクロックの分周器は初期化されます。

14.3.4 タイマの動作クロックの変更手順

タイマの動作クロックの変更手順を示します。

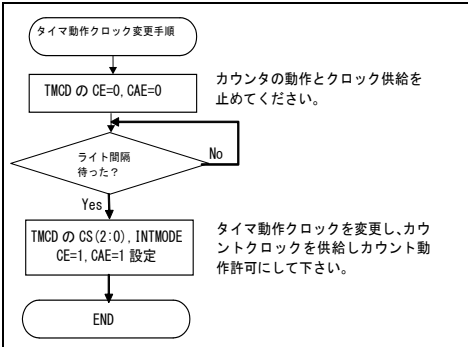


図 14-5 タイマ動作クロック変更手順（カウンタ動作とクロック供給停止）

備考 CE=0 を設定するとカウンタ値とクロックの分周器は初期化され、停止します。

14.3.5 タイマのコンペア値の変更手順

タイマのコンペア値の変更手順を示します。タイマ動作中に変更した場合は、タイマ割り込みが出たタイミングで変更値が反映されます。

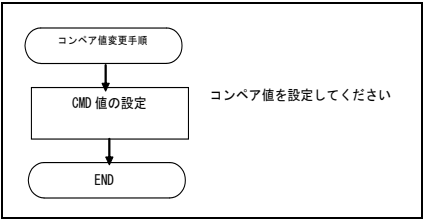


図 14-6 タイマのコンペア値の変更手順（タイマ動作中の変更）

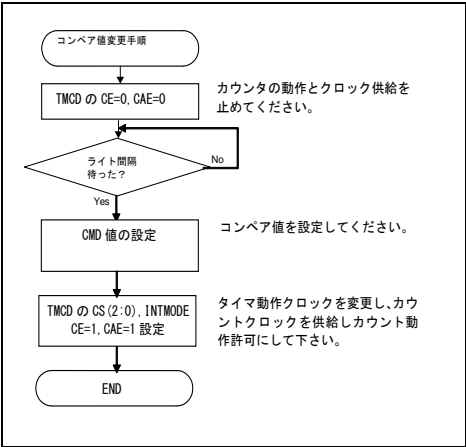


図 14-7 タイマのコンペア値の変更手順（タイマ停止してからの変更）

備考 CE=0 を設定するとカウンタ値とクロックの分周器は初期化されます。

14.3.6 タイマの動作

レジスタの書き込みを行ったときとタイマのカウント値を取り込むときに、非同期のクロックの間で信号の受渡しをするために、タイム・ラグが発生します。

(1) レジスタ設定値の動作反映タイミング

レジスタへのライトが完了してからライト値がタイマの動作に反映されるまでの最大（最遅）タイミングを示します。

表 14-3 レジスタ設定値の動作反映タイミング

レジスタ名	ソフトウェアの動作	タイマ停止中	タイマ動作中
CMD	コンペア値設定	$1 \times \text{PCLK} + 3 \times \text{INCLOCK}$	$1 \times \text{PCLK} + 3 \times \text{INCLOCK}$ 以降のコンペア一致後のカウンタ・クリア・タイミング
TCMD	カウント・スタート	同上	同上
	カウンタ一時停止	同上	同上
	カウンタ一時停止からの再開	同上	同上
	カウント・ストップ	同上	同上
INTCLR	割り込みクリア	同上	同上

削除: 34

(2) レジスタ設定値のリード可能タイミング

レジスタへのライトが完了してからライトした値がリードできるようになるまでの最大（最遅）タイミングを示します。

表 14-4 レジスタのリード可能タイミング

レジスタ名	ソフトウェアの動作	タイマ停止中	タイマ動作中
CMD	コンペア値設定	$5 \times \text{PCLK} + 5 \times \text{INCLOCK}$	$5 \times \text{PCLK} + 5 \times \text{INCLOCK}$
TCMD	カウント・スタート	同上	同上
	カウンタ一時停止	同上	同上
	カウンタ一時停止からの再開	同上	同上
	カウント・ストップ	同上	同上

削除: 45

(3) カウント・スタート・タイミング

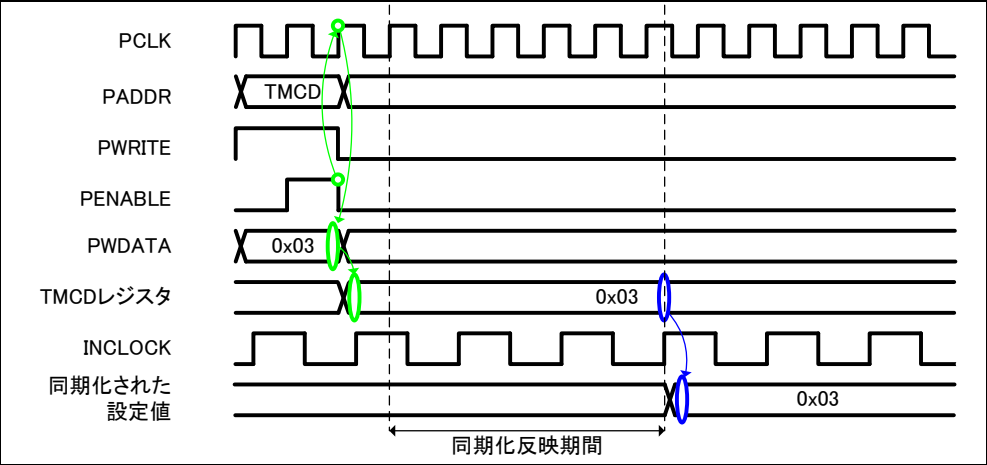


図 14-8 カウント・スタート・タイミング

(4) カウント・ストップ・タイミング

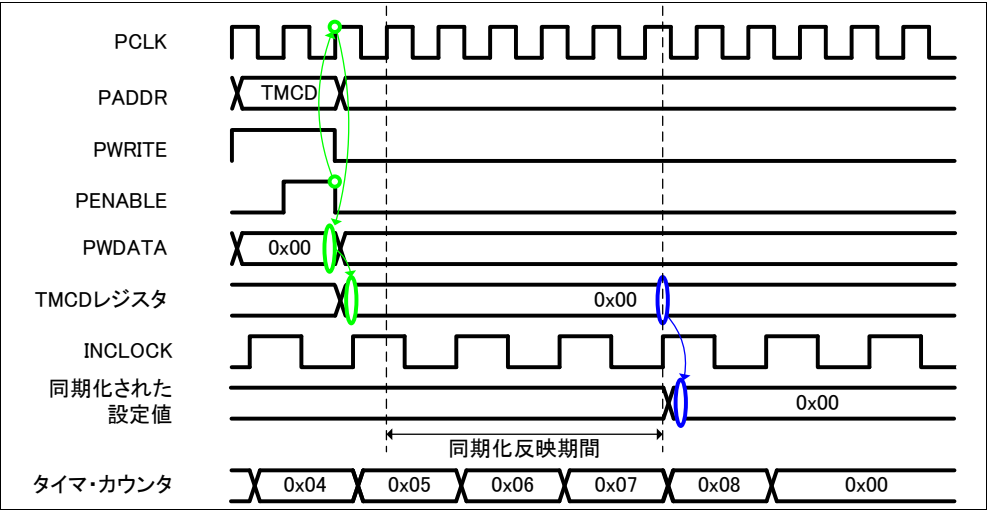


図 14-9 カウント・ストップ・タイミング

(5) クリア信号 (INTCLR) 同期化反映タイミング

クリア信号は 1 ビットのパルス信号です。

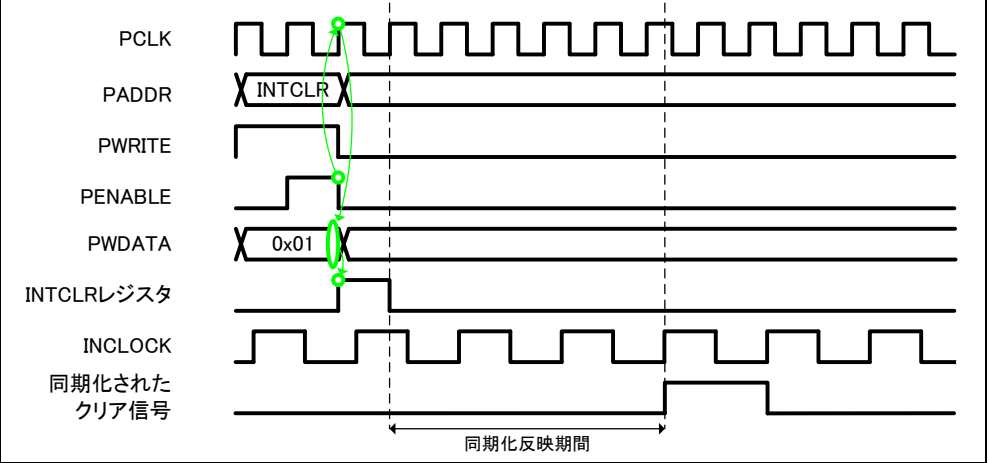


図 14-10 クリア信号 (INTCLR) の INCLOCK 同期レジスタへの反映タイミング

(6) カウント値 (TMD) の PCLK 同期レジスタへの反映タイミング

INCLOCK 同期で動作しているタイマのカウント値 (TMD) のコピーを持っており、コピーの値を PCLK で同期化し、リード用レジスタに保持しています。APB バスからのリードがあったときに、リード用レジスタ値を返します。INCLOCK 同期で動作しているカウント値を PCLK に同期させる期間は、カウント値が保持されるので、実際のカウント値 (TMD) と値が異なります。

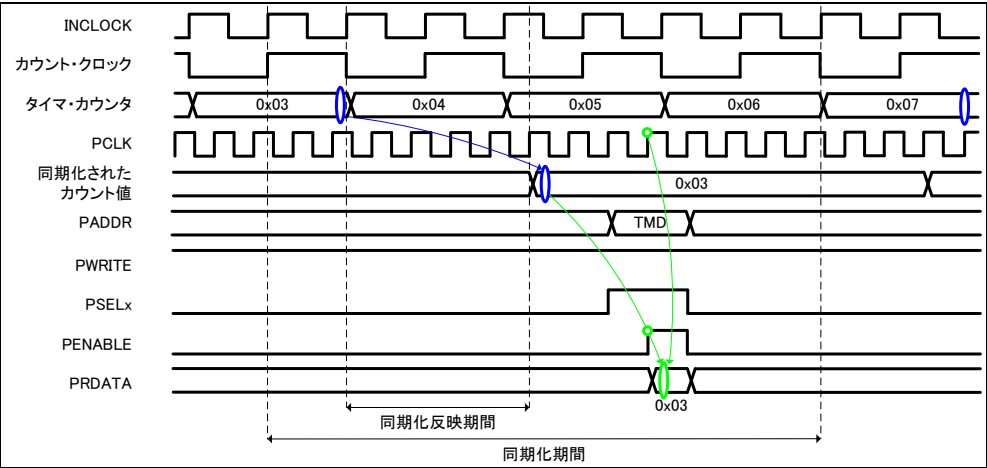


図 14-11 TMD 値の PCLK 同期レジスタへの反映タイミング

(7) 動作開始条件

TMCD:CE=1, CAE=1 を書き込むことで動作を開始します。CE, CAE の設定値とカウンタの動作内容は以下の通りです。

表 14-5 CE,CAE 設定値と内部カウンタの動作

CE	CAE	動作
1	1	INCLOCK の立ち上がりでカウント動作を実行
1	0	カウンタ一時停止 (ICE でのデバッグ用)
0	1	カウント動作停止 (カウンタの値は 0 になる)
0	0	カウント動作停止 (カウンタの値は 0 になる)

削除: 56

・INTTM0-3 出力タイミングについて

INTTM0-3 はレジスタによってパルス・モードとレベル・モードを設定できます。パルス・モードの場合 TMD と CMD スレーブの一致が取れた次の INCLOCK の立ち上がりを起点として 1INCLOCK 期間アクティブになります。レベル・モードの場合はクリアされるまでアクティブのままです。

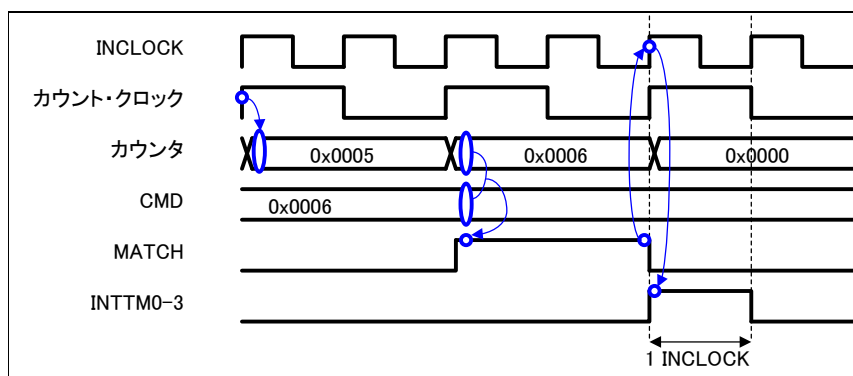


図 14-12 INTTM0-3 動作タイミング(パルス・モード)

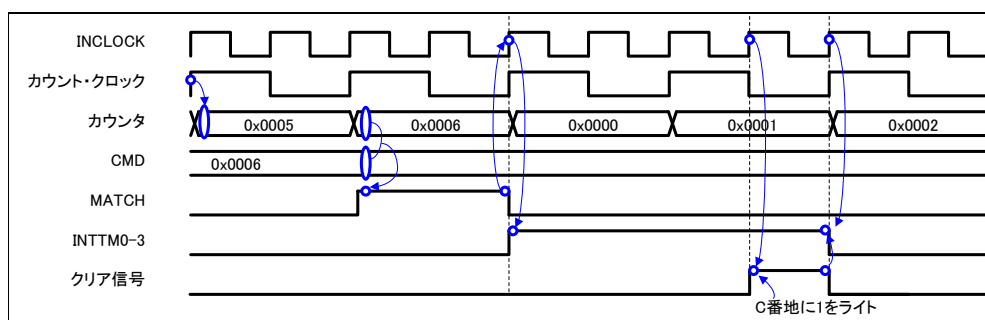


図 14-13 INTTM0-3 動作タイミング(レベル・モード)

削除: CMD

削除: CMD

削除: CMD

削除: CMD