

付録A. コンフィギュレーション概要

JL-086Aに搭載される各サブシステムのコンフィギュレーション情報を以下に記載します。

表 A-1 CPU-SS(TYPE-R4F) コンフィギュレーション
ソフトマクロコンフィギュレーション

カテゴリ	コンフィギュレーション項目	設定値	備考
プロセス	プロセス	CB-40LR	任意値記載
命令キャッシュ	命令キャッシュサイズ・コントローラ	あり	リストから選択
	エラー検出・訂正方式	なし	リストから選択
	キャッシュサイズ	16K	リストから選択
データキャッシュ	データキャッシュサイズ・コントローラ	あり	リストから選択
	エラー検出・訂正方式	なし	リストから選択
	キャッシュサイズ	16K	リストから選択
TCM	ATCM ポート	あり	リストから選択
	ATCM エラー検出・訂正方式	なし	リストから選択
	B0TCM ポート	あり	リストから選択
	B1TCM ポート	あり	リストから選択
	BTCM エラー検出・訂正方式	なし	リストから選択
	ミニキャッシュ	なし	リストから選択
	初期配置アドレス <small>備考</small>	30000	20 ビット任意値
命令実行	ビッグ・エンディアン	なし	リストから選択
FPU	FPU	あり	リストから選択
MPU	MPU	あり	リストから選択
	MPU 領域数	12	リストから選択
デバッグ機能	ブレイクポイント数	6	リストから選択
	ウォッチポイント数	2	リストから選択
	リビジョン番号	0	4 ビット任意値
AXI スレーブ	AXI スレーブ・ポート	あり	リストから選択

サブシステムコンフィギュレーション

カテゴリ	コンフィギュレーション項目	設定値	備考
割り込み	割り込み要因数	64	リストから選択
ETM	ETM	あり	リストから選択
TCM	ATCM サイズ	256K <small>注1</small>	リストから選択
	ATCM ウェイト	リードウェイト <small>注2</small>	リストから選択
	BTCM サイズ	128K <small>注3</small>	リストから選択
	BTCM ウェイト	ノーウェイト	リストから選択
	BTCM バンク制御	BTCM アドレスの MSB	リストから選択

注 1. 実際のサイズは192Kバイトです。192Kバイトを越えた領域はアクセス不可領域となります。

注 2. Read/Write ウェイト

注 3. B0TCM=64K バイト、B1TCM=32K バイト(ミラー領域=32K バイト)

備考 TCM 初期配置アドレスは CPU をリセット解除後、TCM からブートする場合に使われます。
JL-086A は内蔵 ROM または外部からブートするため値に意味はありません。
TCM の配置アドレスは CPU 初期化時に設定を行います。

表A-2 CPU-SS(TYPE-CSSYS) コンフィギュレーション

カテゴリ	コンフィギュレーション項目	設定値	備考
Cortex 系 CPU の接続	CPU0	TYPE-R4	
	CPU1	なし	
	CPU2	なし	
	Cortex-M 使用時		Cortex-M 系を使用時は、トレース機能 (ATB バスの口数) を指定してください。
CPU-SS 旧 ARM 系	旧 ARM 系 CPU の接続	なし	On Chip JTAG インタフェースの利用を指定します。
AHB-AP	AHB インタフェースの利用	あり	システムの AHB バスにアクセスする機能を利用するか指定します。
Debug ROM	パーツナンバー	000H	デバッグが、本サブシステムが搭載された SoC を識別するために用いるパーツナンバーです。 識別が不要の場合には 000H を指定してください。 本項目で設定した値は、DAP のペリフェラル ID レジスタ、および TARGETID レジスタに反映されます。
ソフトウェア トレース	ITM	なし	ITM の有無
	SWO ポート		SWO 機能を利用するには ITM が必要です
ハードウェア トレース	TPIU	なし	TPIU の有無
	ETB	あり	ETB の有無
	RAM 容量(kB)	4	ETB の RAM 容量

表A-3 BUS-SS(AXIIC1) コンフィギュレーション

マスター→		0	1	2	3	プライオリティ
スレーブ↓		CPU	PCIe	DMAC	CoreSight-SS	
0(高)	UDL (Servo)	○	○	○	○	RR (fair) 0 : CPU 1 : PCIe 2 : DMAC 3 : CoreSight-SS
1	UDL (Network)	○	○	○	○	
2	CPU TCM	×	○	○	○	
3	CPU INTC	○	×	×	○	
4	AXI BUS-IC2 (Register Slice)	○	○	○	○	
5	AHB BUS-IC (AXI2AHB)	○	○	○	○	
6	PCIe	○	○	○	○	
7(低)	AXI DMAC Reg.	○	○	×	○	

CPU INTCは、CPU INTCに個別に設けたAXI2AHB経由で接続

UDLは、マスタ機能なし、2つのスレーブ領域に分けUDLアクセス競合を削減、AXI2APBで容易なAPB I/Fで接続

表A-4 BUS-SS(AXIIC2) コンフィギュレーション

マスター→		0	1	2	プライオリティ
スレーブ↓		AXI BUS-IC1 (Register Slice)	GbEther	AHB BUS-IC (AHB2AXI)	
0(高)	AXI RAM0 (Lower 256KB)	○	○	○	RR (fair) 0 : AXI BUS-IC1 1 : GbEther 2 : AHB BUS-IC
1	AXI RAM1 (Upper 256KB)	○	○	○	
2	DDR3 MEMC	○	○	○	
3(低)	AXI2AHB (GbEther Reg, DDR3 Reg., CoreSight Reg, SCU Reg.)	○	×	○	

表A-5 BUS-SS(AHBIC) コンフィギュレーション

マスター→		0	1	2	プライオリティ
スレーブ↓		AXI BUS-IC1 (AXI2AHB)	USB Host	USB Function	
0(高)	AHB RAM	○	○	○	RR (fair) 0 : AXI BUS-IC1 1 : USB Host 2 : USB Function
1	AXI BUS-IC2 (AHB2AXI)	×	○	○	
2	MEM-SS TYPE-SRAM	○	×	×	FIX 0 (AXI BUS-IC1)
3	MEM-SS TYPE-SROM AHB ROM	○	○	○	RR (fair) 0 : AXI BUS-IC1 1 : USB Host 2 : USB Function
4	USB Host	○	×	×	FIX 0 (AXI BUS-IC1)
5	USB Function	○	×	×	FIX 0 (AXI BUS-IC1)
6(低)	APB-SS	○	×	×	FIX 0 (AXI BUS-IC1)

表A-6 DMA-SS(Type-AXI) コンフィギュレーション

項目	選択肢	選択値
DMAC マクロ数	1/2/3/4	1
チャネル数	1/4/8	4
バッファ段数	4段/8段/16段	16段

表A-7 RAM-SS (TYPE-eSRAM-AXI) コンフィギュレーション

項目	選択肢	選択値
データ・バス幅	64 ビット／128 ビット	16 ビット
メモリ容量	2×(データ・バス幅／8)バイト～128K バイト	256K バイト※
搭載メモリ	eSRAM／FF アレイ／eROM	eSRAM

※メモリ容量は 512K バイトのため、本サブシステムを 2 個使用します。

表A-8 RAM-SS (TYPE-eSRAM-AHB) コンフィギュレーション

項目	選択肢	選択値
データ・バス幅	32 ビット／64 ビット	32 ビット
メモリ容量	2×(データ・バス幅／8)バイト～128K バイト	4K バイト
搭載メモリ	eSRAM／FF アレイ／eROM	eSRAM

表A-9 RAM-SS (TYPE-eROM-AHB) コンフィギュレーション

項目	選択肢	選択値
データ・バス幅	32 ビット／64 ビット	32 ビット
メモリ容量	2×(データ・バス幅／8)バイト～128K バイト	2K バイト
搭載メモリ	eSRAM／FF アレイ／eROM	eROM

表A-10 PCIe-SS (TYPE-eSRAM-AXI) コンフィギュレーション

項目	選択値
Lane 数	1
Device Type	Endpoint/Root Complex をソフト切り替え リセット解除後の起動時は端子にて設定
コンフィギュレーション・レジスタ初期値	—
Vendor ID	1313H
Device ID	086AH
Revision ID	00H
Class Code(Base Class, Sub-Class, Programming I/F)	Base="0Bh" Sub-Class="80h" Programming IF="00h"
Subsystem Vendor ID	1313H
Subsystem ID	0250H

表A-11 MEM-SS (TYPE-SRAM) コンフィギュレーション

MEM-SS Type-SRAM コンフィグレーション表						
設定項目			入力欄		備考	
SS 名称			NPPFAHBMEMSRAMSP1V10			
コンフィグレーション番号			0001			
MEMC のチャンネル数			SRAM_4CH			
SRAM CH0 の有効領域数 (選択入力)			AREA0 AREA1		2 領域	
アドレス設定 (HEX 値入力)			開始アドレス	終了アドレス		
制御レジスタ			EFF30000	EFF303FF		
SRAM	CH0	領域 0	0	07FFFFFF	CSZ0(起動 ROM)	
		領域 1	E0000000	E7FFFFFF	CSZ0(ミラー)	
	CH1		08000000	0FFFFFFF	CSZ1	
	CH2		—	—	NOT USE	
	CH3		—	—	NOT USE	
DRAM	CH0		—	—	NOT USE	
	CH1		—	—	NOT USE	
	CH2		—	—	NOT USE	
	CH3		—	—	NOT USE	
I/O バッファ出力許可レベル			ActiveHigh			
バスサイズ初期値設定			Terminal control			
アドレス・セットアップ・ウエイト初期値設定			15state			
データ・ウエイト初期値設定			15state			
アイドル・ウエイト初期値設定			15state			
ライト・リカバリ・ウエイト初期値設定			15state			

表A-12 MEM-SS(TYPE-SROM) コンフィギュレーション

項目	設定値
ROM 領域 2 終了アドレス	—
ROM 領域 2 開始アドレス	—
ROM 領域 1 終了アドレス	FFFF_FFFFH
ROM 領域 1 開始アドレス	F000_0000H

表A-13 USB-SS(TYPE-H2F2) コンフィギュレーション

EndPoint 番号	ハードウェアで実装する機能			レジスタ設定で変更可能機能		最大 RAM 容量[Byte]	最大 RAM 容量[Word]	備考
	転送 種類	バッファ 種類	DMA 使用	転送 方向	MaxPacket Size[Byte]			
EP0 (固定)	Control	Single x 2	使用しな い	IN/OUT	64	128	32	
EP1	Bulk	Double	使用する	IN/OUT	512	1024	256	転送方向は OUT 使用
EP2	Bulk	Double	使用する	IN/OUT	512	1024	256	転送方向は IN 使用
EP3	Interrupt	Single	使用しな い	IN	8	8	2	
EP4	-	-	-	-	-	-	-	
EP5	-	-	-	-	-	-	-	
EP6	-	-	-	-	-	-	-	
EP7	-	-	-	-	-	-	-	
EP8	-	-	-	-	-	-	-	
EP9	-	-	-	-	-	-	-	
EP10	-	-	-	-	-	-	-	
EP11	-	-	-	-	-	-	-	
EP12	-	-	-	-	-	-	-	
EP13	-	-	-	-	-	-	-	
EP14	-	-	-	-	-	-	-	
EP15	-	-	-	-	-	-	-	
RAM total							546	

表A-14 APB-SS コンフィギュレーション

カテゴリ	設定項目	設定内容		備考
APBSS	サブシステム名	NPPFAHBAPBPERIV20		変更しないで下さい。
	コンフィギュレーション番号	0000	1.00	4桁のシリアル番号になります。当グループで設定しますので変更しないで下さい。右側は同一コンフィギュレーション番号のローカル番号で"1.00"から変更しないでください。
	使用プロセス	CB-40LR		APB-SS をご使用になる 1 チップの OpenCAD プロセスを設定してください。 選択リスト以外のプロセスを使用する場合はご相談ください。
コンペア・タイマ	コンペア・タイマ	4	チャンネル	搭載するコンペア・タイマのチャンネル数を設定してください。
	コンペア・タイマ 0 分周器	1	分周	コンペア・タイマ 0 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 1 分周器	1	分周	コンペア・タイマ 1 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 2 分周器	1	分周	コンペア・タイマ 2 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 3 分周器	1	分周	コンペア・タイマ 3 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 4 分周器		分周	コンペア・タイマ 4 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 5 分周器		分周	コンペア・タイマ 5 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 6 分周器		分周	コンペア・タイマ 6 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 7 分周器		分周	コンペア・タイマ 7 に入力するクロックの分周比を設定してください。
	コンペア・タイマ 8 分周器		分周	コンペア・タイマ 8 に入力するクロックの分周比を設定してください。
PWM	PWM	0	チャンネル	搭載する PWM のチャンネル数を設定してください。
WDT	WDT	0	チャンネル	搭載する WDT のチャンネル数を設定してください。
UART	UART	1	チャンネル	搭載する UART のチャンネル数を設定してください。
	UART0 分周器	4	分周	UART0 に入力するクロックの分周比を設定してください。
	UART1 分周器		分周	UART1 に入力するクロックの分周比を設定してください。
	UART2 分周器		分周	UART2 に入力するクロックの分周比を設定してください。
	UART3 分周器		分周	UART3 に入力するクロックの分周比を設定してください。
	合成ライブラリ PATH	40LR LVT 使用		UART 使用時に、製品側で使用する合成ライブラリ(*.db)の PATH を記載してください。
CSI	CSI	1	チャンネル	搭載する CSI のチャンネル数を設定してください。
	CSI0 分周器	1	分周	CSI0 に入力するクロックの分周比を設定してください。
	CSI1 分周器		分周	CSI1 に入力するクロックの分周比を設定してください。
	CSI2 分周器		分周	CSI2 に入力するクロックの分周比を設定してください。
	CSI3 分周器		分周	CSI3 に入力するクロックの分周比を設定してください。
IIC	IIC	1	チャンネル	搭載する IIC のチャンネル数を設定してください。
	IIC0 分周器	1	分周	IIC0 に入力するクロックの分周比を設定してください。
	IIC1 分周器		分周	IIC1 に入力するクロックの分周比を設定してください。
DAC	DAC	0	チャンネル	搭載する DAC のチャンネル数を設定してください。
	使用ハードマクロ			搭載するハードマクロ名を記載してください。
APB_REG	APB_REG	16	レジスタ	搭載する APB レジスタ数を設定してください。
	APBREG0 初期値	0	初期値	搭載する APB レジスタ 0 の初期値を HEX 表記で設定して下さい。
	APBREG1 初期値	0	初期値	搭載する APB レジスタ 1 の初期値を HEX 表記で設定して下さい。
	APBREG2 初期値	0	初期値	搭載する APB レジスタ 2 の初期値を HEX 表記で設定して下さい。
	APBREG3 初期値	0	初期値	搭載する APB レジスタ 3 の初期値を HEX 表記で設定して下さい。
	APBREG4 初期値	0	初期値	搭載する APB レジスタ 4 の初期値を HEX 表記で設定して下さい。
	APBREG5 初期値	0	初期値	搭載する APB レジスタ 5 の初期値を HEX 表記で設定して下さい。
	APBREG6 初期値	0	初期値	搭載する APB レジスタ 6 の初期値を HEX 表記で設定して下さい。
	APBREG7 初期値	0	初期値	搭載する APB レジスタ 7 の初期値を HEX 表記で設定して下さい。
	APBREG8 初期値	0	初期値	搭載する APB レジスタ 8 の初期値を HEX 表記で設定して下さい。
	APBREG9 初期値	0	初期値	搭載する APB レジスタ 9 の初期値を HEX 表記で設定して下さい。
	APBREG10 初期値	0	初期値	搭載する APB レジスタ 10 の初期値を HEX 表記で設定して下さい。
	APBREG11 初期値	0	初期値	搭載する APB レジスタ 11 の初期値を HEX 表記で設定して下さい。
	APBREG12 初期値	0	初期値	搭載する APB レジスタ 12 の初期値を HEX 表記で設定して下さい。

	APBREG13 初期値	0	初期値	搭載する APB レジスタ 13 の初期値を HEX 表記で設定して下さい。
	APBREG14 初期値	0	初期値	搭載する APB レジスタ 14 の初期値を HEX 表記で設定して下さい。
	APBREG15 初期値	0	初期値	搭載する APB レジスタ 15 の初期値を HEX 表記で設定して下さい。
APBIF	APBIF	3	チャンネル	搭載する Slave チャンネルの数を設定してください。

APB_REGは1チップ制御レジスタSCUで代用するため使用禁止になります。

表A-15 APBBUS コンフィギュレーション

項目	設定内容	備考
インタフェース数	5	APB インタフェースの数
I/F1 のアドレス	EFF8_0000H~EFF8_1FFFH (8K バイト)	DDR3MEMC レジスタ領域
I/F2 のアドレス	EFF8_2000H~EFF8_3FFFH (8K バイト)	DDR2/3PHY レジスタ領域
I/F3 のアドレス	EFF8_4000H~EFF8_5FFFH (8K バイト)	GbEther
I/F4 のアドレス	EFF4_0000H~EFF7_FFFFH (256K バイト)	coresightDAP
I/F5 のアドレス	EFF8_6000H~EFF8_6FFFH (4K バイト)	1 チップシステム制御レジスタ SCU 領域

表A-16 DDR3MEMC コンフィギュレーション

項目	選択肢	選択値
DDR3 データ・バス幅	16 ビット／32 ビット	16 ビット
AXI ポート数	1~	1
AXI とのインタフェース設定	同期／非同期	非同期