

深圳市凡亿技术开发有限公司CAD事业部 EMC Check

订单编号:	项目名称:

			以	炒口石	
项目	子项	重要性	检查内容	自检	验证
			高速、中速、低速电路要分开	NG	
	整		强电流、高电压、强辐射元器件远离弱电流、低电压、敏感元器件		
	体	重要	模拟、数字、电源、保护电路要分开	OK	
	布		多层板设计,有单独的电源和地平面		
	局		对热敏感的元件(含液态介质电容、晶振)尽量远离大功率的元器件、散热 器等热源	IGNORE	
	بنبد	重要	一般电源防雷保护器件的顺序是:压敏电阻、保险丝、抑制二极管、EMI 滤波器、电感或者共模电感,对于原理图缺失上面任一器件顺延布局		
	接口	重要	一般对接口信号的保护器件的顺序是: ESD(TVS管)、隔离变压器、共模电感		
	与	エス	、电容、电阻,对于原理图缺失上面任一器件顺延布局		
	保		严格按照原理图的顺序(要有判断原理图是否正确的能力)进行"一字型"		
	护		电平变换芯片(如RS232)是否靠近连接器(如串口)放置		
			易受ESD干扰的器件,如NMOS、CMOS器件等,是否已尽量远离易受ESD干扰的区域(如单板的边缘区域)?		
			晶体、晶振和时钟分配器与相关的IC器件要尽量靠近		
		重要	时钟电路的滤波器(尽量采用"Ⅱ"型滤波)要靠近时钟电路的电源输入管脚		
	时		晶振和时钟分配器的输出是否串接一个22欧姆的电阻		
	钟		时钟分配器没用的输出管脚是否通过电阻接地		
布		重要	<u>晶体、晶振和时钟分配器的布局要注意远离大功率的元器件、散热器等发热的</u>	的器件	
局	H	4	晶振距离板边和接口器件是否大于1inch		
评	开	重要	开关电源是否远离AD\DA转换器、模拟器件、敏感器件、时钟器件		
审	关	壬亚	开关电源布局要紧凑,输入\输出要分开 亚拉拉图		
	电	重要	严格按照原理图的要求进行布局,不要将开关电源的电容随意放置		
	源				
	电		电容务必要靠近电源管脚放置,而且容值越小的电容要越靠近电源管脚		
	容		EMI滤波器要靠近芯片电源的输入口		
	和		原则上每个电源管脚一个0.1uf的小电容、一个集成电路一个或多个10uf大		
	滤	重要	电容,可以根据具体情况进行增减		
	波		组电容的布线是否正确		
	器				
	件				
		重要	至少有一个连续完整的地平面控制阻抗和信号质量		
			电源和地平面靠近放置		
	叠		叠层尽量避免两个信号层相邻,如果相邻加大两个信号层的间距		
	层		避免两个电源平面相邻,特别是由于信号层铺电源而导致的电源平面相邻		
			好的叠层能做到对阻抗的有效控制		
			外层铺地		
	其				
	它				
		重要	关键信号线走线避免跨分割		
		里安	大键信号线走线避免 "U" 型或 "O" 型		
	事件		关键信号线走线是否人为的绕长		
	整体		关键信号线是否距离边沿和接口400mi1以上		
	布	重要	相同功能的总线要并行走、中间不要夹叉其它信号		
	线	エス	晶振下面是否走线		
			开关电源下面是否走线 开关电源下面是否走线		
			接收和发送信号要分开走,不能互相夹叉		
		重要	浪涌抑制器件(TVS管、压敏电阻)对应的信号走线是否在表层短且粗(一般10mi1以上)?		
			不同接口之间的走线要清晰,不要互相交叉		
	隔		接口线到所连接的保护和滤波器件要尽量短,		
	离		接口线必要要经过保护或滤波器件再到信号接收芯片		
	1 1 11		10. 10. 10. 10. 10. 10. 10. 10. 10. 10.		

	保保		接口器件的固定孔是否接到保护地		
	护护		变压器、光耦前后的地是否分开		
布		重要	连接到机壳上的定位孔、扳手等没有直接接到信号地上		
线					
评					
审			时钟电路的电源是否加宽或铺铜处理		
		重要	超过1inch的时钟线是否走内层		
	时		需要走内层的时钟线是否在表层的走线<50mi1		
	钟	重要	时钟线换层为不同的地参考平面是否增加回流地过孔		
	VI	重要	时钟线不允许跨分割,		
			时钟线是否采用立体包地		
		重要	时钟线与其它信号线的间距达到5W		
			电源平面是否比地平面内缩"20H"(H为电源和地平面的距离)		
			电源平面是否比地平面内缩40mi1,并间隔150mi1打地过孔		
			布线是否有可避免的STUB线		
	44.	重要	保护地和信号地之间的间距大于80mi1		
	其它	重要	DC48V的爬电间距是否为80mi1以上		
			AC220V的爬电间距最少为300mi1		
			差分走线可以抑制共模干扰		
			跨分割的线是否进行了合适的处理		
			敏感的信号线是否采用包地处理		
设计	上师	签名:		验证人	员签名:

(V1.0)

 	1		
		贴图	更改情况
1			
2			
3			
4			
5			
6			
7			
8			
9			
10			
11			
12			
13			
14			
15			
16			
17			
18			
19			
20			
21			
22			
23			
24			
¥			