



## 1. COMPUERTA LÓGICA DE TRES ESTADOS

El funcionamiento de las compuertas especiales TTL se rige por dos estados a los cuales se les asigna valores lógicos que corresponden a 0 y 1. Por convención, el valor lógico 1 es asignado al interruptor cerrado, y el valor lógico 0 al interruptor abierto, para lo cual se hace necesario el uso de transistores bipolares. Sin embargo, las compuertas de este tipo tienen un estado más, llamado: *estado de alta impedancia*.

### 1.1. Configuraciones de Salida en las Compuertas TTL

Las compuertas *TTL* tienen tres tipos de configuraciones de salida:

- Salida de Colector Abierto.
- Salida de Poste Totémico.
- Salida de Tres Estados.

En este documento se hará enfoque en las compuertas con salida de tres estados.

### 1.2. Características de las compuertas de tres estados

Las compuertas de tres estados se utilizan en aquellos sistemas destinados al procesamiento de datos, donde existe un constante intercambio de información entre sus módulos. Por lo general, estas compuertas se emplean para formar líneas comunes de comunicación a través de las cuales viaja la información en cualquier sentido. Estas líneas reciben el nombre de bus, y en el caso del ejemplo siguiente, ver gráfico, de bus de datos.



Es por ello que para estas aplicaciones se han desarrollado circuitos especiales que aparte de poder estar en NA y NB (estados de baja impedancia), tienen un estado más, llamado: *estado de alta impedancia*. En éste estado se encontrarán todos aquellos módulos que no han sido escogidos para transmitir o recibir datos por el bus.

<http://www.virtual.unal.edu.co/cursos/ingenieria/2000477/lecciones/090201.htm>

- Un estado de nivel bajo o *NB*, que corresponde a un 0 lógico (lógica positiva).
- Un estado de nivel alto o *NA*, que corresponde a un 1 lógico (lógica positiva).

- Un estado de alta impedancia o estado flotante que se notará con las letras XX.

**Nota:**

Quando un circuito se encuentra en tercer estado, la salida dependerá de las otras conexiones que existan en el nodo. Si uno de los componentes conectado al nodo entrega un nivel 0, el voltaje en el nodo será entre 0 y 0.4 volts. Si en cambio, la salida es 1, el voltaje en el nodo será entre 2.4 y 5.0 volts.

<http://www2.ing.puc.cl/~iee2782/apuntes.pdf>

Como hemos dicho anteriormente, las salidas triestado sirven para depositar información en los buses, a su vez, éstos permiten la transferencia de datos entre diferentes dispositivos y módulos de un sistema. Normalmente, un dispositivo puede escribir información en un bus y otros pueden leerla al mismo tiempo.

Supongamos dos dispositivos que pueden depositar datos en un bus, uno con su salida en NB y el otro con su salida en NA. Si ambos lo hacen al mismo tiempo, el nivel de voltaje en el bus tendrá un valor que no corresponde ni a NA ni a NB, ya que los voltajes tenderán a cancelarse entre sí. El problema que surge es que uno de los circuitos trata de inyectar suficiente corriente en la línea del bus para hacer que el voltaje este en NA, mientras que el otro trata de drenar toda la corriente de la línea, para llevarla a tierra (NB). El resultado es que ambos circuitos integrados tienden a sobrepasar sus especificaciones máximas de corriente. Uno de los dos, o ambos se quemarán. Utilizando circuitos integrados con capacidad de tercer estado, es posible seleccionar qué dispositivo pondrá su salida en el bus y cuáles deberán esperar, solucionando el problema mencionado.

### 1.3. Circuito base de tres estados

El circuito base se muestra en la figura 2. Si la entrada de control  $G$  está en NB, T6 y T7 se encontrarán en corte y no conducirán. A través del emisor de T1 y del diodo D2 no podrán circular corrientes y la salida  $Y$  dependerá del estado de la entrada  $A$ .

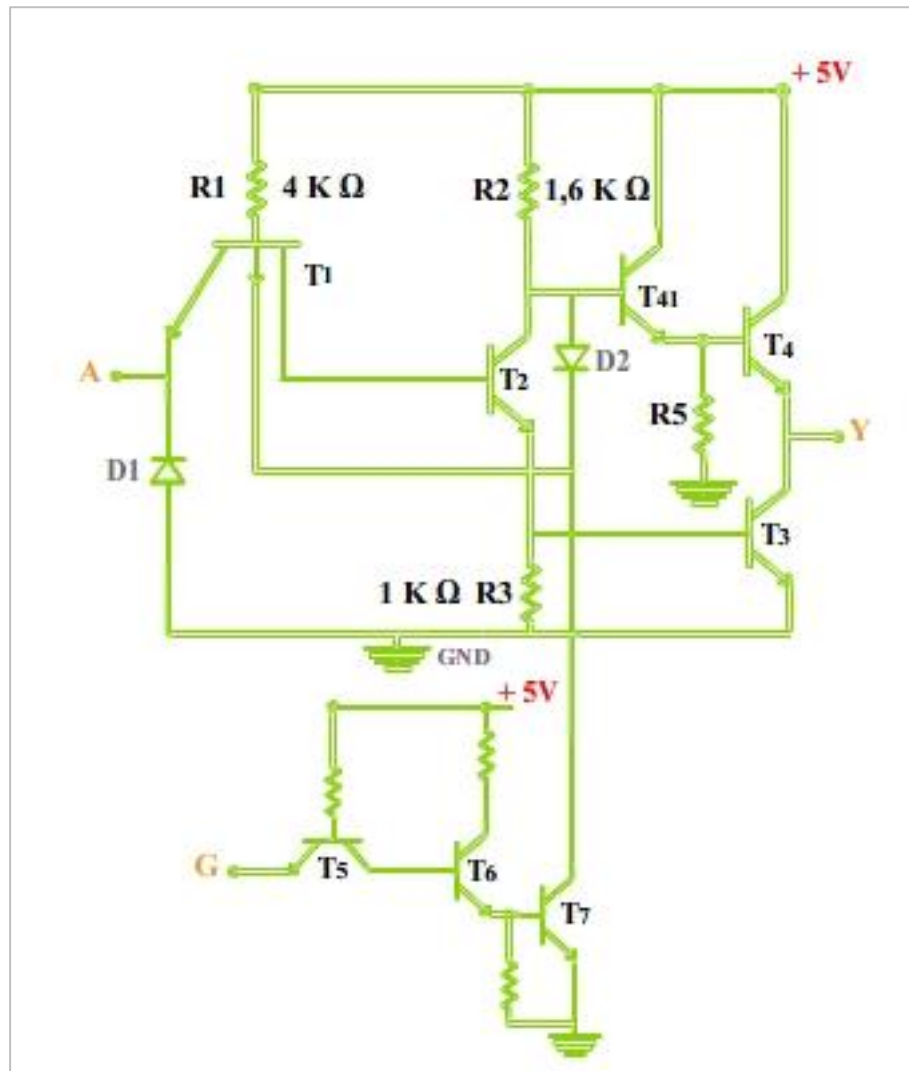
Si G está en NA, T6 y T7 se saturan conectando una de las entradas a tierra (NB). La corriente circulará a través de este emisor, la unión colector-emisor de T7 a tierra y hará que T2 pase a corte, sin importar el estado de A.



El voltaje en la base de T41 aumentará y hará que D2 se PD, de esta forma la corriente fluirá de  $V_{CC}$  a través de R2, D2 y de colector-emisor T7 a tierra; fijando un voltaje bajo en la base de T41 que lo mantendrá en corte. Como no existen corrientes en la base de T4, aparecerá un potencial de tierra a través de R5 que mantendrá en corte a T4.

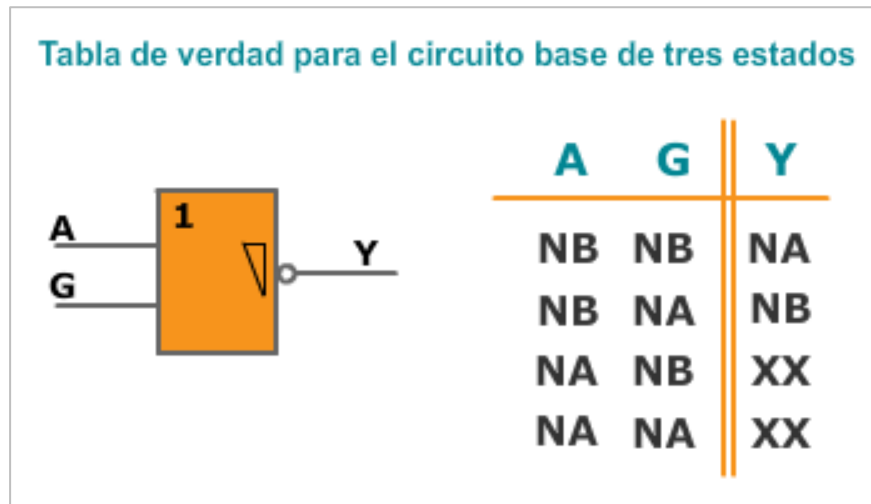
Como T2 no conduce, en la base de T3 se fija un potencial de tierra, que coloca en corte a T3.

De esta forma tanto T3 como T4 se encuentran en corte y en la salida tenemos el tercer estado o estado de alta impedancia, en el cual la salida simplemente se comporta como un circuito abierto.



**Figura 2. Circuito base de una compuerta de tres estados**

En la figura 3 se observa la tabla de verdad para este circuito.



**Figura 3. Compuerta y tabla de verdad correspondientes al circuito base de tres estados**

Algunos ejemplos de compuertas con tercer estado son: 74125, 74126, 74134, 74240, 74241, etc.



## Bibliografía

- GONZALEZ, Luis Ignacio. Introducción a los sistemas digitales. Páginas 70-72.
- <http://www.virtual.unal.edu.co/cursos/ingenieria/2000477/lecciones/090201.htm>
- <http://www2.ing.puc.cl/~iee2782/apuntes.pdf>

