



## 1. LÓGICA RTL (Resistor Transistor Logic)

**RTL** son las iniciales de los vocablos ingleses: **Resistor, Transistor, Logic**, lo que traduce: Lógica de Resistencia a Transistor. Esta es una familia cuyas compuertas se construyen con resistencias y transistores bipolares.

### 1.1. Características de la familia lógica RTL

Las compuertas de la familia lógica RTL se caracterizaban por tener una resistencia en la entrada seguida de un transistor. Fue la primera familia lógica empleada para realizar circuitos integrados y pertenece a la categoría de familias lógicas bipolares, lo cual implica la existencia de dos tipos de portadores: *electrones* (cargas negativas) y *huecos* (cargas positivas).

**Nota:**

La familia de Lógica RTL apareció antes de que apareciera la tecnología de integración.

El tiempo de conmutación por compuerta era superior a 40 nS, considerándosele como lógica de velocidad media. En cuanto a la potencia que consumían por compuerta, esta era superior a 20mW, lo cual los hacía difíciles de enfriar.

Los circuitos realizados con lógica RTL eran fáciles de fabricar, por lo que eran económicos, sin embargo, estos presentaban el inconveniente de que con la adición de la resistencia aumentaba el retardo de conmutación, al tener que cargarse y descargarse a través de la misma la capacidad de entrada de los transistores. Aunque, por otra parte, tenían la ventaja de un mayor factor de salida (*fan-out*). Es por ello que para el diseño de estos circuitos era necesario un compromiso entre factor de salida y retardo de conmutación. Valores normales son: un factor de salida de 4 ó 5, con un retardo de conmutación de 50 [ns] (nanosegundos), lo que hace que se les considere como *lógica de velocidad media*.

Por otra parte, los circuitos realizados con esta lógica tienen una inmunidad al ruido relativamente pobre. El margen de ruido de la tensión lógica 0 a la tensión del umbral es de unos 0.5 voltios, pero de la tensión lógica 1 a la tensión de umbral es de solamente unos 0.2 voltios.



## 1.2. Comportamiento de compuertas realizadas con lógica RTL

### 1.2.1. Compuerta NOT (No o inversora)

En los circuitos digitales es muy común referirse a las entradas y salidas que estos presentan como altas o bajas, o nivel alto (NA) y nivel bajo (NB). A la entrada de nivel alto (NA) se le asocia un "1" y a la entrada de nivel bajo (NB) un "0" en la lógica positiva. Lo mismo sucede con las salidas.

En el caso de la familia de lógica RTL, los niveles de tensión utilizados son:

Tabla 1. Niveles de tensión

NIVEL DE TENSIÓN	SEÑAL
NB (0)	0 V - 0,5 V
NA (1)	0,8 V - 3,5 V

La compuerta NOT entrega en su salida el inverso (opuesto) de la entrada. El símbolo y la **tabla de verdad** son los siguientes:

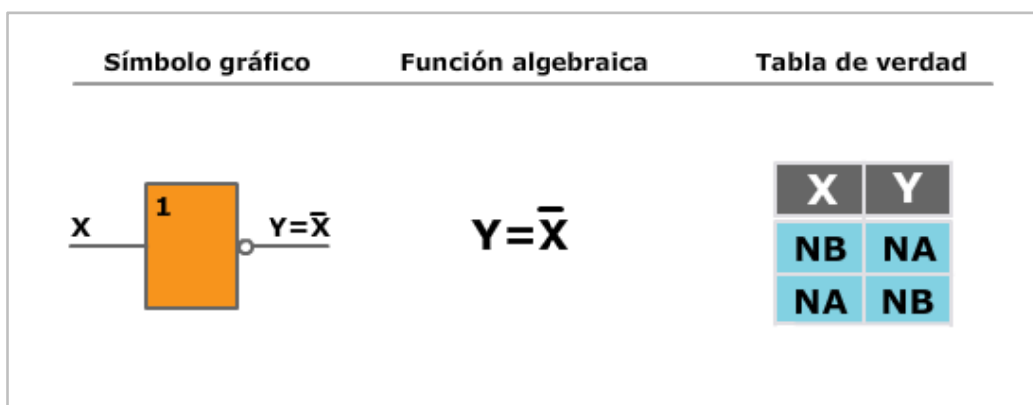


Figura 1. Símbolo, función y tabla de verdad de la compuerta NOT

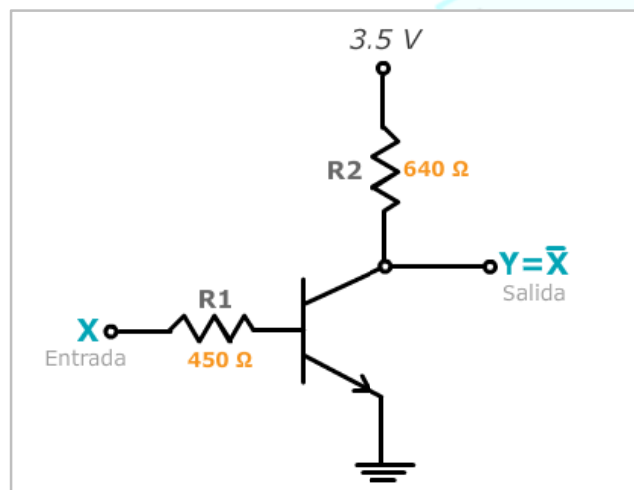
La salida de una compuerta NOT tiene el valor inverso al de su entrada. En el caso de la tabla 2 la salida

Esto significa que si a la entrada tenemos un "1" lógico, a la salida hará un "0" lógico y si a la entrada tenemos un "0" a la salida habrá un "1".

**Nota:**

Un motivo para implementar un circuito que tenga en su salida lo mismo que tiene en su entrada, es conseguir un retraso de la señal con un propósito especial.

La forma más sencilla de obtener una **compuerta NOT o inversora** con **tecnología RTL** es con el siguiente circuito:



**Figura 2. Circuito para la implementación de la compuerta NOT de lógica RTL**

La resistencia de entrada tiene un valor de 450 Ohmios (resistencia R1 en la base del transistor). La resistencia de salida es de 640 Ohmios (resistencia R2 en el colector del transistor).

Si en la entrada hay un NB (entre 0 y 0,5 V, ver tabla 2) el transistor se encontrará en corte y la salida estará a 3,5 V (NA). Un NA (entre 0,8 y 3,5 V,



ver tabla 2) en la entrada satura el transistor y la salida estará cercana a tierra (0 V).

Tabla 2. Estados del circuito

ENTRADA	SALIDA	ESTADO
NB (0 - 0,5 V)	NA (3,5 V)	CORTE
NA (0.8 - 3,5 V)	NB (0,4 V)	SATURADO

### 1.3. Compuerta Base RTL

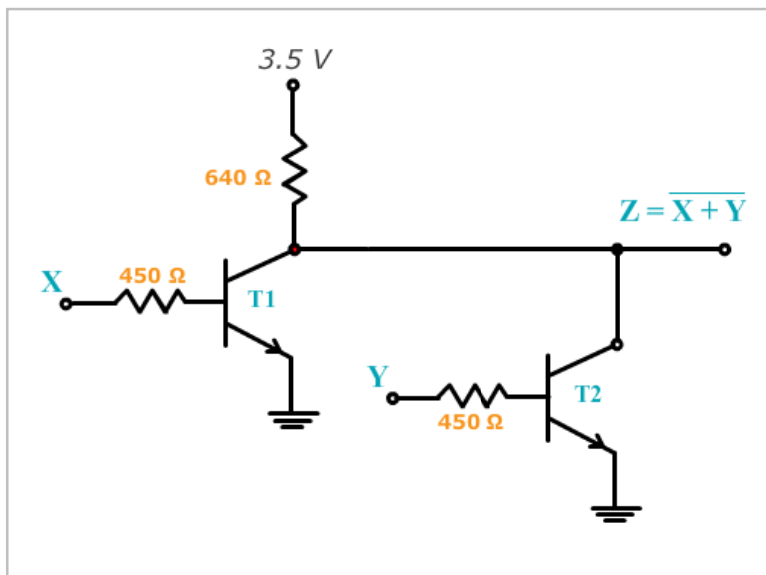


Figura 3. Compuerta Base RTL

Tabla 3. Tabla de verdad de la compuerta base RTL

X	Y	Z
NB	NB	NA
NB	NA	NB
NA	NB	NB
NA	NA	NB

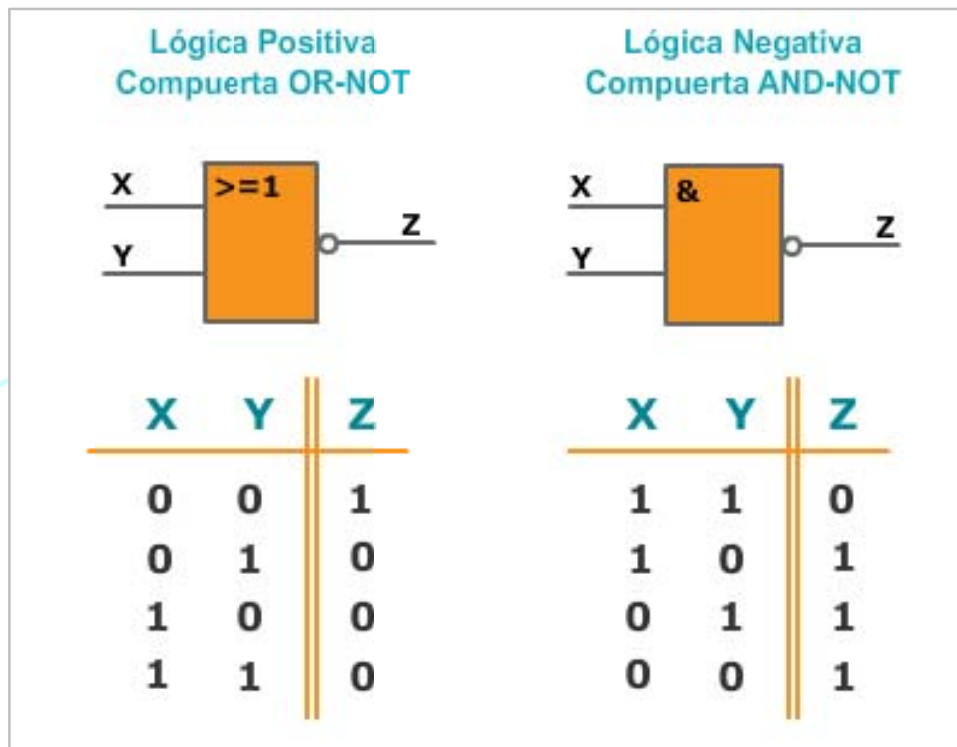


Figura 4. Compuertas OR-NOT y AND-NOT. Lógica positiva y negativa

Si alguna de las entradas X o Y está en NA, el transistor conectado a esta entrada se saturará. Esto significa que el colector quedará a tierra y sin importar el estado del segundo transistor la salida estará en NB.

Si las dos entradas están en NB, entonces, tanto T1 como T2 estarán en corte y  $I_{ce}=0$ , luego tenemos un NA en la salida.



## Bibliografía

- GONZALEZ, Luis Ignacio. Introducción a los sistemas digitales. Páginas 41-42.
- [http://www.unicrom.com/Tut\\_compuerta\\_not.asp](http://www.unicrom.com/Tut_compuerta_not.asp)
- <http://www.siliconfareast.com/rtl.htm>
- <http://es.wikipedia.org/wiki/RTL>