

# 12C-bussen

Henrik Brix Andersen henrik@brixandersen.dk

### Agenda

Hvad er l<sup>2</sup>C?

Det fysiske lag

Signaleringen

Beskedprotokollen

### Hvad er 1<sup>2</sup>C?

Inter-Integrated Circuit databus

- Seriel
- Bidirektionel
- Multi-master
- Multi-slave
- Lavt pin-count

### 1<sup>2</sup>C-standarden

- Udviklet af Philips Semiconductors (nu: NXP Semiconductors)
  - 1982: Første revision (0 til 100 kbit/s, 7 bit adresser)
- 1992: Version 1 (Fast-mode 400 kbit/s, 10 bit adresser)
- 1998: Version 2 (High-speed 3,4 Mbit/s)
- 2000: Version 2.1 (Mindre ændringer til timing)
- 2007: Version 3 (Fast-mode+ 1 Mbit/s)

### Licensering

Originalt patent udløbet i 2006

Licensfri implementering

Brug af logo samt "nyere funktionalitet" kræver licens

(Officielle) slave-adresser købes hos NXP

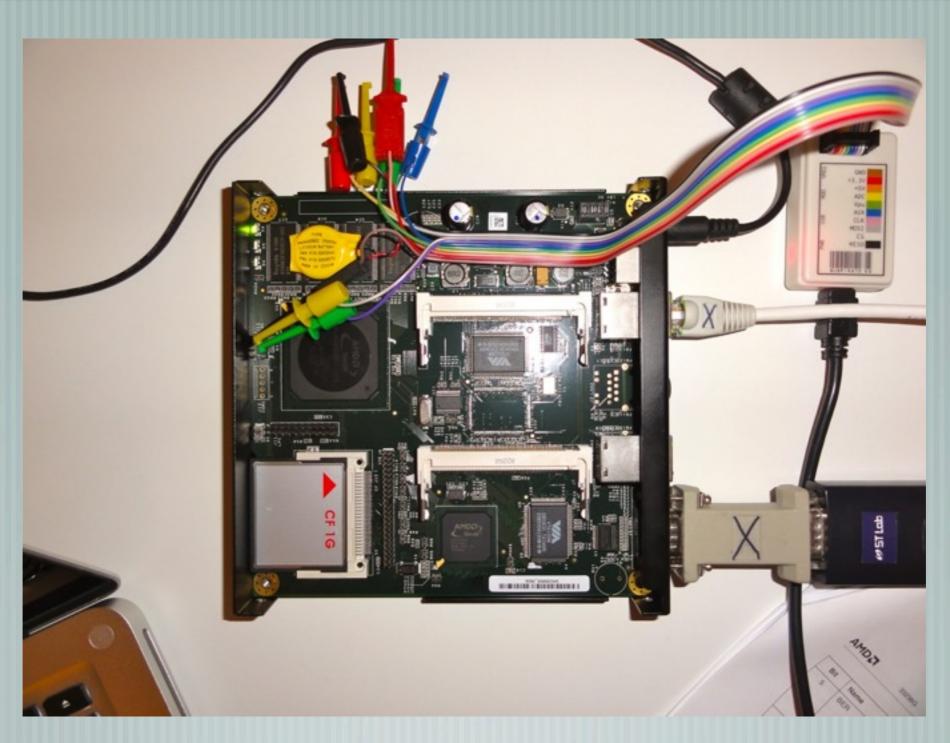
#### Hvor anvendes 1<sup>2</sup>C?

- 2500+ forskellige I<sup>2</sup>C-dimser på markedet (ifølge NXP)
- μControllere, EEPROM'er, RTCs, sensorer, LCD-displays, batteriladere, oscillatorer, ADC/DAC'ere, I/O-expandere, ...
- PC'ere, high-end servere, indlejrede/industrielle systemer, set-top bokse, TV, mobiltelefoner, ...

### Kært barn har mange fætre

```
(Industry Standard) Two Wire (Serial) Interface (TWI)
System Management Bus (SMBus)
ACCESS.bus
VESA Display Data Channel (VESA DDC)
Power Management Bus (PMBus)
Intelligent Platform Management Bus (IPMI)
```

### Hvor anvender jeg 12C?



## Det fysiske lag

- 2 open-drain signaler (husk pull-up modstande!)
  - Serial Data (SDA)
- Serial Clock (SCL)
- Stel er logisk "0"
- Svævende er logisk "1"

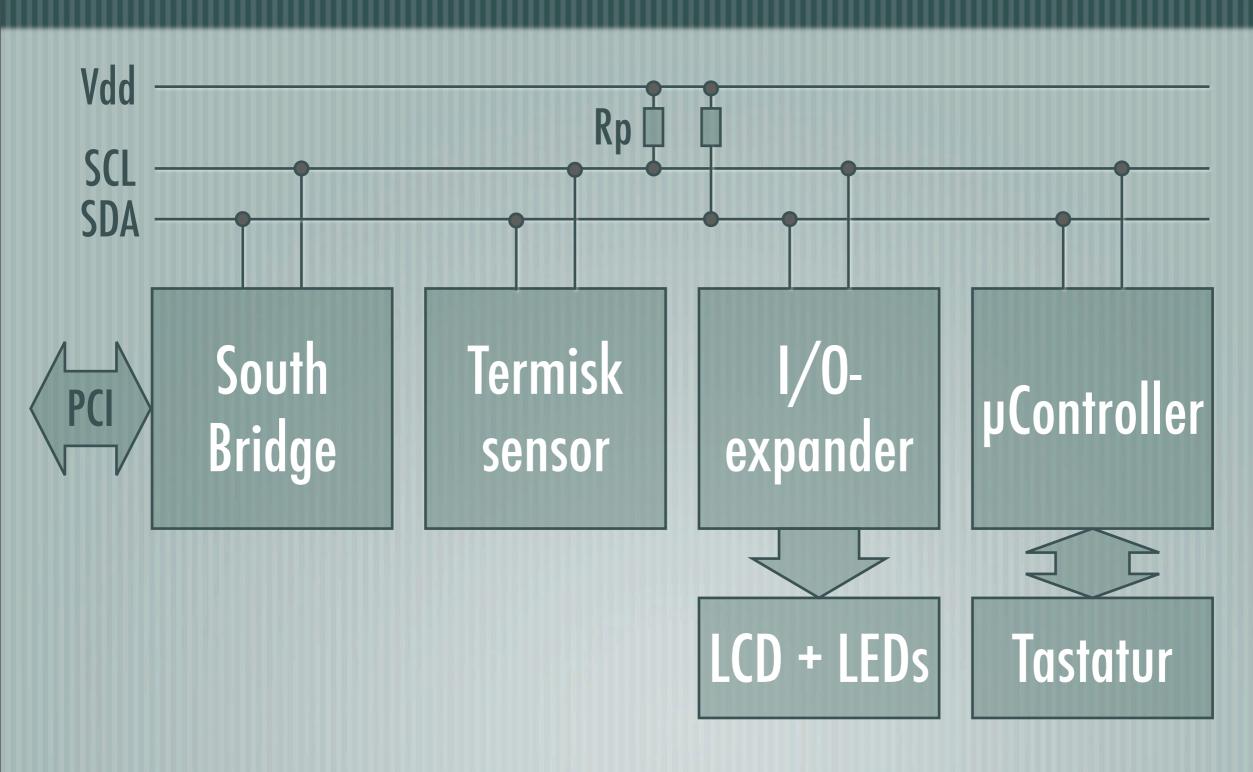
### Elektrisk karakteristik

Typisk +5 Vdd eller +3,3 Vdd

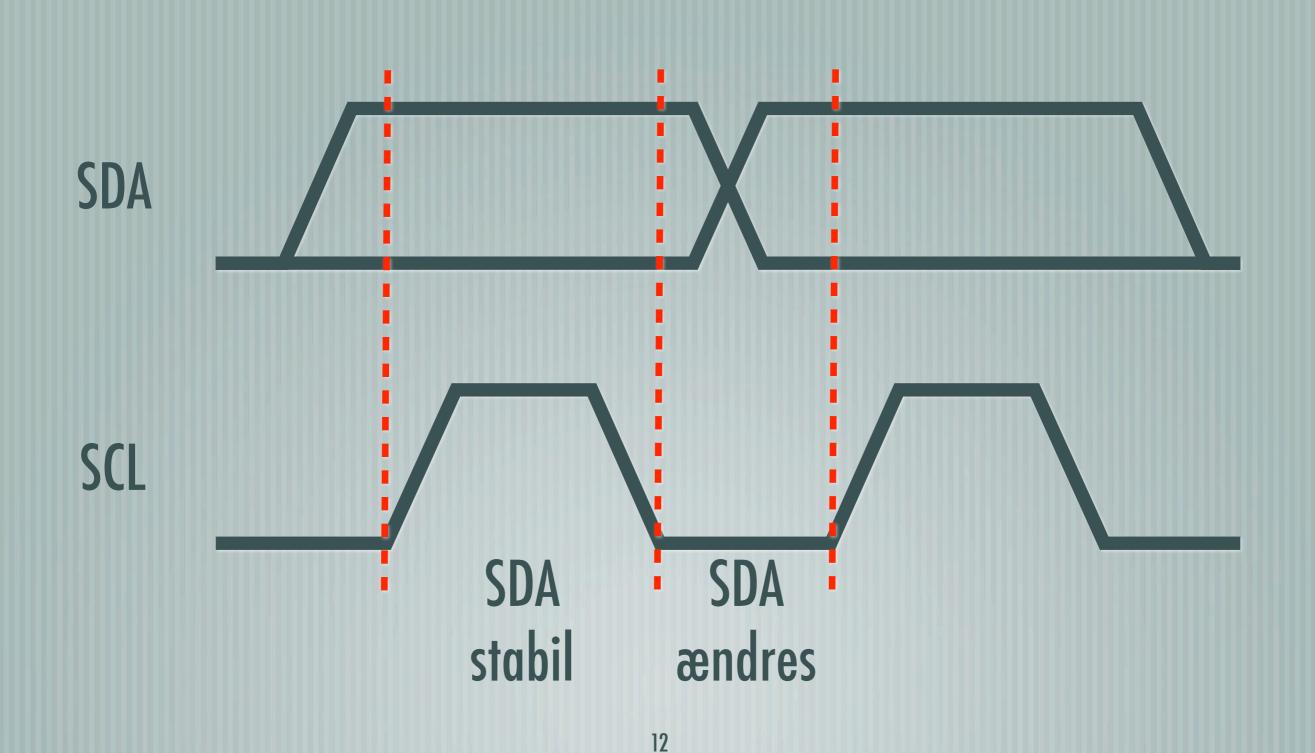
Typisk 10 kbit/s (low-speed)

... eller 100 kbit/s (standard-mode)

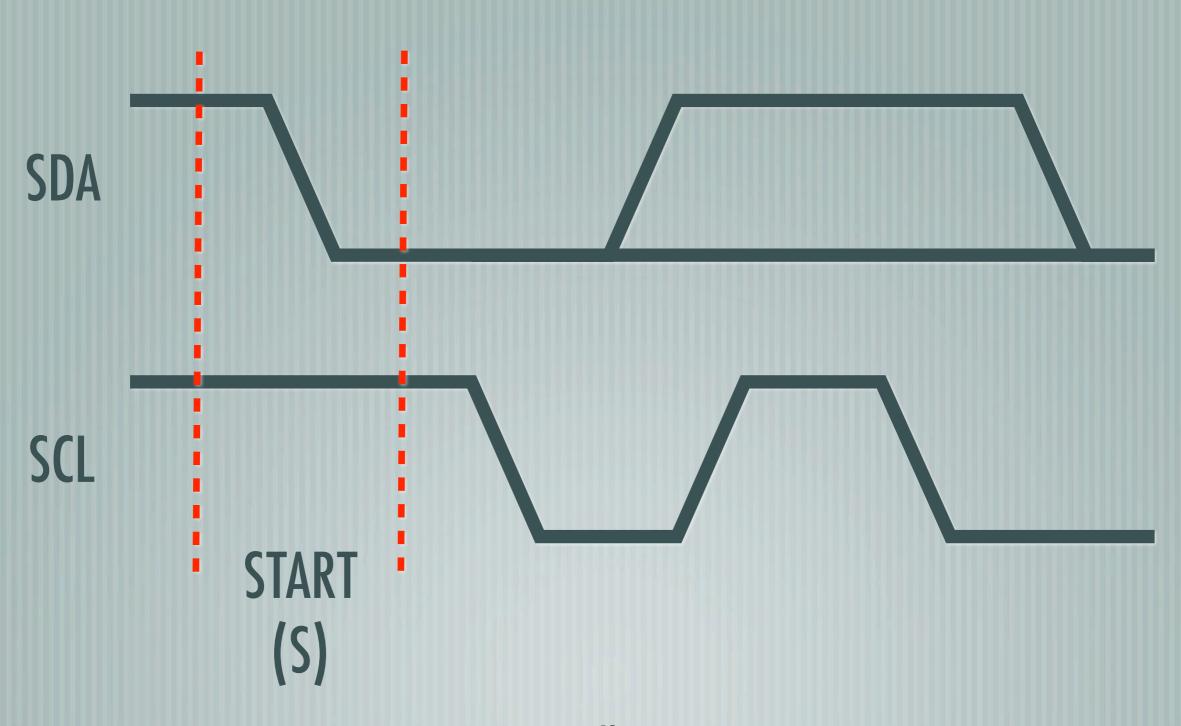
### Eksempel



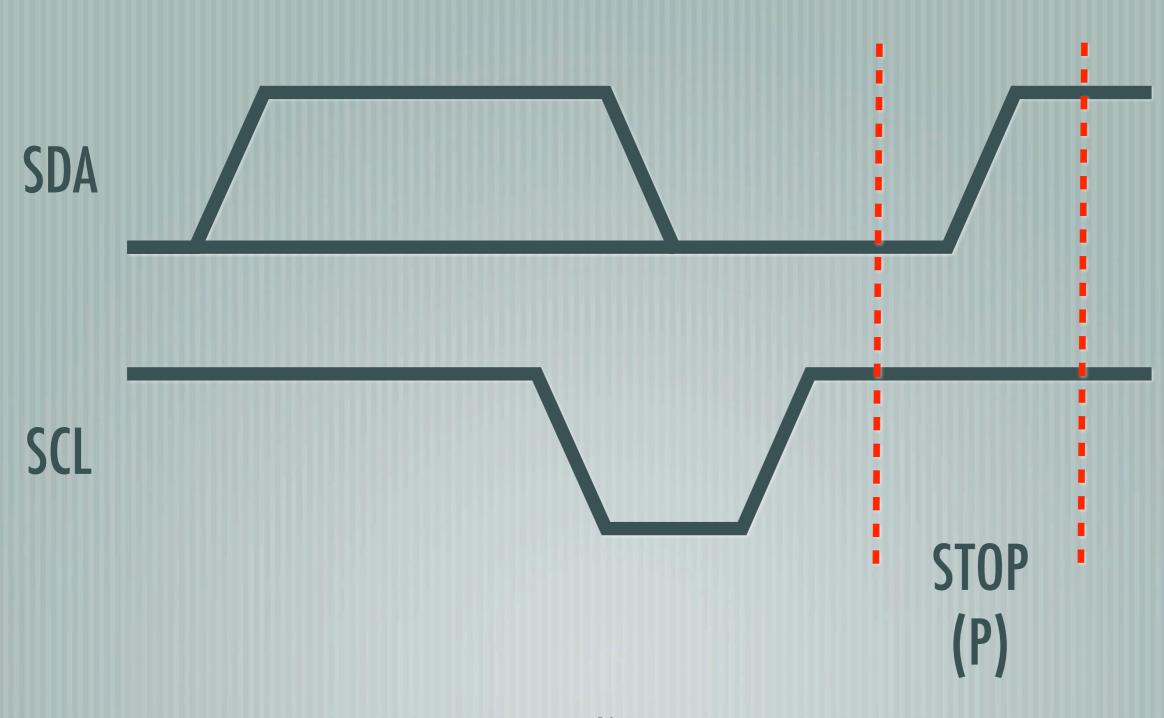
### Bit-overførsel



## START-betingelse



## STOP-betingelse



## Adressering

```
Big Endian - MSB først!
```

7 + 1 bit adresse

LSB = 0 ved læsning

— LSB = 1 ved skrivning

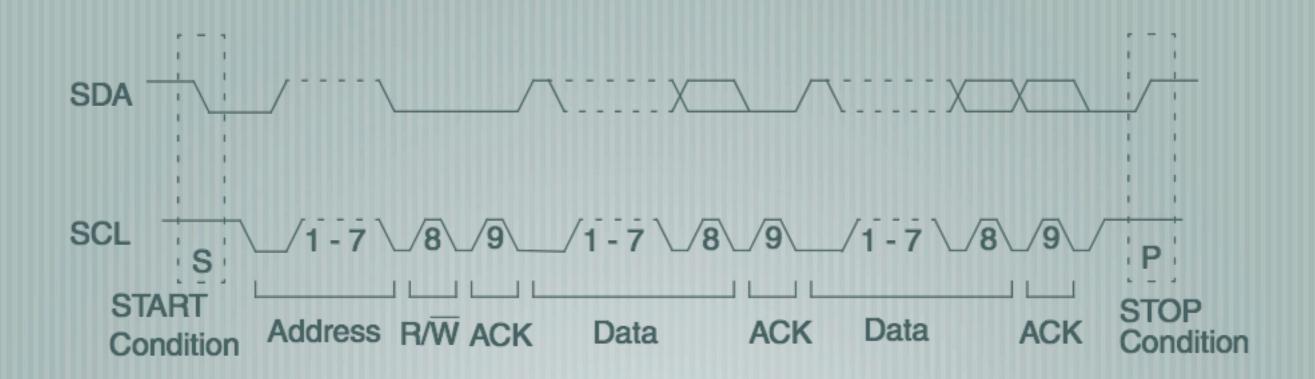
General Call (adresse 0x00)

## ACK/NACK

ACK/NACK bit efter <u>hver</u> byte

- Logisk 0 er ACK
- Logisk 1 er NACK

### Komplet data-overførsel



## Gentaget START-betingelse

Kan benyttes i stedet for STOP-betingelse

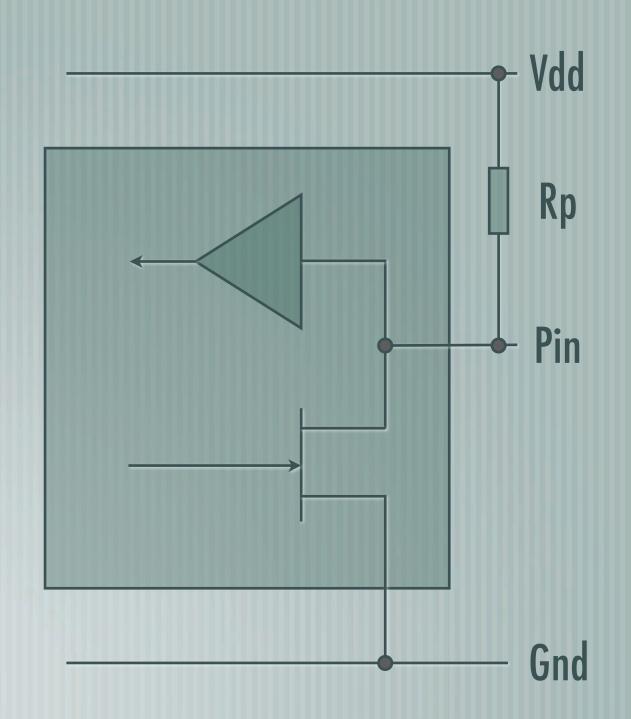
Bibeholder busmaster-rollen

Muliggør skift af læse/skrive-retning

## Bus-forhandling

Multiple masters aktive på samme tid?

Multiple slaver aktive på samme tid?



### Clock-stretching

Tilkøb af tid ved at holde SCL lav

Kan udføres af både master og slave

Pas på SMBus timeout (35 ms)!

### Beskedprotokollen

- Ingen formel I<sup>2</sup>C-beskedprotokol
- Typisk noget i retning af...
- Start
- Skriv adresse + register-offset/kommando
- (Evt. gentaget Start) + skriv/læs data
- Stop

## Debugværktøjer

- Oscilloskop
  - Signalniveauer, timing, busfrekvens
- 12C-busanalyzer (f.eks. BusPirate)
  - Signalering, beskedprotokol
- Sekundær master, indskydning af fejl osv.

# Spørgsmål