Exercícios sobre a Estrutura do Computador

Quais são características do paradigma RISC de projeto de CPU?	
São mais baratos, menos acesso à memória, conjunto de instruções simples.	
Objetivo de criar um hardware mais otimizado, com isso os programas tendem a ocupar menos espaço em memória.	
Grande número de registradores de propósito geral e os programas tendem a ocupar menos espaço em memória.	
Em geral usa mais memória para armazenamento de dados.	
Muitos modos de endereçamento, e foco no hardware.	
(2018 - UFT - Analista de Tecnologia da Informação) Em 1952 John von	
Neumann desenvolveu um protótipo de um novo computador de programa armazenado. Esse projeto ficou conhecido como arquitetura de Von Neumann	
e ainda hoje influencia o projeto de computadores modernos. Os componentes abaixo fazem parte da arquitetura de Von Neumann, EXCETO:	
Memória Principal.	
Unidade Lógica e Aritmética (ALU).	
Barramento.	
Cequipamento de Entrada e Saída (E/S).	

Apenas uma das alternativas abaixo designa a arquitetura de computador que utiliza memórias físicas separadas (isto é, memória para programas e outra para dados). Que alternativa é essa?	
O Von Neumann	
O Harvard	
○ Tesla	
O PC	
O Desktop	
(2017 - CFF - Analista de Sistema) A arquitetura de computadores de Von Neu definida como o conjunto de atributos da máquina que um programador deve consiga programar o computador específico com sucesso, e também são com subsistemas básicos. Assinale a alternativa correta que apresenta os três subs	compreender para que postas de três
CPU, memória principal e sistema de entrada e saída.	
Vídeo, memóría externa e não volátil e sístema de entrada e saída.	
CPU, memória secundária e sistema de entrada e saída.	
CPU, memória principal e sistema operacional.	
 Vídeo, memóría secundária e sistema de entrada e saída. 	
(2017 - DPE-RS - Analista - Infraestrutura e Redes) A arquitetura de grande pa atuais é baseada na máquina de von Neumann que apresenta como compone	•
Acumulador, Registradores de propósito geral, Processador e Memória ROM.	
Entrada/Saída, Memória Cache, Pipeline e Memória de Massa.	
Unidade de controle, Pípeline, Acumulador e Memória Secundária.	
Unidade lógica e aritmética, Chipset, Pipeline e Memória Cache.	
 Memóría, Unidade de controle, Unidade Lógica e Aritmética e Entrada/Saída. 	

computador tem como característica principal o fato de que nela ocorre a separação de barramento de comunicação para a memória de instruções de programa e para a memória de dados?
Arquitetura Von Neumann.
Arquitetura RISC.
Arquitetura Harvard.
Arquitetura CISC.
O Arquitetura IA.
(Concurso Tribunal de Contas do Estado do Pará (TCE-PA) - Técnico de Informática - AOCP (2012)) Cassembly é
 utilizado para programar dispositivos computacionais com uma notação legível do código de máquina que uma arquitetura de computador específica utiliza.
um compilador que transforma código em alto nível, línguagem humana, em código de baixo nível, línguagem de máquina.
 um programa que cría o código objeto traduzindo as instruções da linguagem de máquina para código de máquina.
 um interpretador de código escrito em linguagem de alto nível, para a execução de programas em linguagem de máquina.
um runtime, que codifica o programa para línguagem de máquina em tempo de execução.

(2016 - IF-PI - Professor - Informática) O hardware de um computador possui uma plataforma que está diretamente relacionada ao tipo de arquitetura adotado no processador. Qual arquitetura de

(Cespe/ANAC - Analista Administrativo - Tecnologia da Informação - 2009) Na área de arquitetura de computadores, o espaço de endereçamento determina a capacidade de um processador acessar um número máximo de células da memória, então um processador que manipula endereços de E bits é capaz de acessar, no máximo, E² células de memória.
○ True
○ False
Possuir um conjunto de instruções simples e limitado é uma das principais características da arquitetura CISC.
O True
○ False
(2019 - CRA-PR - Analista Sistema I) A característica que mais se destaca na arquitetura RISC é que computadores pertencentes a ela realizam milhares de instruções por ciclo.
O True
○ False

correta.
Os processadores ARM, amplamente utilizados em smartphones, empregam a arquitetura CISC.
 Uma arquitetura CISC caracteriza-se por apresentar um conjunto de instruções pouco extenso, menor do que o conjunto de instruções de uma arquitetura RISC.
O Processadores de arquitetura CISC podem executar uma instrução por cíclo de máquina, sem a necessidade de pipeline.
O Com o desenvolvimento de técnicas avançadas de pipeline nas arquiteturas CISC, as diferenças de desempenho entre processadores RISC e CISC diminuíram.
A empresa INTEL produz, na sua grande maioría, processadores com arquitetura RISC.
(2018 - CODEMIG - Analista de Tecnologia da Informação) Considere que uma instituição precisa decidir sobre a compra de um novo sistema computacional e está na dúvida entre RISC e CISC.
Entre as características de arquiteturas para fabricação de microprocessadores a seguir, assinale aquela que é uma característica apenas da arquitetura RISC.
Uso de mícrocódigo
Instruções completas e eficientes
Estruturas de máquínas de alto nível
Pequeno conjunto de instruções

(2018 - TJ-RS - Analista de Suporte) Com relação às arquiteturas RISC e CISC, assinale a alternativa

referência para muitos processadores modernos disponíveis hoje no mercado. Considerando as características das arquiteturas RISC e CISC, assinale a única afirmativa correta dentre as listadas a seguir:
O conjunto de instruções dos processadores RISC é mais diversificado que o dos processadores CISC e possui instruções de tamanhos variados.
 Em relação aos processadores do tipo CISC, as arquiteturas do tipo RISC se caracterizam pelo uso de um menor número de registradores para armazenamento temporário de informações no processador.
O Nos processadores RISC, apenas instruções de load e store podem acessar as variáveis armazenadas na memória.
O Diferentemente dos processadores do tipo CISC, os processadores do tipo RISC possuem uma arquitetura irregular, o que simplifica a implementação do processador.
(2017 - CFF - Analista de Sistema) O projeto do Conjunto de Instruções inicia com a escolha de uma entre duas abordagens, a abordagem RISC e a CISC. Os computadores baseados na arquitetura CISC (Computador de conjunto de instruções complexas) utilizam a técnica de microprogramação, onde a instruções:
São executadas indiretamente pelo barramento de controle.
Utilizam muitos endereços.
Trabalham no mesmo tempo de execução, que é 1 cíclo de clock.
Não necessitam de memória cache.
Só fazem operações aritméticas.
(2017 - CFO-DF - Analista de Suporte de Tecnologia da Informação) Os chips da arquitetura RISC são mais simples e bem mais baratos que os chips da arquitetura CISC pelo fato de executarem várias centenas de instruções complexas.
○ True
○ False

(2017 - IGP-SC - Perito Criminal em Informática) A arquitetura de processadores do tipo RISC é

características originais do RISC (<i>Reduced Instruction Set Computer</i>), analise as afirmativas abaixo, dê valores Verdadeiro (V) ou Falso (F) e assinale a alternativa que apresenta a sequência correta (de cima para baixo):			
() menor quantidade de instruções.			
() instruções de tamanho variável.			
() uso intenso de pipeline.			
○ V-V-V			
○ V-V-F			
○ V-F-V			
○ F-V-V			
○ F-F-F			
Quanto as características das classes de máquina registrador-memória, selecione as onções abaixo			
Quanto as características das classes de máquina registrador-memória, selecione as opções abaixo que caracterizam esse tipo de classe de máquina. Compílador complexo			
que caracterizam esse tipo de classe de máquina.			
que caracterizam esse tipo de classe de máquina. Compilador complexo			
que caracterizam esse tipo de classe de máquina. Compilador complexo Decodificador mais simples			
que caracterizam esse tipo de classe de máquina. Compilador complexo Decodificador mais símples Instruções com formato variável			
que caracterizam esse tipo de classe de máquina. Compilador complexo Decodificador mais simples Instruções com formato variável Instruções complexas			
que caracterizam esse tipo de classe de máquina. Compilador complexo Decodificador mais simples Instruções com formato variável Instruções complexas Instruções de formato Fixo			
que caracterizam esse tipo de classe de máquina. Compílador complexo Decodificador mais simples Instruções com formato variável Instruções complexas Instruções de formato Fixo Instruções simples			
que caracterizam esse tipo de classe de máquina. Compílador complexo Decodíficador maís símples Instruções com formato variável Instruções complexas Instruções de formato Fixo Instruções símples Múltiplos registradores			

(2016 - EBSERH - Analista de Tecnologia da Informação - Suporte de Redes (HU-FURG)) Quanto as

Considere um processador em cujo conjunto de instruções há instruções de um operando, que utilizam um único registrador aritmético na CPU, conhecido como acumulador. A instrução load carrega o operando no acumulador; mult multiplica o operando pelo valor que está no acumulador e armazena o resultado no acumulador; add realiza a soma do operando ao valor que está no acumulador; store armazena o valor do acumulador no operando.

Com base nas instruções de um operando, um Analista escreveu o seguinte código:
load B
mult C
add D
store X
O código corresponde à operação:
O X = B* (C + D)
○ X = (B + C) * D
X = X + (B*C + D)
X = B*C + D + X
$\bigcirc X = (B^*C) + D$
(Concurso Instituto Federal de Educação, Ciência e Tecnologia do Rio de Janeiro (IF-RJ) - Técnico de Tecnologia da Informação - IF-RJ (2010)) As instruções Assembler de 2 e 3 operandos, que representam o comando X = X + Y, são
○ ADD X, Y e ADD X, Y, X.
○ ADD X, Y e ADD X, X, Y.
O ADD Y, X e ADD X, Y, X.
○ ADD Y, X e ADD X, X, Y.
○ ADD V X ∘ ADD 7 V X

elemen	rtos essenciais ao seu funcionamento:
	idade Lógica e Aritmética (ULA), unidade de memória, unidade de controle, unidade de entrada e idade de saída.
	mícroprocessador, monitor, teclado, internet e mouse.
0	memória RAM, placa mãe, fonte de alimentação.
	monitor de vídeo, mouse e teclado.
0	ULA, memóría RAM e HD.
endered registra	adores são memórias internas do processador, entre as quais se incluem o registrador de ços da memória (REM), que contém o endereço do dado a ser lido ou escrito na memória, e o idor de dados da memória (RDM), que contém o dado a ser escrito na memória, no caso de uma ão de escrita.
0	True
	False
central principa	/CNPQ - Analista em Ciências e Tecnologia Júnior - 2011) Um exemplo de hardware, a unidade de processamento (CPU), responsável por executar os programas armazenados na memória al, é composta por duas grandes subunidades: a unidade de controle (UC) e a unidade lógica e ica (ULA).
0	True
0	False

Sob o ponto de vista de organização de computadores, todo computador deve possuir os seguintes

(FCC - 2013 - MPE-SE - Técnico - Manutenção e Suporte de Equipamentos de Informática e Softwares) A maioria dos computadores digitais é baseada na arquitetura von Neumann e apresenta as características listadas abaixo. A única alternativa INCORRETA é:

É composto de três partes principais: a Unidade Central de Processamento – UCP, a memória e os dispositivos de E/S. Estas partes se encontram conectadas pelos barramentos. O funcionamento do computador se resume ao seguinte: a cada ciclo, o computador carrega instruções e dados da memória, instruções são executadas, seus resultados armazenados e a instrução seguinte é carregada.

Os dispositivos de E/S definem como o computador recebe informação do mundo exterior e como ele devolve informação para o mundo exterior. Teclados, mouses, scanners, microfones e câmeras são dispositivos comuns de entrada enquanto monitores e impressoras são dispositivos comuns de saída. Discos rígidos e placas de rede, que permitem conexões entre computadores, podem atuar como dispositivos tanto de entrada quanto de saída.

A Unidade de Controle – UC, componente da UCP, é responsável por buscar instruções e dados da memória, decodificar as instruções, alimentar a ULA com as entradas corretas de acordo com as instruções e enviar os resultados de volta à memória ou aos dispositivos de saída.

Um componente chave do sistema de controle da UCP é o registrador Program Counter – PC ou contador de programa, que mantém o endereço da instrução corrente e que, tipicamente, é incrementado cada vez que uma instrução é executada, a não ser que a própria instrução corrente indique onde se encontra a próxima instrução.

A Unidade Lógico-Aritmética – ULA, componente da Unidade de Controle – UC, é capaz de realizar apenas dois tipos de operações: operações aritméticas, como somas e subtrações, e operações booleanas, como comparações. Possuí importantes registradores como o Instruction Register – IR, ou registrador de instrução, que contém a instrução que está sendo executada no momento.

1 byte para o código de operação das instruções e 2 bytes para os campos de endereçamento de operando na memória. Com base nessas informações, pode-se concluir que o número máximo de instruções distintas possíveis e o número máximo de endereços de memória possíveis de serem gerados a partir do modo de endereçamento direto são, respectivamente, 8 e 512. 8 e 64K. 16 e 256. 256 e 512. 256 e 64K. (Cespe/TJ-SE - 2014 - Analista Judiciário - Engenharia Elétrica) Em uma arquitetura computacional, o tamanho da instrução, em bits, influencia diretamente o desenvolvimento da implementação e a organização dos bancos de registradores. True False Em uma instrução de máquina, presente em uma arquitetura de computador, o modo direto de endereçamento é aquele em que no campo operando da instrução está indicado o dado. campo operando da instrução está indicado o endereço de memória, onde se localiza o dado. campo operando da instrução está indicado o endereço de memória, onde se localiza o endereço do dado. ocódigo de operação da instrução está indicado o dado. código de operação da instrução está indicado o endereço de memória, onde se localiza endereço do dado.

(2013 - MPE-ES - Agente Especializado - Analista de Sistemas) Uma arquitetura hipotética de computador apresenta certo formato para suas instruções de maneira que estão disponíveis

podem ser das categorias CISC ou RISC. É correto afirmar que as instruções CISC têm tamanho padronizado e são executadas na mesma quantidade de tempo. cada instrução RISC pode demorar um tempo diferente para ser executada, pois não tem tamanho padronizado. as instruções usadas nos processadores da linha X86 são do tipo CISC. em computadores com processadores CISC o compílador é mais complexo que em computadores com processadores RISC. processadores CISC são mais rápidos que RISC, apesar de terem que executar mais instruções para se chegar ao mesmo resultado. (Prova de Concurso Defensoria Pública do Estado do Espírito Santo (DPE-RS) - Analista - Tecnologia da Informação - FCC (2017)) Considere um processador em cujo conjunto de instruções há instruções de três operandos. A instrução mult multiplica os dois primeiros operandos e armazena o resultado no terceiro operando e add soma os dois primeiros operandos e armazena o resultado no terceiro. Neste processador, o código que corresponde à operação X = (B * C) + D é: mult B, C, X add D, X, X mult B, C, B mult B, C, C add X, B, C mult B, C, C add D, B, X mult B, X, X add D, C, X mult B, C, C add D, X, B add B, C, X

(2016 - CREMESP - Analista de Suporte) Processadores são programados através de instruções, que

memória dentro do processador usados para armazenamento temporário de dados. Dentre registradores há o contador de programa que	os tipos de
armazena o endereço da próxíma ínstrução que será carregada na memóría.	
O possuí apenas um bit para indicar que uma situação particular ocorreu, como por exemplo, ove	rflow.
O funciona como uma pilha de instruções temporárias do tipo LIFO (Last In, First Out) para uso inter processador.	no do
 também é conhecido como cache de memória por fazer a intermediação entre a unidade de busca processador e a memória RAM. 	do
 envía pedidos ao processador para que pare a execução de um programa e atenda outro processo incondicionalmente. 	
(FADESP - 2017 - COSANPA - Técnico em Informática) Dentre os tipos de registradores esp presentes na CPU, aquele que armazena temporariamente os dados transferidos da memória para a CPU ou transferidos da CPU para a memória principal é o	
O PC.	
○ RDM.	
○ REM.	
○ RI.	

(FCC - 2018 - SEFAZ-GO - Auditor-Fiscal da Receita Estadual) Registradores são pequenas porções de

(2018 - Câmara de Belo Horizonte - MG - Analista de Tecnologia da Informação - Infraestrutura de Sistema) "Um hazard de pipeline ocorre quando o pipeline, ou alguma parte dele, precisa parar porque as condições não permitem a execução contínua. A parada do pipeline é conhecida como bolha de pipeline." Existem três tipos de hazards; assinale-os.
Recurso; dados; controle.
O Controle; endereço; dados.
O Desvío; repetição; endereço.
Endereço; ínstrução; recurso.
(2017 - DPE-RS - Analista - Infraestrutura e Redes) Em arquitetura de processadores, o Pipeline possibilita que a execução das instruções possa ser realizada mais rapidamente. Entretanto, esse aumento da velocidade de execução pode ocasionar o problema de conflito de acesso simultâneo à memória para buscar as instruções e realizar a escrita/leitura de operandos (dados). Uma das formas de solucionar esse problema é utilizar a
arquitetura Harward.
Redundância do estágio de execução do Pipelíne.
Memóría Cache L2.
O Duplicação do estágio de decodificação do Pipeline.
Memóría Cache L3.
(2013 - MPE-ES - Agente Especializado - Analista de Sistemas) Na implementação das arquiteturas de computadores, existe um conceito que divide a execução de cada instrução de máquina em partes, sendo que cada uma dessas partes é tratada por uma unidade específica do hardware. A esse conceito dá-se o nome de
O cache.
opipeline.
o striping.
O big endian.
hiperthreading.

(ENADE 2005) Apesar de todo o desenvolvimento, a construção de computadores e processadores continua, basicamente, seguindo a arquitetura clássica de von Neumann. As exceções a essa regra encontram-se em computadores de propósitos específicos e nos desenvolvidos em centros de pesquisa. Assinale a opção em que estão corretamente apresentadas características da operação básica de um processador clássico.

Instruções e dados estão em uma memória física única; um programa é constituído de uma seqüência de instruções de máquina; uma instrução é lida da memória de acordo com a ordem dessa seqüência e, quando é executada, passa-se, então, para a próxima instrução na seqüência.

Instruções e dados estão em memórias físicas distintas; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando o seu operando-destino necessita ser recalculado; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para o próximo operando a ser recalculado.

Instruções e dados estão em uma memória física única; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando todos os seus operandos-fonte estiverem prontos e disponíveis; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para a instrução seguinte que tiver todos seus operandos disponíveis.

Instruções e dados estão em memórias físicas distintas; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando todos os seus operandos-fonte estiverem prontos e disponíveis; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para a instrução seguinte que estiver com todos os seus operandos disponíveis.

Instruções e dados estão em memórias físicas distintas; um programa é constituído de uma seqüência de instruções de máquina; uma instrução é lida da memória de acordo com a ordem dessa seqüência e, quando é executada, passa-se, então, para a próxima instrução na seqüência.

(Companhia de Saneamento Básico de São Paulo - SP (SABESP/SP) 2012 - Analista de Gestão I - Área Sistemas).

Sobre os registradores, considere:

- I. São memórias de alta velocidade localizadas em um processador que guardam dados para uso imediato pelo processador.
- II. O tamanho dos registradores é determinado pelo número de bits sobre o qual o processador pode trabalhar de uma só vez.
- III. Armazenar instruções de processador em qualquer outro tipo mais lento de memória que não sejam os registradores seria ineficiente, porque o processador ficaria ocioso enquanto esperasse pelo acesso aos dados.
- IV. Cada arquitetura de processador fornece um número diferente de registradores, e cada registrador atende a uma finalidade diferente.

Está correto o que se afirma em

○ II, apenas.		
O I e III, apenas.		
○ II e III, apenas.		
O I, II e III, apenas.		
○ I, II, III e IV.		

(SUGEP - UFRPE - 2018 - UFRPE - Analista de Tecnologia da Informação - Suporte e Rede) A CPU (Unidade Central de Processamento, em português) é a parte de um computador que interpreta e executa as instruções de um programa (software). Ela é constituída basicamente de UC (Unidade de Controle), ULA (Unidade de Lógica e Aritmética) e Registradores. Sobre esse assunto, analise as proposições abaixo.

- 1) Os Registradores de Controle e Estado são utilizados por programadores de linguagem de máquina para otimizar as referências às memórias.
- 2) A UC gera sinais de controle externos ao processador para comandar a transferência de dados entre o processador e a memória, ou os módulos de E/S.
- 3) A conexão entre a CPU e a Memória Principal é realizada através de barramentos de dados, de

controle e de endereçamento.				
Está(ão) correta(s):				
1, apenas.				
2, apenas.				
○ 1 e 2, apenas.				
○ 2 e 3, apenas.				
○ 1, 2 e 3.				
(FGV - 2017 - IBGE - Analista Censitário - Análise de Sistemas - Suporte Operacional e de Tecnologia) O acesso a dados em registradores internos da Unidade Central de Processamento (UCP):				
o produz uma cópia do dado em memória ROM;				
○ não usa a memóría RAM;				
pode acarretar perda de precisão;				
é tão rápido quanto o acesso a dados em memória RAM;				
○ é maís lento que o acesso a dados em memóría RAM.				

)	OP1	OP2	
-			— ção, OP1 é o operando 1 e OP2 é o operando 2, sendo que OP1 Nessa arquitetura, o CO tem o tamanho (em bits) igual a:
0 12	2		
O 24	4		
O 4			
O 8			
O 16			
18 - SE mória d	EFAZ-GO - /		al da Receita Estadual) Registradores são pequenas porções de sados para armazenamento temporário de dados. Dentre os tipos ograma que
18 - SE mória d istrado	EFAZ-GO - A dentro do pr pres há o cor	rocessador u ntador de pro	sados para armazenamento temporário de dados. Dentre os tipos
18 - Si mória d istrado	EFAZ-GO - A dentro do pi ores há o coi nazena o end	rocessador u: ntador de pro ereço da próxí	sados para armazenamento temporário de dados. Dentre os tipos ograma que
18 - SE mória d istrado arr po funcio	EFAZ-GO - A dentro do pi pres há o coi nazena o end ssuí apenas u	rocessador us ntador de pro ereço da próxí m bit para indi	sados para armazenamento temporário de dados. Dentre os tipos ograma que ma ínstrução que será carregada na memóría.
18 - SE mória d istrado arr po funcio proces també	EFAZ-GO - A dentro do pr pres há o con mazena o end ssuí apenas u ma como uma ssador.	rocessador un ntador de pro ereço da próxío m bit para indi a pilha de instra do como cache	sados para armazenamento temporário de dados. Dentre os tipos ograma que ma instrução que será carregada na memória. icar que uma situação particular ocorreu, como por exemplo, overflow.

Um determinado computador possui uma arquitetura na qual o contador de instruções (CI) possui 16

(2017 - UFSBA - Analista de Tecnologia da Informação) Assinale a alternativa que NÃO apresenta característica das arquiteturas RISC.
Operações register-register
Modos de endereçamentos símples
O Uma instrução por cíclo
O Instruções de tamanho variável
Sobre a arquitetura RISC é correto afirmar o seguinte:
Em comparação com a CISC, RISC apresenta uma arquitetura com poucos registradores.
O uso de pípelíne é uma característica da RISC.
O Comumente, as instruções RISC consomem vários cíclos de clock.
O É comum, em uma arquitetura RISC, encontramos instruções de 32, 64, 128, 256 e 512 bytes no mesmo processador.
Muítas instruções RISC são executadas pelo microcódigo.
(2018 - UFRN - Engenheiro - Engenharia da Computação) A respeito das estratégias RISC e CISC, é correto afirmar que
a CISC investe no aumento do número de instruções por programa.
a CISC investe na redução do tempo por cíclo.
a RISC investe no aumento da complexidade das instruções.
a RISC ínveste na redução da quantidade e complexidade das instruções.

	de computação conhecido como RISC (Reduced Instruction Set Computing). É característica microprocessadores,
0	a disponibilidade de poucos registradores, sendo diversos deles de uso especializado.
	istrução necessitar de múltiplos cíclos de relógio para a execução, sendo que essa quantidade é pendente do tamanho da instrução.
0	a instrução possuir tamanho variável, que depende do modo de endereçamento utilizado.
me	tilização de microprogramação, sendo que as suas instruções são armazenadas em uma pequena mória que contém as microinstruções, ou os passos a serem realizados para a execução de cada trução.
0	o seu conjunto de instruções ser reduzido, com baixo nível de complexidade.
lógica (mais so	· Unilab - Analista de Tecnologia da Informação) Entre outros componentes, além da unidade e aritmética (ULA), da unidade de controle (UC), e dos registradores, os microprocessadores ofisticados têm uma unidade de ponto flutuante que permite a realização de cálculos mais exos do que a ULA, podendo até substituir totalmente as funções de processamento geral dessa e.
0	True
0	False
ela simp	pal vantagem do uso da microprogramação para implementar uma unidade de controle é que olifica o projeto, resultando em uma implementação mais barata e menos propensa a erros. Os ficadores e a unidade de sequenciamento lógico tem uma lógica muito complexa.
0	True
0	False

(2014 - SABESP - Engenheiro Mecatrônico) No mercado existem microprocessadores que seguem o

A unidade de controle desempenha as seguintes tarefas:				
faz com que o processador siga uma série de micro-operações na sequência correta (sequenciamento), com base no programa que está sendo executado				
☐ faz com que cada mícro-operação seja executada				
produz sinais de controle para a execução de micro-instruções				
☐ Busca e decodífica instruções				
realiza cálculos lógicos e aritméticos				
armazena instruções temporariamente				