ĐỀ CƯƠNG MÔN HỌC

CSC10009 - Hệ thống máy tính

1. THÔNG TIN CHUNG

Tên môn học (tiếng Việt): Hệ thống máy tính

Tên môn học (tiếng Anh): Computer System

Mã môn học: CSC10009

Thuộc khối kiến thức:

Số tín chỉ: 2

Số tiết lý thuyết: 30

Số tiết thực hành: 0

Số tiết tự học: Không giới hạn

Các môn học tiên quyết Nhập môn Công nghệ thông tin, Toán rời rạc, Nhập

môn lập trình

Các môn học trước

2. MÔ TẢ MÔN HỌC

Sau khi hoàn thành môn học, sinh viên nắm được kiến thức cơ bản về thành phần, cấu trúc, cách hoạt động của một hệ thống máy tính. Môn học cũng giúp sinh viên giải thích được các yếu tố ảnh hưởng đến việc thiết kế các thành phần phần cứng, phần mềm của một hệ thống máy tính, cải thiện hiệu năng các chương trình lập trình của sinh viên. Môn học cũng hướng đến việc đưa ra những định hướng để sinh viên có khả năng tiếp tục tìm hiểu về những xu thế mới của các hệ thống máy tính hiện đại

3. MỤC TIÊU MÔN HỌC

Sinh viên học xong môn học này có khả năng:



Mục tiêu	Mô tả (mức tổng quát)	CĐR của chương trình
G1	Sử dụng các thuật ngữ tiếng Anh chuyên ngành về công nghệ thông tin nói chung, hệ thống máy tính nói riêng	2.4.3, 2.4.5
G2	Mô tả tổ chức và hoạt động cơ bản của máy tính, bao gồm bộ xử lý, phân cấp hệ thống lưu trữ và thành phần nhập xuất	1.3.3
G3	Giải thích biểu diễn và phép toán nhị phân của số nguyên, số chấm động và một số loại dữ liệu khác trên máy tính	1.1.1, 1.2.2
G4	Xây dựng và minh họa mạch số ở mức luận lý (cổng luận lý) bằng công cụ mô phỏng	1.3.7, 1.1.3, 1.3.3, 5.1.1, 5.2.2
G5	Mô phỏng và giải thích quá trình thực thi các lệnh kiến trúc MIPS-32bit trên mạch xử lý mức luận lý. Qua đó, giải thích sự khác biệt về quan điểm thiết kế giữa kiến trúc tập lệnh RISC và CISC nói chung và giữa kiến trúc MIPS-32bit và x86-32bit nói riêng.	1.2.1, 1.3.3, 1.3.7, 2.1.1, 2.2.1, 2.2.4, 2.3.2

4. CHUẨN ĐẦU RA MÔN HỌC

Chuẩn	Mô tả (Mức chi tiết - hành động)	Mức độ (I/T/U)
đầu ra		
G1.1	Sử dụng thuật ngữ tiếng Anh chuyên ngành	T
G1.2	Giải thích các tài liệu tiếng Anh liên quan đến bài giảng	U
G2.1	Mô tả cấu trúc và nguyên lý hoạt động của các thành phần	I, T
	máy tính cá nhân, các chức năng quan trọng của CPU, hệ	
	thống bộ nhớ và các thiết bị nhập xuất	
G3.1	Giải thích biểu diễn nhị phân của số nguyên (không dấu,	I, T
	lượng dấu, bù 1, bù 2, bias), số chấm động (theo chuẩn IEEE)	
	và nguyên lý biểu diễn của một số loại dữ liệu khác như ký	
	tự, màu sắc,	
G3.2	Giải thích và thực hiện các phép toán cơ bản trên biểu diễn	I, T
	nhị phân của số nguyên bù 2 và số chấm động (theo chuẩn	
	IEEE)	



G4.1	Thiết kế, xây dựng và thử nghiệm bằng phần mềm mô phỏng	T, U
	một số mạch tổ hợp luận lý cơ bản và mô tả hoạt động cơ	
	bản của mạch tuần tự luận lý	
G5.1	Giải thích quan điểm thiết kế của kiến trúc MIPS-32bit	I, T
G5.2	Có khả năng dịch các cấu trúc cơ bản (lệnh tính toán, cấu	I, T, U
	trúc điều khiển, thủ tục, ngăn xếp,) của ngôn ngữ lập trình	
	thành hợp ngữ, mã máy MIPS-32bit và ngược lại. Từ đó, mô	
	tả quá trình chương trình được dịch và thực thi trên máy tính	
G5.3	Mô phỏng và giải thích quá trình thực thi các lệnh kiến trúc	I, T
	MIPS-32bit trên mạch xử lý mức luận lý	
G5.4	Giải thích sự khác biệt về quan điểm thiết kế giữa kiến trúc	
	tập lệnh RISC và CISC nói chung và giữa kiến trúc MIPS-	I, T
	32bit và x86-32bit nói riêng	

5. KÉ HOẠCH GIẢNG DẠY LÝ THUYẾT

STT	Tên chủ đề	Chuẩn đầu	Hoạt động dạy/	Hoạt động
		ra	Hoạt động học (gợi ý)	đánh giá
1	Tổng quan máy tính	G1.1, G1.2,	Chuẩn bị:	• LTCK
		G2.1	Xem trước bài	
			giảng	
			Hoạt động:	
			 Giảng dạy 	
			Thảo luận, hỏi đáp	
2	Biểu diễn dữ liệu trên máy	G1.1, G1.2,	Chuẩn bị:	• KTRA#1
	tính	G3.1, G3.2	 Xem trước bài 	• LTCK
			giảng (trực tuyến)	
			Hoạt động:	
			• Thảo luận, hỏi đáp	
			 Làm bài tập 	



3	Tổ chức và hoạt động của bộ	G1.1, G1.2,	Chuẩn bị:	• LTCK
	vi xử lý	G2.1	Xem trước bài	
			giảng	
			Hoạt động:	
			• Thảo luận, hỏi đáp	
4	Mạch số mức luận lý	G1.1, G1.2,	Chuẩn bị:	• KTRA#2
		G4.1	Xem trước bài	• LTCK
			giảng (trực tuyến)	
			Hoạt động:	
			• Thảo luận, hỏi đáp	
			Mô phỏng mạch	
			(bằng Logisim)	
			 Làm bài tập 	
5	Kiến trúc MIPS-32bit	G1.1, G1.2,	Chuẩn bị:	• KTRA#3
		G5.1, G5.2,	Xem trước bài	• LTCK
		G5.4	giảng (trực tuyến)	
			Hoạt động:	
			• Thảo luận, hỏi đáp	
			 Case study 	
			 Làm bài tập 	
6	Dịch và thực thi chương	G1.1, G1.2,	Chuẩn bị:	• LTCK
	trình trên máy tính	G5.2	Xem trước bài	
			giảng	
			Hoạt động:	
			 Minh họa về liên 	
			kết tĩnh/động	
			• Thảo luận, hỏi đáp	
7	Mạch xử lý MIPS-32bit cơ	G1.1, G1.2,	Chuẩn bị:	• LTCK
	bản	G5.1, G5.3		



			Xem trước bài	
			giảng	
			Hoạt động:	
			 Thảo luận, hỏi đáp 	
			 Mô phỏng việc xử 	
			lý các lệnh MIPS	
			bằng Procsim	
			 Làm bài tập 	
8	Kiến trúc x86-32bit so với	G1.1, G1.2,	Chuẩn bị:	• LTCK
	MIPS-32bit	G5.4	 Xem trước bài 	
	So sánh RISC với CISC		giảng (trực tuyến)	
			Hoạt động:	
			 Thảo luận, hỏi đáp 	
9	Hệ thống lưu trữ (bộ nhớ)	G1.1, G1.2,	Chuẩn bị:	• KTRA#4
		G2.1	 Xem trước bài 	• LTCK
			giảng (trực tuyến)	
			Hoạt động:	
			 Thảo luận, hỏi đáp 	
			 Làm bài tập 	
10	Hệ thống nhập xuất	G1.2, G1.2,	Chuẩn bị:	• LTCK
		G2.1	 Đọc tài liệu 	
			Hoạt động:	
			 Thảo luận, hỏi đáp 	
11	Ôn tập	G2.1, G3.1,	Hoạt động:	
		G3.2, G4.1,	 Thảo luận, hỏi đáp 	
		G5.1, G5.2,	 Làm bài tập 	
		G5.3, G5.4		



6. ĐÁNH GIÁ

Mã	Tên	Mô tả (gọi ý)	Các chuẩn đầu ra được đánh giá	Tỉ lệ (%)
KTRA	Kiểm tra tại lớp			40%
KTRA#1	Biểu diễn dữ liệu số trên	Chuyển đổi giữa các	G1.1, G1.2,	40 / (#TE) %
	máy tính	hệ cơ số (nhị phân,	G3.1, G3.2	
		thập phân, thập lục		
		phân).		
		Biểu diễn số nguyên,		
		số chấm động.		
		Tính toán trên số nguyên		
KTRA#2	Thiết kế mạch tổ hợp	Rút gọn hàm bool dùng	G1.1, G1.2,	40 / (#TE) %
		phương pháp đại số bool	G4.1	
		và bản đồ Karnaugh.		
		Thiết kế mạch theo hàm		
		đại số bool hoặc bảng		
		chân trị cho trước hoặc		
		theo yêu cầu		
KTRA#3	Kiến trúc MIPS	Đọc hiểu đoạn chương	G1.1, G1.2,	40 / (#TE) %
		trình hợp ngữ MIPS đơn	G5.1, G5.2,	
		giản.	G5.4	
		Dịch qua lại giữa đoạn		
		chương trình C đơn giản		
		và hợp ngữ MIPS		
KTRA#4	Bộ nhớ truy xuất nhanh	Tổ chức bộ nhớ cache	G1.1, G1.2,	40 / (#TE) %
	(cache)	theo kiểu direct-mapping,	G2.1	



		fully associative, set- associative. Truy xuất bộ nhớ cache		
LTCK	Thi lý thuyết cuối kỳ	Trắc nghiệm	G1.1, G1.2,	60%
			G2.1, G3.1,	
			G3.2, G4.1,	
			G5.1, G5.2,	
			G5.3, G5.4	

7. TÀI NGUYÊN MÔN HỌC

Giáo trình

- [1]. David A. Patterson, John L. Hennessy. (2020). *Computer Organization and Design MIPS Edition: The Hardware/Software Interface* (6th ed.). Oxford: Morgan Kaufmann.
- [2]. Randal E. Bryant, David R. O'Hallaron. (2016). *Computer systems : a programmer's perspective* (3rd ed.). Boston, Mass. ; London: Pearson.

Tài liệu tham khảo

- [1]. Nguyễn Minh Tuấn, 2007, Kiến trúc máy tính, ĐH KHTN TpHCM
- [2]. Paul A. Carter, 2019, PC Assembly Language
- [3]. W. Stallings, Prentice Hall, 2018. Computer Organization and Architecture: Design for performance (11th ed), NewYork: Pearson
- [4]. Patterson, David A., author. Asanović, Krste, contributor. (2019). *Computer Architecture: A Quantitative Approach* (6th ed.). Cambridge, MA: Morgan Kaufmann

Tài nguyên khác

- [1]. MARS
- [2]. Logisim
- [3]. Procsim
- [4]. Zoom
- [5]. Kahoot



9. CÁC QUY ĐỊNH CHUNG

- Sinh viên cần tuân thủ nghiêm túc các nội quy và quy định của Khoa và Trường.
- Sinh viên không được vắng quá 3 buổi trên tổng số các buổi học lý thuyết.
- Đối với bất kỳ sự gian lận nào trong quá trình làm bài tập hay bài thi, sinh viên phải chịu mọi hình thức kỷ luật của Khoa/Trường và bị 0 điểm cho môn học này.
- Sinh viên chuẩn bị bài, xem trước tài liệu theo quy định
- Sinh viên cần chủ động tương tác trong các môi trường thảo luận trực tuyến
- Tất cả các tài khoản trực tuyến đều phải được định danh bằng MSSV, sinh viên sử dụng MSSV và họ tên thật, hình avatar thật trong quá trình trực tuyến.
- Số lượng bài tập có thể tùy chỉnh theo ngữ cảnh lớp học