

Themengebiete und Fragen

Zahlendarstellung und Arithmetik:

- Wie lautet der Dezimal-Wert der folgenden Bitfolgen (MSB first), wenn diese interpretiert werden als:

	Stellenwert-Zahl	Vorzeichen-Betrags-Zahl	Zweier-Komplement-Z.
1001 0001			
0110 1111			

- Erweitern sie die Bitfolgen auf 12 Bit, ohne den Dezimalwert zu ändern, wenn diese interpretiert werden als:

	Stellenwert-Zahl	Vorzeichen-Betrags-Zahl	Zweier-Komplement-Z.
1001 0001			
0110 1111			

- Zahlen (Ganzahl-, Fixkomma- und Gleitkomma-) Eigenschaften, Umrechnungen, Arithmetik
- Geben sie das Blockschaltbild / Eigenschaften eines N Bit-Addierers vom Typ "XYZ" an und bezeichnen sie die Blöcke und Signale.

Minimalsystem, Bus, CPU, Steuerwerk:

- Minimalsystem (Architektur), CPU (Aufbau, Art), Steuerwerk:
Aufbau bzw. Blockschaltbild gegeben oder gesucht; kurze Beschreibung der Blöcke u. Signale.
- Bussystem:
Eigenschaften (Funktion, Art, Richtung, ...)

Speicher:

- Adressierung
 - externe Adressierung: vollständig / unvollständig
Gegeben:
 - * CPU mit 16-Adr. Leitungen
 - * 1 Speicherbaustein zu 1K-Byte (IC1 mit CS1)
 - * 2 Speicherbausteine zu 4K-Byte (IC2 mit CS2 und IC3 mit CS3)
 Gesucht:
 - Größe des Adressraumes der CPU ?
 - Anzahl der Adr. Ltg. von in IC1, IC2 und IC3 ?
 - Speicherbereiche (hexadezimal) 0 bis xx von IC1, IC2 und IC3 ?
 - Wie lautet ein CS-Dekoder (als Bool'sche Fkt. und Schaltung) für den Fall, dass die Startadresse von IC2 eindeutig bei 6000h und von IC3 eindeutig bei 2000h liegt
 - Wie lautet/lauten die Startadresse(n) von IC1 für einen Dekoder:
 $CS1 = (A14) \text{ AND } \text{NOT}(A13) \text{ AND } \text{NOT}(A12) \text{ AND } (A11) \text{ AND } \text{NOT}(A10)$
 - Wie sieht der Speicherbelegungsplan (Grafik) aus ?
- interne Adressierung:
Blockschaltbild, Ablauf, ...
- Adressräume
- Segmentverwaltung
mit Register, mit Tabelle
- Speicher
Aufgabe, Art, Richtung, Aufbau (RAM, ROM, ...)

Erweiterung Minimalsystem:

- Interrupt: Ablauf, Arten, ...
- DMA: ...
- Pipeline: ...

'Programmieren':

- Klassifizierung von Befehlen
- Unterprogrammaufruf
- Adressierung / Transportbefehle (Schema aus Vorlesung!)
- Assembler-Analyse (Stuktoogramm (Nasi-Schneider) ohne Assembler-Befehle oder stumpfe Übersetzung, Programmtext zwischen Anfang und Schluss; P0 entspricht Ergebnis)

```

; Beispiel 1
init:
    mov 20h, #5
    mov 21h, #7
    mov 22h, #4
    mov 23h, #3
    mov 24h, #2
    mov 25h, #8
    mov 26h, #6
    mov 27h, #9
    mov 28h, #1
    mov 29h, #0
; Anfang
init:
    mov R6, #10-1
label0:
    mov R0, #20h
    mov R1, #21h
    mov R7, 06 ;06 <=> R6
label1:
    clr C
    mov A, @R0
    subb A, @R1
    jc nTauschen
Tauschen:
    mov A, @R0
    xch A, @R1
    mov @R0, A
nTauschen:
    inc R0
    inc R1
    djnz R7, label1
    djnz R6, label0
; Schluss

; Beispiel 2
init:
    mov R0, #30h
; Anfang
    mov A, #6; Input
    call fakt
    mov P0, B; Output
; Schluss
;-----
fakt: ; Unterprogramm
    jnz weiter
abbruch:
    mov B, #1
    ret
weiter:
    inc R0
    mov @R0, A
    dec A
    call fakt
    mov A, @R0
    dec R0
    mul AB
    mov B, A
    ret

; Beispiel 3
; Anfang
    mov A, #6; Input
init:
    mov B, #1
    jz fertig
    mov R0, A
schleife:
    mov A, R0
    mul AB
    mov B, A
    djnz R0, schleife
fertig:
    mov P0, B; Output
; Schluss

; Beispiel 4
; Anfang
    mov A, #4; Input
init:
    mov R0, #0
    mov R1, #1
    nop
    cjne A, #0, marke1
    mov R1, #0
    jmp marke4
marke1:
    cjne A, #1, marke2
    jmp marke4
marke2:
    mov R7, A
marke3:
    mov A, R0
    add A, R1
    mov R6, A
    mov A, R1
    mov R0, A
    mov A, R6
    mov R1, A
    djnz R7, marke3
marke4:
    mov P0, R1; Output
; Schluss

```

u. v. m.

aus der Vorlesung

Die Aufstellung ist nicht vollständig und gibt keine Aussage über die Gewichtung oder die Verwendung der Themen in einer Klausur.