筑波大学卒業論文

COBAND 実験に使用する回折格子の設計に関する研究(仮)

髙橋 光太郎 物理学類

2019年2月

卒業論文

COBAND 実験に使用する回折格子の設計に関する研究(仮)

高橋 光太郎 物理学類

指導教員 武内 勇司 印

2005年より高エネルギー加速器研究機構(以下 KEK)を始めとする共同研究グループで SOI(Silicon On Insulator)技術を用いた次世代型ピクセル検出器の開発が行われている。 SOI 検出器は回路部と支持基板部のシリコン層間に SiO2 の絶縁層を埋め込むことにより、各々のトランジスタを分離することが可能である。この特徴から、(1) モノリシック型検出器、(2)SOI CMOS による読み出し処理回路、(3) 高比抵抗シリコンによる検出部の全空乏化が可能といった大きな利点をもち、中でも従来のピクセル検出器に比べピクセルの細密化による高い位置分解能などが見込まれる。

多くのメリットをもつ SOI ピクセル検出器だが、高エネルギー実験分野での実用化には 放射線の蓄積ダメージである Total Ionizing Dose (以下 TID) 効果による回路部の特性 変動が長らく課題とされてきた。しかし TID 効果は放射線に曝されることで酸化膜中に電荷が蓄積されることが原因のため、酸化膜中にシリコン層を埋め込む 2 層埋込酸化膜構造を導入することで膜中シリコン層に外部から電位を与え変動の補償を行うことを可能にした。

本研究は、高い放射線耐性をもつ SOI 検出器のうちピクセル回路部の電荷収集を担っていたストレージキャパシタを取り除くことで、より一層のピクセル細密化を実現した FPIX(Fine PIXel detector)2 についての評価を行った。まず同様の SOI 技術を用いた電荷積分型のピクセル検出器のうち旧型である INTPIX(INTegral PIXel detector)h2 との電荷収集効率の比較について報告する。また、2017 年 1 月 23 日から 2 月 7 日にかけてアメリカ・フェルミ国立加速器研究所で行われたビームテストの結果から FPIX2 の位置分解能依存性について述べる。

目 次

図目次

表目次