

作业05.

解: 1. 所有指令均已流出, 仅第一条 Load 指令执行完毕并将结果写到 CDB 上. 第二条已完成有效地址
第1条指令完成并写入结果时, Tomasulo 算法所用的各信息表内容: 计算, 正等待数据响应

指令	指令执行状态.		
	流出	执行	写结果
L.D F6, 34(R2)	✓	✓	✓
L.D F2, 45(R3)	✓	✓	
MUL.D F0, F2, F4	✓		
SUB.D F8, F2, F6	✓		
DIV.D F10, F0, F6	✓		
ADD.D F6, F8, F2	✓		

保留站内容.

保留站内容.							
名称	BUSY	Op	Vj	Vk	Qj	Qk	A.
Load 1	no.						
Load 2	yes.	L.D					
Add 1	yes	SUB.D		Mem[34+Regs[R2]]	Load 2.		45+Regs[R3]
Add 2	yes.	ADD.D			Add 1	Load 2.	
Add 3	no						
Mult 1	yes	MUL.D		Regs[F4]	Load 2		
Mult 2	yes	DIV.D		Mem[34+Regs[R2]]	Mult 1		

寄存器状态表.

寄存器状态.								
	F0	F2	F4	F6	F8	F10	...	F30
Qj	Mult 1	Load 2		Add 2	Add 1	Mult 2		



解: MUL.D指令准备写结果时各状态表的内容如下:

指令执行状态

指令	流出	执行	写结果
L.D F6, 34(F2)	✓	✓	✓
L.D F2, 45(F3)	✓	✓	✓
MUL.D F0, F2, F4	✓	✓	
SUB.D F8, F2, F6	✓	✓	✓
ADD.D F6, F8, F2			
DIV.D F10, F0, F6	✓		
ADD.D F6, F8, F2	✓	✓	✓

保留站内容:

		保留站						
名称	BUSY	OP	Vj	Vk	Qj	Qk	A	
Load 1	no							
Load 2	no							
Add 1	no							
Add 2	no							
Add 3	no							
Mult 1	yes	MUL.D	Mem[45+Regs[F3]]	Regs[F4]				
Mult 2	yes	DIV.D		Mem[34+Regs[F2]]	Mult 1			

寄存器状态表

域	寄存器状态							
	F0	F2	F4	F6	F8	F10	...	F30
Qi	Mult 1					Mult 2		

