

嵌入式系统

北京邮电大学计算机学院

戴志涛



北京郵電大學



ARM处理器体系结构概述

- >ARM公司与ARM处理器
- **▶ARM体系结构特征**
- ▶ARM体系结构版本
- >ARM处理器分类
- >ARM系列典型内核





ARM?

- >ARM:
 - □ARM公司
 - Advanced RISC Machines Holdings Limited
 - □1990年由英国剑桥的Acorn计算机有限公司、苹果 公司和处理器制造商VLSI公司合资成立的一家独立 的处理器公司
 - ≥ 1998年: ARM Holdings, 安谋控股
 - 図2017年后: ARM商标->Arm

Arm Trademarks

The information provided in this section applies to Arm's customers, partners, licensees, distributors, the media and any other third party. Arm may update these guidelines from time to time.

Arm's trademarks are among the company's most valuable intellectual property assets. They represent the highest standards of quality and excellence associated with Arm's products and services.

From 1 August 2017, Arm has a new look and feel. The business has a new corporate logo and it is now using the Arm word in sentence case instead of the ARM word in uppercase in text. We ask all of Arm's customers, partners, licensees and any other

third parties to use the Arm word in sentence case in text in all relevant materials. The only exception to this rule will be whe







ARM?

- >ARM:
 - □ARM公司
 - □ARM处理器及ARM体系结构
 - ≥ 1985年4月:全球第一款商业RISC处理器 ARM1的原型在英国剑桥的Acorn公司诞生





ARM系列嵌入式处理器

➢ARM公司:

- □专门设计高性能、廉价、低功耗的RISC处理器、 相关技术及软件
- □提供一系列内核、体系扩展、微处理器和系统芯 片方案
- □提供基于ARM架构的开发设计技术
- □适用于多种领域,如嵌入控制、消费/教育类多媒体、DSP和移动式应用等
- □20世纪90年代, ARM快速进入世界市场

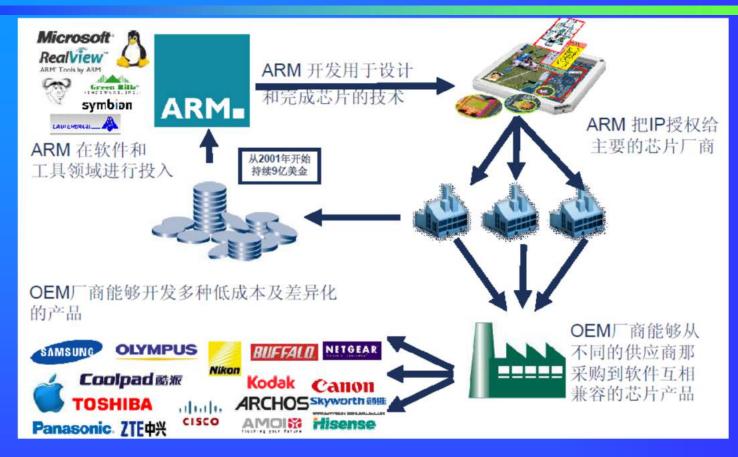




ARM Technology

- From processor and multimedia IP to software
 - Processor IP Design of the brain of the chip
 - ☐ Physical IP Design of the building blocks of the chip
 - 应逻辑IP、标准单元、嵌入式内存、接口IP和处理器优化包 (POP)
 - ⊠针对每个代工厂和处理技术进行了专门优化
 - ☐ Software development tools
 - □ System IP build ARM AMBA systems that are high performance, power efficient and reliable
 - ☐ Wireless IP ARM Cordio
 - ☐ Security on ARM
 - □ Graphics and Multimedia ARM Mali™
 - ☐ Internet of Things Solutions

ARM商业模式:知识产权(IP)授权



- ▶ 早期缺乏足够的资金的支持,不得不采用IP授权商业模式,以避开芯 片生产线的高昂成本
- ➤ 意外和众多半导体厂商构成合作关系,助力ARM体系结构具备特有的 — 低成本和充足的供货渠道等优势



ARM Partnership Model







ARM Powered Products

Samsung ML5100A







JVC "Pixstar" GC-X1





Alba Bush Internet TV

3Com 10/100 PCI NIC







Nintendo Gameboy Advance



Iomega HipZip



Ericsson R380



HP CapShare



Nokia 8810



Nokia Mediamaster







Psion Revo Plus







ARMI微处理器家族的特点

► 低功耗、低成本、高性能 □ RISC体系结构

- ⊠固定长度的指令格式
- ⊠指令归整、简单
- ⊠基本寻址方式有2~3种
- 应使用单周期指令。便于执行流水线操作
- ⊠大量使用寄存器

□ 高效的指令系统:

- ✓ ARM指令集: 32位
- ⊠Thumb指令集: 16位
 - □Thumb指令集为ARM指令集的功能子集
- □ 其他技术



ARM、Thumb和 Thumb-2指令



- ARM指令集
 - □ 为资源丰富、高性能计算系统而优化设计
 - □ 深度流水线处理器、更高时钟频率、更宽的内存总线(如32位)
- > 低端嵌入式计算系统的限制
 - □ 较低的时钟频率、较少的流水线级数
 - □ 成本因素——代码所占存储空间大小更为重要
- ▶ 1995: Thumb指令集
 - □ 修改了ARM指令集以适应低端嵌入式计算
 - □ 16位指令
 - □ 降低对内存容量的需求,也降低了性能
- ▶ 2003: Thumb-2指令集
 - ⊠ 增加了32位指令
 - ≥ 提升了速度,只需很小的内存额外开销





经典ARM指令集的特点

- ▶ 所有ARM指令均为32位等长指令字(32位版本)
- ▶ 大部分为单周期指令
- ▶ 所有指令都可以条件执行
- ➤ 采用 Load/Store 架构



Thumb指令集的特点

- 16-bits 指令集
 - □ 优化代码密度 (~65% of ARM)
 - □ 提高窄内存操作性能
 - □ ARM指令集的功能子集

ADDS r2,r2,#1

32-bits ARM 指令



ADD r2,#1

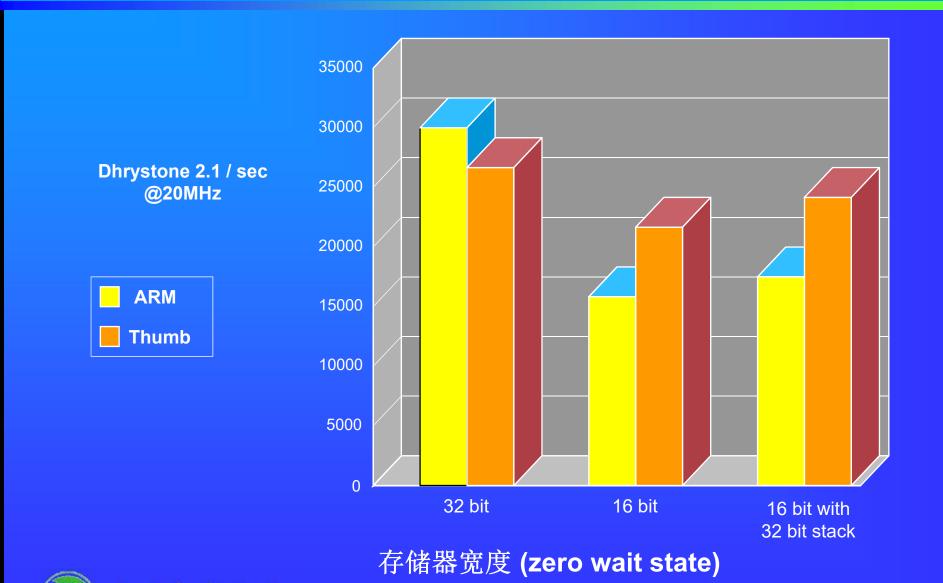
16-bits Thumb 指令



- □ 条件执行不可用
- □ 源和目的寄存器相同
- □ 只有低寄存器可用
- □ 常量大小受限制
- □ 内嵌的桶形移位器不可用



ARM / Thumb 性能分析







Jazelle Java加速故术

- ➤ Jazelle使得ARM cores能执行8-bit的Java字节码
 - □ 95%的字节码执行使用hardware(typical)

 - ☑ARM9EJ: 5.5 Caffeinemarks/MHz
 - □更高的性能
 - □ 增加的门电路<12K (ARM9EJ-S vs ARM9E-S)
- ➤ ARM JTEK (Java Technology Enabling Kit) 提供支持 代码

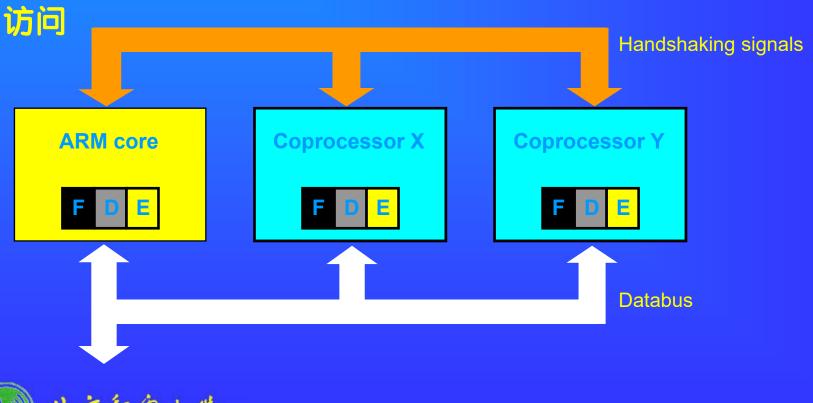






ARM的协处理器

- ▶ 多达16个,用唯一ID标识
- > 通过扩展指令集或提供配置寄存器扩展内核功能
- ➢ 可以通过协处理器接口与ARM内核相连
- ▶ 可以通过一组专门的、提供load/store类型接口的ARM指令

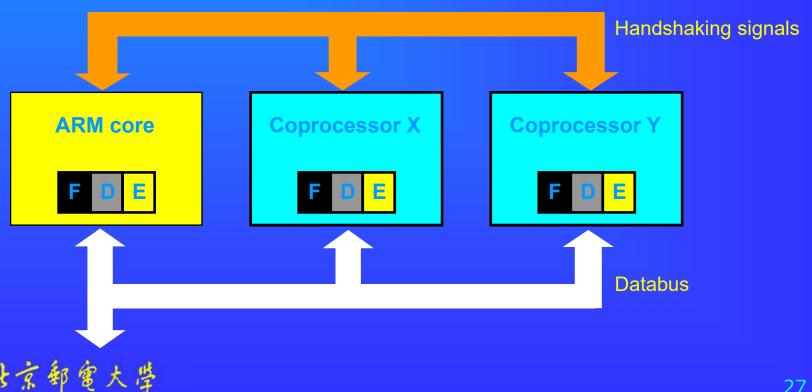






ARM的协处理器

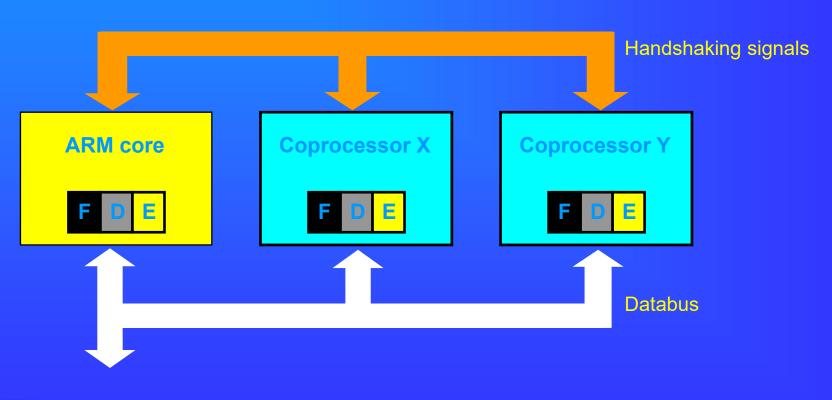
- 能通过提供一组专门的新指令来扩展指令集
 - 如果ARM流水线在译码阶段发现是协处理器指令,则送给相应的协处 理器处理
 - □ 若协处理器不存在/不理解该指令: 未定义指令异常
 - 网 可以用软件仿真协处理器 (未定义指令异常服务子程序)





ARM的协处理器

- ➢ 例: cp15系统控制协处理器(system control coprocessor)
 - □ 通过协处理器指令MCR和MRC提供具体的寄存器来配置和控制cache、MMU、保护系统、配置时钟模式







ARM体系结构的特点

- > 大的、统一的寄存器文件
- ► Load/Store架构:数据处理操作只针对寄存器的内容,而不直接对存储器进行操作
- > 通用和固定长度的指令字段,简化指令的译码
- > 简单的寻址方式
- > 使用地址自增和自减寻址方式、优化程序循环
- > 每条数据处理指令可在单周期内完成ALU运算和移位操作
 - □ 实现ALU和移位器的最大化利用
- > 多寄存器Load/Store指令实现最大数据吞吐量
- > 大多数指令可条件执行,实现最快速的代码执行
- ➢ 通过协处理器指令集来扩展ARM指令集
- ▶ 支持Thumb高密度压缩指令集



- ➤ ARM体系结构 (Architecture)
- ➤ ARM体系结构的指令集(Instruction Set)
- ➤ ARM的微体系结构 (Micro-architecture)
- ➤ ARM处理器内核 (Processor Core)
- ➤ ARM处理器(Processor)
- 基于ARM架构处理器的片上系统(SoC)



- ▶ ARM体系结构 (Architecture,架构)
 - □定义了"抽象机器"的行为特征
 - 区抽象机器被称为Processing Element
 - □简称PE
 - □处理器的功能规范,指示着遵从该规范的硬件如 何向其上的软件提供相应的功能
 - □规范处理器的指令集(指令系统)、寄存器集、 异常模型、内存模型以及调试、跟踪等功能特性
 - □ARMv1到ARMv8



- ➤ ARM体系结构的指令集(Instruction Set)
 - □ 每种处理器架构都定义了与其相符的指令集
 - □ ARM在其体系结构中定义了多种高效的指令集
 - 网 各种ARM 处理器内核可以执行的指令集不一定相同
- ➤ ARMv8架构之前的32位ARM体系结构指令集
 - □ARM指令集
 - □ Thumb指令集
 - □ Thumb-2指令集



- ►ARMv8架构之前的32位ARM体系结构指令集 □ARM指令集
 - ⊠指令长度固定为32位
 - 区在同等条件下指令的执行速度最快
 - 一届条指令占用较多的存储空间



- > ARMv8架构之前的32位ARM体系结构指令集
 - □ Thumb指令集
 - 网ARMv4T架构之后增加的16位长度的指令集
 - 区指令字编码更短,指令的功能也更简单
 - 较短的指令字编码提供整体更佳的编码密度。适合于存储系统数据总线宽度为8位或16位的应用系统
 - ☑指令集不完备,使用Thumb指令集的处理器可能会需 要在ARM指令集和Thumb指令集之间反复切换



- ➤ ARMv8架构之前的32位ARM体系结构指令集
 - □ Thumb指令集
 - □ Thumb-2指令集
 - 网ARMv6T2和ARMv7M体系结构定义
 - ☑Thumb指令集的功能扩展版本
 - ☑兼有ARM指令集和Thumb指令集的优势
 - ≥ 16位和32位混合指令集
 - □增加新的16位Thumb指令以改进程序的执行流程
 - □增加新的32位指令以实现ARM指令集专有的某些功能
 - □不再需要在ARM状态和Thumb状态之间反复切换
 - □更好地平衡代码性能和系统成本



- ➤ ARMv8架构之前的32位ARM体系结构指令集
 - □ ThumbEE (Thumb Execution Environment)
 /Thumb-2EE技术
 - 図在ARMv7-A和ARMv7-R体系结构中定义
 - 区专为诸如Java、C#、Perl和Python等语言优化
 - ☑让实时编译器输出更小的编译码却不会影响其性能
 - ≥ 指令在Thumb的基础上有少量增加和修改。被称为 ThumbEE指令集



▶ARMv8架构的64位指令集

- □重新命名了原有的指令集
- □A64指令集: 64位ARM体系结构执行状态下执行
- □A32指令集: 32位ARM体系结构执行状态下执行
- □T32指令集: 32位ARM体系结构执行状态下执行
 - ☑对应ARMv8架构之前的32位和16位长度混合的Thumb-2指令集



- ▶ARM的微体系结构 (Micro-architecture)
 - □体系结构(架构):定义抽象处理器的外部特征 ,未给出处理器如何设计及如何运行的信息
 - □微体系结构(微架构): 定义处理器的构造与设计,给出处理器如何工作的描述
 - □一般包括:
 - ⊠指令流水线 (Pipeline) 的组织与级数
 - **Cache的**大小与数量
 - **四每条指令的执行周期数**
 - ⊠架构中可选功能的实现等



- ▶ARM的微体系结构(Micro-architecture)
 - □微体系结构(微架构):定义处理器的构造与设计,构给出处理器如何工作的描述
 - □例: ARMv8-A体系结构
 - □ARM Cortex-A53**处**理器
 - >中高端电脑, 平板电脑, 机项盒, 数字电视
 - □华为海思TaiShan V110处理器
 - »服务器、高端个人计算机
 - ☑兼容ARMv8-A体系结构的软件不需做要任何 修改就能够在这两个处理器内核上运行
 - 二者的设计目标和应用场景完全不同



- ▶ARM处理器内核 (Processor Core)
 - □实现某种版本ARM指令体系结构、具有取指令和 执行指令功能的组件
 - □一般所说的运算器+控制器构成的CPU
 - □例: ARM7TDMI、ARM9TDMI、ARM9E-S等



- ➤ ARM处理器 (Processor)
 - □以ARM处理器内核为中心,集成存储管理单元(MMU)、中断控制器、浮点运算器、总线接口等 组件构成的处理单元
 - □例: ARM710T、ARM720T、ARM920T等
 - □ "处理器内核"和"处理器"经常被混合使用
 - ※单纯的处理器内核可以作为处理器使用



- ▶基于ARM架构处理器的片上系统(SoC)
 □ARM公司的授权方式
 - 区知识产权的使用权授权
 - □ 直接从ARM公司采购ARM已经设计好的完整处理 器设计方案
 - □ 没有多少可以自由发挥的空间
 - ⊠内核授权
 - □ 购买ARM公司设计好的处理器IP核,必要时对 Cache和输入/输出控制部件等进行修改,再增加 自身的外围部件
 - □ 基于ARM处理器的片上系统(SoC)

》例: 华为海思的鲲鹏916



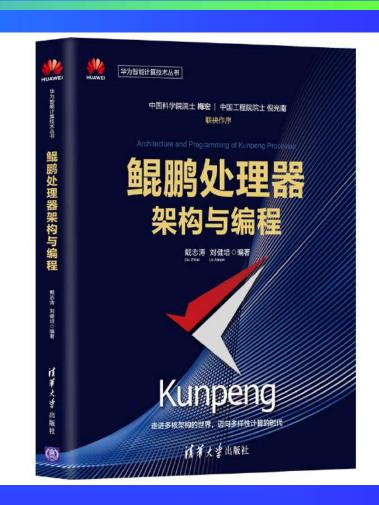
- ▶ 基于ARM架构处理器的片上系统(SoC)
 □ ARM公司的授权方式
 - 区知识产权的使用权授权
 - 区内核授权,基于ARM处理器的片上系统
 - ⊠架构/指令集授权:
 - □ 只采用ARM体系结构定义的指令集,自行设计处理器内核和处理器
 - □ "基于ARM架构处理器的片上系统"或"兼容 ARM指令集的处理器片上系统"
 - □例: 华为海思设计的鲲鹏920系列处理器
 - »片内集成了华为自研的兼容ARMv8.2指令 集的TaiShan V110处理器内核





銀鹏处理器架构与编程

- > 鲲鹏处理器架构与编程
 - □戴志涛, 刘健培 编著
 - □清华大学出版社
 - □书号: 978-7-302-
 - 56268-9
 - □出版地:北京
 - □出版时间: 2020.9



ARM处理器家族与ARM体系结构的对应关系

ARM微处理器核	体系结 构版本
ARM1	v1
ARM2	v2
ARM2As, ARM3	v2a
ARM6, ARM600, ARM610, ARM7, ARM700, ARM710	v3
StrongARM, ARM8, ARM810	v4
ARM7TDMI, ARM710T, ARM720T, ARM740T, ARM9TDMI, ARM920T, ARM940T	v4T
ARM9E-S, ARM10TDMI, ARM1020E	v5TE
ARM1136J(F)-S, ARM1176JZ(F)-S, ARM11 MPCore	v6
ARM1156T2(F)-S	v6T2
ARM Cortex-A, ARM Cortex-R, ARM Cortex-M	V7 V8





ARM处理器的分类

- ➤ ARM经典处理器 (Classic Processors)
- ▶ARM Cortex应用处理器
- ▶ARM Cortex嵌入式处理器
 - □ARM Cortex-R系列
 - □ARM Cortex-M系列
- >ARM专业处理器





ARMI处理器的分类

- ▶ ARM经典处理器 (Classic Processors)
 - □ ARM11及其之前发布的处理器的统称
 - ≥基于ARM v1、v2和v3架构的处理器已经被淘汰
 - ⊠从ARM7开始, ARM CPU内核被普遍认可和广泛使用
 - 区ARM7、ARM9和ARM11系列处理器应用较为广泛
 - □ 提供丰富的功能和卓越的性能,适用于成本敏感型解决方案,及希望在新应用中使用经过市场验证的技术的产品
 - □ 每年都有数十亿的发货量,确保设计者获得最广泛的生态系统和资源,最大限度地减少集成过程中出现的问题并缩短上市时间





ARMI处理器的分类

▶ ARM Cortex系列处理器

- □ 从ARMv7架构开始,ARM处理器的内核架构从单一结构 变为面向不同应用场景的三种结构
- □三大分工明确的子系列:
 - ☑ Cortex A (应用, Applications) 系列:面向复杂操作系统和用户应用的应用处理器
 - ☑ Cortex R(Real-time,实时)系列:针对实时处理和控制应用的嵌入式处理器
 - ☑ Cortex M Microcontroller, 溦控制器)系列: 对 溦控制器和低功耗应用优化的深嵌入式处理器





ARM处理器的分类

▶ ARM Cortex A应用处理器

- □面向复杂操作系统和用户应用
- □集成MMU以管理复杂操作系统的内存需求,支持虚地址
 - ☑能运行Linux、Android/Chrome、Windows
 CE/embedded等复杂操作系统,并支持复杂图形用
 户界面

□ 典型应用场景:

- ○○ 高性能智能手机、平板电脑、笔记本电脑、电子书阅读器、个人导航地图终端、数字电视、机顶盒和卫星接收器等移动终端类产品
- 図各类台式个人计算机和高性能服务器处理器





ARM处理器的分类

▶ ARM Cortex嵌入式处理器

- □着重在功耗敏感型应用中提供具有高确定性的实时性
- □ 通常运行实时操作系统和用户开发的应用程序代码
- □ 只需存储保护单元 (Memory Protection Unit, MPU),而不需要存储管理单元部件
- □ ARM Cortex-R系列
 - ☑面向深层嵌入式实时应用,追求低功耗、卓越性能及与现有平台高兼容性这三个特性之间的平衡
- □ ARM Cortex-M系列
 - ☑ 用于成本敏感型解决方案,主要针对溦控制器(单片机)领域
 - 既需要进行快速且具有高确定性的中断处理,又需超小尺寸和低功耗





ARM处理器的分类

> ARM专业处理器

- □ 不属于A、R和M三个类别的旨在满足特定市场需求的处理器
- □ 面向高安全性应用的SecurCore处理器
 - 図 在安全市场中用于手机SIM卡和证件应用
 - 集成了多种既可为用户提供卓越性能、又能检测和避免安全攻击的技术
 - 図 SIM卡、智能卡、高级支付系统、电子护照、电子票务和运输系统等
- □ 面向FPGA的FPGA处理器
 - 図 专门为适应与FPGA协同配合实现异构计算而优化
 - 应 在保持与传统ARM设备兼容的同时,向开发人员提供系统可编程性,使产品能快速上市
 - ☑ 适合需要灵活的硬件加速与可配置应用需求的场景





ARM经典处理器核命名法则

- ➣例: ARM7TDMI
 - □7: ARM7系列处理器核
 - □T: 内含16位压缩指令集Thumb
 - □ D: 支持片内Debug调试
 - □ M: 采用增强型乘法器 (Multiplier)
 - □ I: 内含嵌入式ICE宏单元
- ▶后缀:形式与功能
 - □-S: 可综合的软核Softcore
 - □-E: 具有DSP的功能
 - □-J:支持Jazelle Java加速技术,可直接执行Java字节码
 - 区比基于软件的Java虚拟机(JVM)高淂多的性能
 - ⊠与非Java加速核相比功耗降低80%





ARM处理器架构比较

架构版本	推出时间	数据/地址 位宽	特征	ARM处理器 名称	第三方设计的 处理器产品
ARM v1	1985	32/26	32位指令格式,16个32位整数寄存器(包括PC和SP) 仅有基本的数据处理指令(无乘除指令)	ARM1, 未商用	
ARM v2	1987	32/26	增加了乘法指令, 开始支持 <mark>协处理器</mark>	ARM2, ARM3 ARM2As	
ARM v3	1992	32/32	地址线扩展为32位,增加两种处理器模式, 支持存储器管理单元MMU	ARM6 系列 ARM7 系列	
ARM v4 ARM v4T	1996	32	增加半字加载/存储指令 V4T增加16位Thumb指令集	ARM7TDMI ARM9TDMI	S3C44B0 StrongARM S3C2410/2440
ARM v5 ARM v5TE ARM v5TEJ	1999	32	改进了ARM与Thumb的互操作,扩充DSP 指令, 支持向量浮点运算VFP20 提供Java字节码加速执行(Jazelle)	ARM7EJ ARM9E ARM9EJ ARM10E	XScale
ARM v6	2001	32	增加对Thumb-2指令集的支持,提供 SIMD 指令以支持多媒体信息处理	ARM11 系列	



ARM v7祭构

- > 发布于2004年,目前最流行的架构
- ▶ 超标量流水线,能够同时执行多条指令
- ▶ Thumb-2代码压缩技术
 - ■兼容Thumb
 - □ 比纯32位代码少使用31%的内存
 - □比Thumb技术性能提高38%
- **➢ NEON技术**
 - □ 将DSP和媒体处理能力提高近4倍
 - □ 对H.264和MP3等媒体编解码提供加速
 - □支持改良的浮点运算,满足3D图形和游戏应用需求





ARM处理器架构比较

架构版本	推出时间	数据/地址位宽	特征	ARM处理器 名称	第三方设计的 处理器产品
ARM v7M	2004	32	仅支持Thumb-2指令集的子集	Cortex M3/M4	STM32系列
ARM v6M	2004	32	指令数目少于ARM v7M,是ARM v7M的子集	Cortex M0/M0+/M1	
ARM v7R	2004	32	支持高级SIMD(NEON)技术 支持矢量浮点运算VFP30	Cortex R4/R5/R7	
ARM v7A	2004	32	配置32个64位寄存器 支持1TB物理地址空间 v7R支持存储保护,v7A支持虚拟 存储器	Cortex A5/A7/A8/A9 /A15/A17	
ARM v8A	2011	64/32	使用64位通用寄存器,支持64位 处理和扩展的虚拟寻址, 支持3 种指令集: ARM/Thumb/A64, 与ARM v7兼容,支持虚拟化	Cortex A53/A57	鲲鹏920系列



- ➤ 2011年11月,ARM公司发布首款支持64位指令集的新一代ARMv8处理器架构
- > 64位处理器架构
 - □ 向下兼容ARMv7架构
- ▶指令集特征
 - □ 支持ARMv7体系结构的32位A32指令集
 - 図 ARM 指令集
 - □ A64指令集:全新设计的64位指令集
 - ⊠ 执行64位指令时、支持32位指令集的部件并不工作
 - ≥ 保证处理器在低功耗状态下完成64位计算





- ▶两种执行状态(Execution State):
 - □AArch64执行状态:
 - 区支持A64指令集
 - ☑可以在64位寄存器中保存地址
 - ⊠允许指令使用64位寄存器进行计算
 - ☑支持64位通用寄存器、64位SP(堆栈指针)和 64位PC(程序计数器)
 - 区64位数据处理和扩展的虚拟地址





- ➤ 两种执行状态(Execution State):
 - □ AArch64执行状态
 - □ AArch32执行状态
 - ≥ 与ARMv7-A体系结构向后兼容
 - 反使用32位寄存器保存地址
 - 図用32位寄存器进行计算
 - 図支持T32指令集和A32指令集
 - □T32指令集: Thumb指令集, 32位和16位长度混合指令集
 - > 为设计人员提供了出色的代码密度
 - >降低对系统内存容量的要求
 - » 成本最小化





- ▶两种执行状态(Execution State):
 - □指令长度依然保持32位(4字节)
 - 区工作寄存器的位数不同
 - 区AArch64执行状态
 - □A64指令集则使用64位工作寄存器
 - □使用64位计算模式
 - 区AArch32执行状态
 - □A32指令集使用32位工作寄存器
 - ☑均支持SIMD (Single Instruction Multiple Data)和浮点运算指令





ARM处理器架构比较

	架构版本	推出	数据/地址	主要 特征	ARM 处 理器	第三方设计
	ZK T-310Z-Y-	年份	位宽		名称	的处理器
	ARM v8-A	2011	64/32	使用64位通用寄存器 支持64位处理和扩展的虚拟寻址 支持3种指令集: A64/A32/T32 与ARM v7兼容 支持虚拟化技术	Cortex A53/A57A72 /A73/A76 Neoverse N1	鲲鹏920系列 Mavell /Cavium ThunderX系列 苹果A×系列 亚马逊Gravito 富士通A64FXn
,	ARM v8-M	2015	32	单周期或低周期数执行、最小中断延迟、 支持无Cache执行 可选的安全扩展;改进的可选MPU模型 改进多处理支持;堆栈指针限制检查	Cortex M23/M33	
,	ARM v8-R	2016	32	支持2种32位指令集: A32和T32 支持受保护的存储系统架构 (Protected Memory System Architecture, PMSA) 支持虚拟化技术	Cortex-R52	



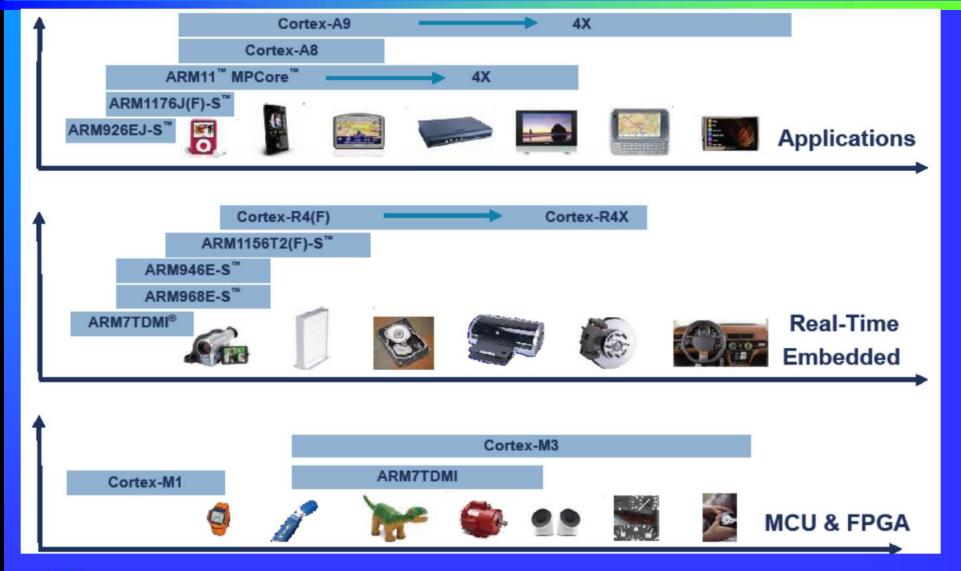
一个结构体系满足不同的应用需求

The same ARM architecture	Application Processor	Embedded RT Controller	Micro- controller
ARM Cortex ™ Family	Cortex A	Cortex R	Cortex M
1000 DMIPS ARM11™ Family	ARM1136J ARM1176JZ	ARM1156T2	
500 DMIPS ARM10™ Family	ARM1026E	ARM1026E	
300 DMIPS ARM9™ Family	ARM920T/ARM922T ARM926EJ	ARM946E	ARM966E ARM968E
150DMIPS ARM7™ Family	ARM720T	ARM7TDMI	ARM7TDMI





满足不同需求的ARMI处理器







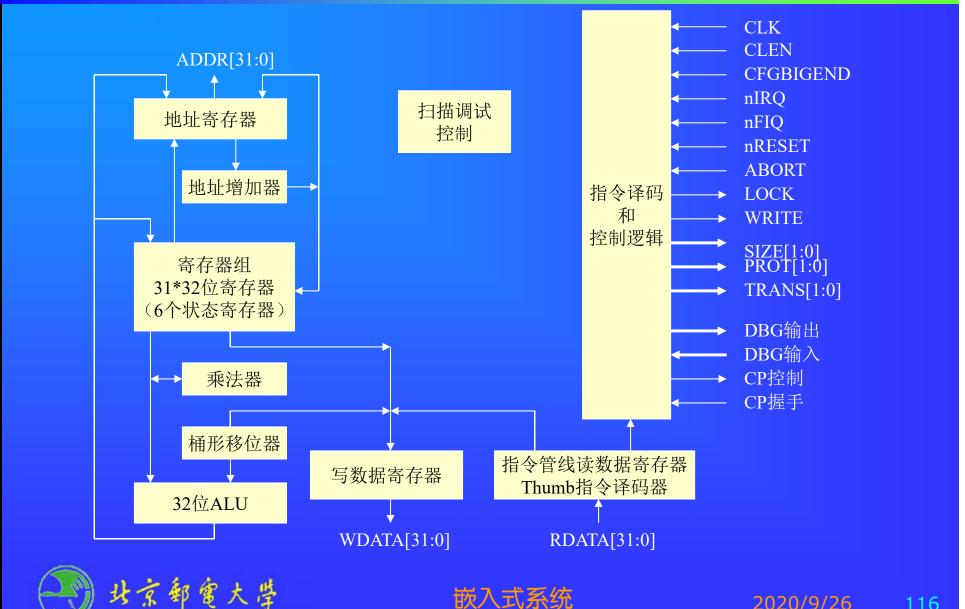
ARM系列典型内核

- >ARM7:
 - □小型、快速、低功耗、集成RISC内核
 - □广泛应用于多媒体和嵌入式设备





ARMI7TDMI模块框图





ARM系列典型內核

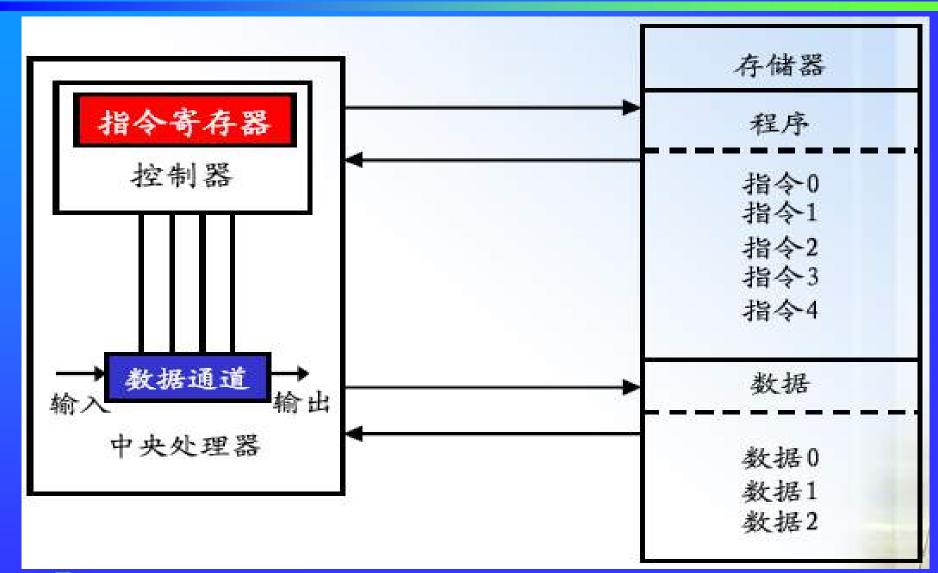
>ARM9

- □高性能、低功耗
- □支持数据Cache和指令Cache
- □主要应用:无线设备、仪器仪表、安全系统、机顶盒、高端打印机、数字照相机和数字摄像机等
- **DARM9TDMI:**
 - ☑ 同时配备Thumb扩展、 调试和 Harvard总线





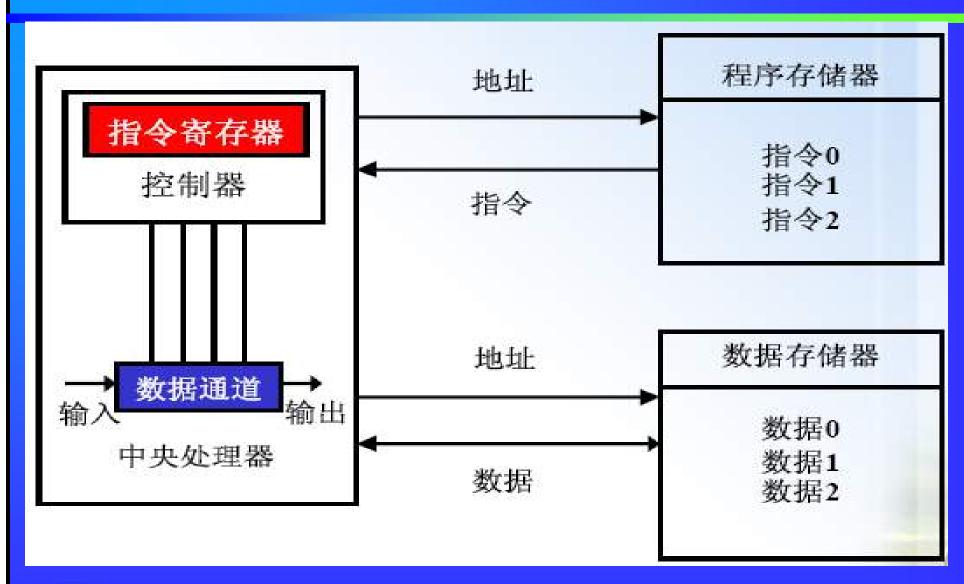
冯·诺依曼体系结构模型







哈佛体系结构





基于ARMI9处理器核的微处理器芯片

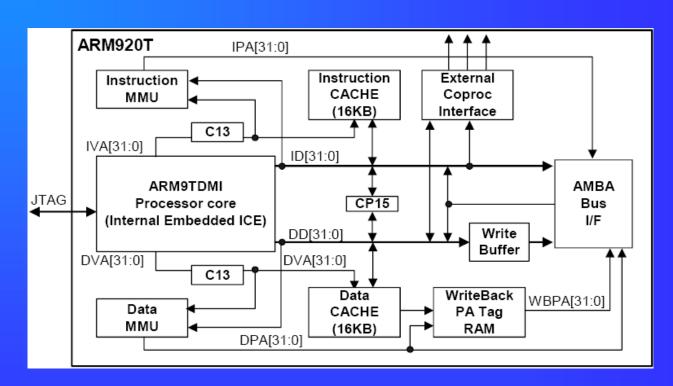
- ➤ 三星公司的S3C2410/S3C2416/S3C2440
- ➤ Atmel公司的AT91RM9200
- ▶ 恩智浦 (NXP) 公司的LPC2900
- ➤ Motorola/Freescale公司的MC9328
- ▶ Cirrus Logic公司的EP93XX系列





ARM Core Sample - ARM920T

- ARM920T = ARM9TDMI(core) + cache + MMU
 - ARM920T processor is a member of the ARM9TDMI family of general-purpose microprocessors
- T: Thumb
- D: 片上调试 (Debug)功能,允 许处理器响应调试 请求暂停
- ➤ M: 增强型乘法器 ,产生全64位结果
- ▶ I: 嵌入式ICE硬件 , 提供片上断点和 调试点支持



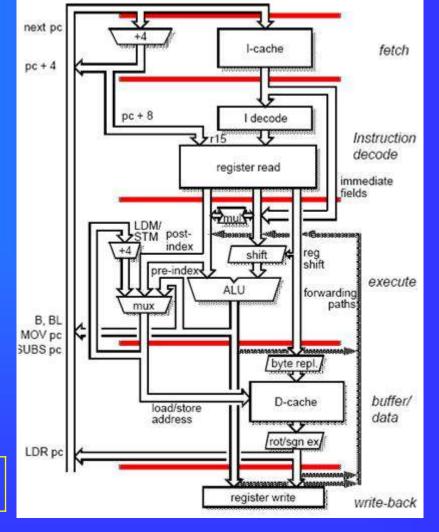




ARM9TDMI Organization

- The ARM9TDMI processor core is a Harvard architecture device implemented using a five-stage pipeline consisting of:
 - ☐ Fetch,
 - □ Decode,
 - ☐ Execute,
 - ☐ Memory,
 - ☐ and Write stages.

取指	Reg RShift/ALU	MEM	Reg W
	译码		50



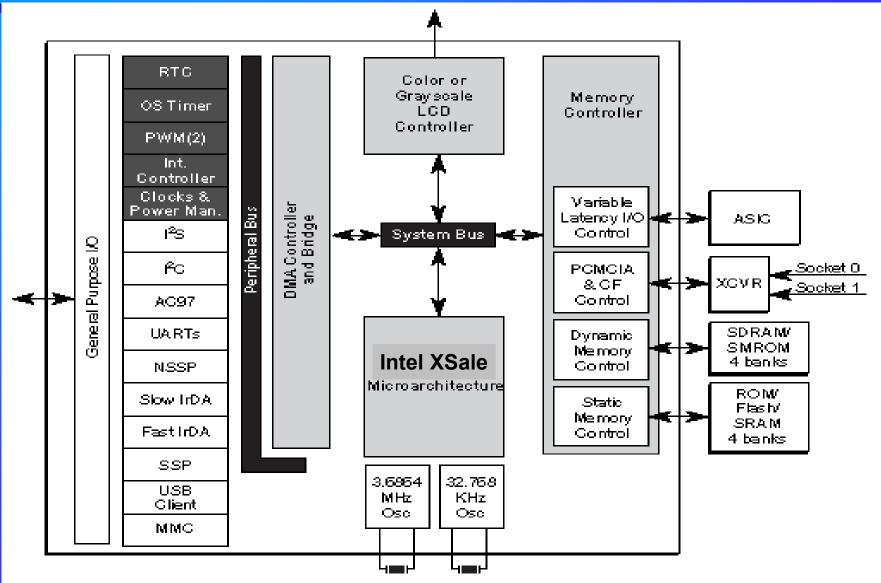


StrongARM和Xscale处理器微处理器系列

- ➤ Intel StrongARM
 - □ 采用ARM体系结构、高度集成的32位RISC微处理器
 - □融合了Intel公司的设计和处理技术,以及ARM体系结构的电源效率
 - □ 主要应用于便携式通讯产品和消费类电子产品,如高端手机和掌上电脑系列产品
- ➤ Intel/Marvell Xscale
 - □ StrongARM的升级产品,基于ARMv5TE体系结构
 - □全性能、高性价比、低功耗的处理器
 - □ 支持16位的Thumb指令和DSP指令集
 - □应用在数字移动电话、个人数字助理和网络产品等场合



Intel PXA255 Xscale Processor







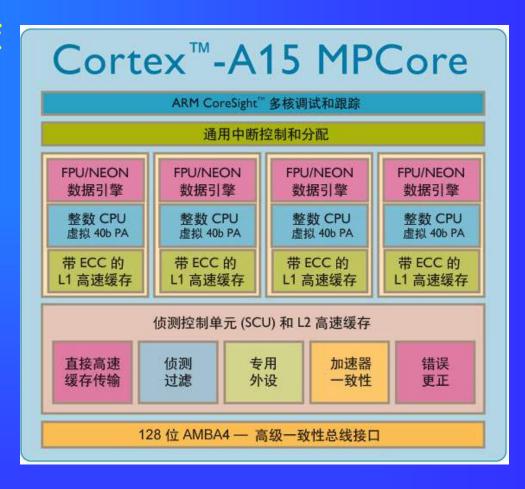
Marvell PXA320 Processor





ARM Cortex-A15 MPCore多核处理器

- > 2010年9月推出
- > ARMv7-A体系结构的多核 产品
- 运行主频最高可达2.5GHz
- > 40位物理地址可支持1T字 节的主存空间
- 在提供强大计算性能的同时保持低功耗特性
- > 支持单片1至4个处理器核
- 应用领域:移动计算、高端数字家电、无线基站和企业级基础设施产品等





ARM Cortex-A15 MPCore多核处理器

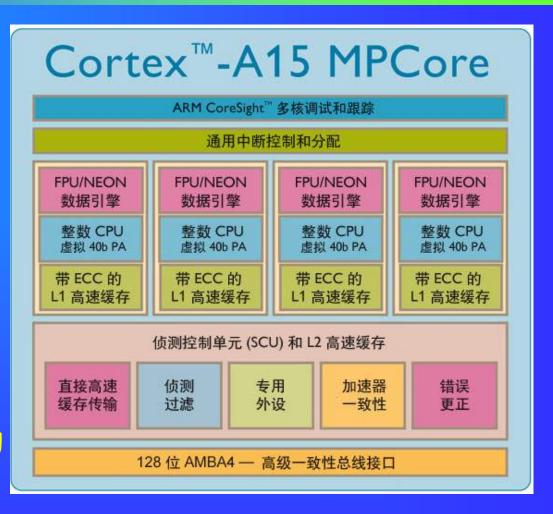
- 》超标量、可变长、乱序 执行流水线结构,指令 流水线为15至24级,其 中12级为按序执行,另 外3至12级为乱序执行
- ▶ 支持IEEE 754标准的向 量浮点运算单元(FPU)
- ▶ NEON媒体处理引擎,支持128位单指令流多数据流(SIMD)体系结构扩展技术,支持整数和浮点向量的SIMD运算





ARM Cortex-A15 MPCore多核处理器

- ➤ 每个处理器核内包含32K字 节的L1指令cache和32K字 节的L1数据cache
- ▶ 可配置的512KB至4MB的共 享L2 cache
- ▶ L1指令cache支持奇偶校验 功能
- ► L1数据cache和L2 cache支 持纠错编码(ECC)功能
- ▶ 集成三个独立的32表项全相 联L1 TLB, 分别用于取指令 、读数据和写数据
- ➤ 每个处理器内包含512表项的 4路组相联L2 TLB





本章重点

- ▶了解ARM体系结构、指令集与ARM处理 器等术语的概念与差异
- >对ARM体系结构有整体认知





本章结束

