 <small>ESCOLA SUPERIOR DE TECNOLOGIA E GESTÃO</small>	Tipo de Prova Exame Época Normal	Ano letivo 2016/2017	Data 14-06-2017
	Curso Licenciatura em Engenharia Informática	Hora 10:00	
	Unidade Curricular Sistemas Digitais e Arquitetura de Computadores	Duração 90 minutos	

#### Observações

O teste é sem consulta.  
 Pode ser utilizada máquina de calcular simples  
 Apresente todos os cálculos e justificações  
 Coloque o nome em todas as folhas (incluindo o enunciado)

**Nome:**

## Parte I (responda na folha do enunciado)

(Cada questão certa vale 1 valor. Cada questão errada desconta um terço da cotação da questão.)

1. A figura representa a tabela de verdade de:

- Um codificador com prioridade à entrada de maior peso
- Um decodificador com saídas ativas nível alto
- Um codificador com prioridade à entrada de menor peso
- Um decodificador com saídas ativas nível baixo

Entradas								Saídas		
E7	E6	E5	E4	E3	E2	E1	E0	S2	S1	S0
N.º de ordem das entradas								2ª	2ª	2ª
7	6	5	4	3	2	1	0			
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	1	0	1	0	0	0	1	0	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

2. Das afirmações seguintes referentes a circuito sequenciais indique a incorreta

- No Latch SR a combinação de entradas S=1 e R=1 leva a saída indefinida
- O Latch D síncrono garante que as entradas nunca podem ter o mesmo valor lógico em simultâneo
- Os flip-flops permitem "operações" de memorização
- Os Latches são sempre assíncronos


3. Quando é que ocorre overflow numa soma em complemento para dois? (assinale a opção correta)

- Apenas na soma de números negativos
- Quando os números a somar são do mesmo sinal e o resultado tem sinal contrário
- Sempre que há transporte
- Sempre que se somam mais de dois números

4. Assinale a afirmação incorreta:

- O Par de registos HL contém o endereço da pilha
- O Instruction Register (IR) contém a instrução que está a ser executada pelo processador
- A comunicação entre a unidade de processamento e a unidade de controlo é executada através dos bits de estado
- A comunicação entre a unidade de controlo e a unidade de processamento é executada através das palavras de controlo



 <small>ESCOLA SUPERIOR DE TECNOLOGIA E GESTÃO</small>	Tipo de Prova Exame Época Normal	Ano letivo 2016/2017	Data 14-06-2017
	Curso Licenciatura em Engenharia Informática	Hora 10:00	
	Unidade Curricular Sistemas Digitais e Arquitetura de Computadores	Duração 90 minutos	

5. Utilize o algoritmo de Booth para efetuar a multiplicação de  $1010_2$  por  $0111_2$ . (notação complemento para dois com 4 bits)

6. Indique e explique brevemente quais os possíveis métodos de substituição de blocos numa cache de mapeamento associativo.

7. Considere o seguinte programa escrito em Assembly com as instruções do z 8085 indicado na figura

Endereços	Programa em Assembly
*****	*****
1007H	LXI SP, 1FFFH
100AH	LXI D, 03E8H
100DH	LXI H, 1205H
1010H	MOV A, L
1011H	ADD E
1012H	CALL 1503H
*****	*****

Indique, justificando,

- o conteúdo do par de registos HL e do acumulador A após a execução da instrução ADD E
- o conteúdo do Program Counter (PC) após a execução da instrução CALL 1503H

8. Elabore um programa que coloque o valor C1H no registo D, leia o conteúdo da posição de memória 1010H utilizando o par HL como apontador de memória e faça uma chamada a uma rotina onde esse valor deve ser multiplicado por dois e somado ao registo D. Voltando ao programa principal deve-se guardar o resultado obtido anteriormente na posição 1020H e enviá-lo para o porto PORT2 cujo endereço é 02H. O SP deve ser inicializado com 2040H.