1.2、

南開大學
Nankai University

阿斯雅 2210737

1.2

(1) 通过流水线提高性能

(2) 通过冗余提高可靠性

(3) 通过预测提高性能

(4) 加速大概率事件

(5) 存储层次

(6) 通过并行提高性能

(7) 使用抽象简化设计

1.5、

1.5

(a) ∵ 每秒钟执行的指令数 = $\frac{时钟频率}{CPI}$

∴ $P_1 = \frac{3GHz}{1.5} = 2$. $P_2 = \frac{2.5GHz}{1} = 2.5$ $P_3 = \frac{4GHz}{2.2} \approx 1.8$

所以 P_2 处理器比较快.

(b) ∵ 时间 = $\frac{时钟周期数}{时钟频率}$ ∴ P_1 时钟周期数 $= 10 \times 3GHz$
$= 3 \times 10^{10}$(次)

Nankai University

P_2 时钟周期数 $= 10 \times 2.5GHz = 2.5 \times 10^{10}$(次)

P_3 时钟周期数 $= 10 \times 4GHz = 4 \times 10^{10}$(次)

∵ CPI = $\frac{时钟周期数}{指令数}$ ∴ P_1 指令数 $= \frac{3 \times 10^{10}}{1.5} = 2 \times 10^{10}$(次)

P_2 指令数 $= \frac{2.5 \times 10^{10}}{1} = 2.5 \times 10^{10}$(次)

P_3 指令数 $= \frac{4 \times 10^{10}}{2.2} \approx 1.8 \times 10^{10}$(次)

(c)

$$时间 = \frac{CPI \times 指令数}{时钟频率}$$

$$0.7\ 时间 = \frac{1.2\ CPI \times 指令数}{x\ 时钟频率}$$

算得 $x = \frac{1.2}{0.7} \approx 1.72$

所以时钟频率要变为原先的1.72倍

1.8、

Nankai University

1.8

(a) $CPI = \frac{时钟周期数}{指令数}$

A: 时钟周期数 $= \frac{1.1s}{1ns} = 1.1 \times 10^9$ (次)

$\therefore CPI(A) = \frac{1.1 \times 10^9}{1 \times 10^9} = 1.1$

B: 时钟周期数 $= \frac{1.5s}{1ns} = 1.5 \times 10^9$ (次)

$\therefore CPI(B) = \frac{1.5 \times 10^9}{1.2 \times 10^9} = 1.25$

(b) 执行时间$_A$ = 指令数$_A$ × CPI_A × 时钟周期$_A$

执行时间$_B$ = 指令数$_B$ × CPI_B × 时钟周期$_B$

∴ 指令数$_A$ × CPI_A × 时钟周期$_A$ = 指令数$_B$ × CPI_B × 时钟周期$_B$

$1 \times 10^9 \times 1.1 \times T_A = 1.2 \times 10^9 \times 1.25 \times T_B$

$T_A = 1.363 T_B$

∴ 编译器A 比 编译器B 慢了 0.363 倍

Nankai University

(c) 时间 = 指令数 × CPI × 时钟周期

∴ 新的编译器要用的时间为 $= 6 \times 10^8 \times 1.1 \times T$
$= 6.6 \times 10^8 \times T$

∴ 对于A的加速比为 $= \frac{1 \times 10^9 \times 1.1 \times T}{6.6 \times 10^8 T} = 1.67$

对于B的加速比为 $= \frac{1.2 \times 10^9 \times 1.25 \times T}{6.6 \times 10^8 T} = 2.27$

1.10、

1.10

1.10.1 当核为1时：

时间 = 指令数 × CPI × $\frac{1}{时钟频率}$

总时间 = 时间A + 时间B + 时间C

$= \frac{2.56\times10^9\times1}{2GHz} + \frac{1.28\times10^9\times12}{2GHz} + \frac{2.56\times10^8\times5}{2GHz}$

$= 9.6$ (秒)

当核为2时：

总时间 = 时间A + 时间B + 时间C

$= \frac{2.56\times10^9\times1}{2GHz\times0.7\times2} + \frac{1.28\times10^9\times12}{2GHz\times0.7\times2} + \frac{2.56\times10^8\times5}{2GHz} = 7.035$ (秒)

南开大学
Nankai University

相对于单核的加速比 = $\frac{9.6}{7.035} = 1.36$

当核为4时：

总时间 = 时间A + 时间B + 时间C

$= \frac{2.56\times10^9\times1}{2GHz\times0.7\times4} + \frac{1.28\times10^9\times12}{2GHz\times0.7\times4} + \frac{2.56\times10^8\times5}{2GHz}$

$= 3.842$ (秒)

相对于单核的加速比 = $\frac{9.6}{3.842} = 2.49$

当核为8时：

总时间 = 时间A + 时间B + 时间C

$= \frac{2.56\times10^9}{2GHz\times0.7\times8} + \frac{1.28\times10^9\times12}{2GHz\times0.7\times8} + \frac{2.56\times10^8\times5}{2GHz}$.

$= 2.24$ (秒)

相对于单核的加速比 = $\frac{9.6}{2.24} = 4.28$

1.10.2

因为程序要用的指令数不会改变，所以当CPI翻倍时，无论几核处理器，执行时间都会增长。

南開大學
Nankai University

1.10.3

解 根据题意，我们要使单核处理器和四核处理器使用的时间相等。

设：load/store 的 CPI 为 X

单核处理器所用的时间为 $= \dfrac{2.56\times10^9\times1 + 1.28\times10^9\times X + 2.56\times10^8\times5}{2GHz}$ ①

因为四核处理器 ~~时间和~~ CPI 不变 ⇒ 执行时间不变

$$= \frac{2.56\times10^9\times1}{2GHz\times0.7\times4} + \frac{1.28\times10^9\times12}{2GHz\times0.7\times4} + \frac{2.56\times10^8\times5}{2GHz}$$ ②

∴ 由①和②可得 ⇒ $\dfrac{2.56\times10^9}{0.7\times4} + \dfrac{1.28\times10^9\times12}{0.7\times4} = 2.56\times10^9 + 1.28\times10^9$

$$\frac{2.56}{2.8} + \frac{1.28\times12}{2.8} = 2.56 + 1.28X$$

可得 $X = 3$

∴ 单核的 load/store 指令的 CPI 应该降低 9，变为 3

1.13、

Nankai University

1.13

1.13.1.

$$总执行时间为 = \frac{CPI \times 指令数}{时钟频率}$$

$$\therefore t_{P_1} = \frac{0.9 \times 5 \times 10^9}{4GHz} = 1(秒) \qquad t_{P_2} = \frac{0.75 \times 1 \times 10^9}{3 GHz} = 0.25(秒)$$

可以看出来，即使 时钟频率($P_1 > P_2$)，但是 $t_{P_1} > t_{P_2}$.
所以，也要看指令的数量及CPI

1.13.2.

$$时间 = \frac{CPI \times 指令数}{时钟频率}$$

$$\therefore t(P_1) = \frac{0.9 \times 1 \times 10^9}{4 \times 10^9} = \cancel{0.2285}\ 0.225(秒)$$

$$指令数 = \frac{时间 \times 时钟频率}{CPI}$$

$$\therefore 指令数(P_2) = \frac{0.225 \times 3 \times 10^9}{0.75} = 0.9 \times 10^9$$

我们可以看出，虽然 指令数(P_1) > 指令数(P_2)，但 $t(P_1) = t(P_2)$.

南開大學
Nankai University

1.13.3

$\because Mips = \frac{时钟频率}{CPI \times 10^6}$

$\therefore Mips(P_1) = \frac{4 \times 10^9 Hz}{0.9 \times 10^6} = \frac{4 \times 10^4}{9}$

$Mips(P_2) = \frac{3 \times 10^9 Hz}{0.75 \times 10^6} = \frac{2}{5} \times 10^4 = \frac{4}{10} \times 10^4$

所以 $Mips(P_1) > Mips(P_2)$，但是通过第一题，我们可以得知 $t(P_1) > t(P_2)$

所以得出结论，Mips 高的处理器，性能不一定最高。

1.13.4

由(1)我们可得知，$t(P_1) = 1.125$（秒） $t(P_2) = 0.25$（秒）

浮点操作数$(P_1) = 5 \times 10^9 \times 0.4 = 2 \times 10^9$

浮点操作数$(P_2) = 1 \times 10^9 \times 0.4 = 4 \times 10^8$

$\therefore MFLOPS(P_1) = \frac{2 \times 10^9}{1.125 \times 10^6} \approx 1777.8$

$MFLOPS(P_2) = \frac{4 \times 10^8}{0.25 \times 10^6} = 1600$