Proyecto Evaluación Final 2022

INSPT | Materia: Electrónica Aplicada 1, docente a cargo: Oscar Maffei, alumno: Héctor Vergara Legajo N°150866

En este documento se encuentra el detalle teórico y práctico de la realización del proyecto de fin de cursada para la asignatura de Electrónica Aplicada 1, dictada por el profesor Oscar Maffei en el Instituto Nacional Superior del Profesorado Técnico (INSPT) de la Universidad Tecnológica Nacional (UTN).

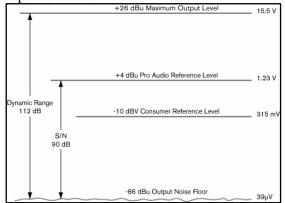
Objetivos

El objetivo es desarrollar un amplificador con salida "clase A-B" discreto realimentado.

Parámetros propuestos para el diseño

Hemos establecido los parámetros del circuito siguiendo las

normas profesionales:



Fuente: Rane - "Audio Specifications"

Siendo:

$\left[V_{in}\right]$ Tensión de entrada de señal:	1,23V
$\left[\mathbf{Z}_{in} ight]$ Impedancia de entrada mínima:	10ΚΩ
$[\mathbf{P}_{\mathrm{out}}]$ Potencia de salida:	1,5W
$[\mathbf{R}_{\mathbf{L}}]$ Impedancia de carga:	8Ω
[Vcc] Tensión de alimentación	+/-15V

Los materiales son propuestos por el alumno así como el circuito de aplicación.

Procedimiento de diseño

Tomaremos los parámetros propuestos como base para el cálculo de las etapas amplificadoras, de esta manera presentaremos un diagrama de la conexión de estas etapas, junto con sus características de voltaje, corriente e impedancias necesarias.

Cálculo de tensión [Vout] y corriente de salida [Iout]

Conociendo la potencia que nuestro equipo va a operar $[P_{out}]$ y la resistencia de carga $[R_L]$ podemos obtener la corriente de salida que debe proveer la etapa de salida:

$$Vout = \sqrt{2 \cdot Pout \cdot RL}$$

$$Vout = \sqrt{2 \cdot 1,5W \cdot 8\Omega}$$

$$Vout = 4,89V \sim 5V$$

$$Iout = \frac{Vout}{RL}$$

$$Iout = \frac{5V}{8\Omega}$$
$$Iout = 625mA$$

Cálculo de ganancia de tensión del circuito [AV]

Con los nuevos datos disponibles, podemos calcular la ganancia de tensión total del circuito:

$$AV = \frac{Vout}{Vin}$$

$$AV = \frac{5V}{1,23V}$$

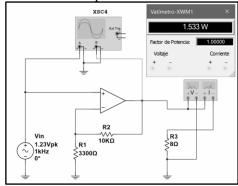
$$AV = 4$$

Expresados en decibelios:

$$AV = 20 \cdot log(4)$$
$$AV = 12.04dB$$

Diagrama del circuito general

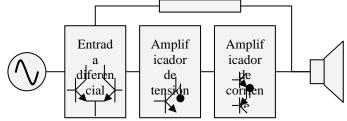
Con todos estos datos, proponemos realizar un amplificador operacional con una configuración de realimentación tensión-tensión, una entrada con la impedancia [Zin] mayor a $10 \mathrm{K}\Omega$, ganancia de tensión de al menos AV=4 una etapa de salida capaz de suministrar una corriente de $625 \mathrm{mA}$ para la carga RL, con una tensión de 5V de pico:



El diagrama representa un amplificador operacional ideal, con un lazo de realimentación formado por R1 y R2, que le dan la ganancia a partir de la fórmula:

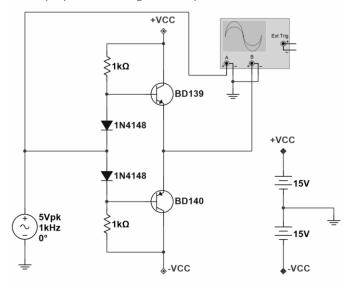
$$AV = 1 + \frac{R2}{R1} = 1 + \frac{10K}{3.3K} = 4,03$$

Diagrama de etapas del amplificador realimentado



Diseño de etapa de salida

Considerando que la etapa de salida tiene que ser de clase "AB", proponemos el siguiente esquema inicial:



Seleccionamos el par complementario de salida BD139-140 debido a sus características técnicas:

VCE MAX:	60 V
IC MAX:	1.5 A
HFE MIN:	25
DD.	12 5 W

Siendo un circuito básico de salida clase AB, los diodos y resistencias polarizan la base de cada transistor, compensando la caída de tensión base-emisor (Vbe) de cada transistor. Siendo que la corriente que circula por la malla de los diodos

$$I[polarización] = \frac{2 \cdot VCC - 2 \cdot VD}{1K\Omega + 1K\Omega} = \frac{2 \cdot 15V - 2 \cdot 0.7V}{2K\Omega}$$
$$= 14,3mA$$

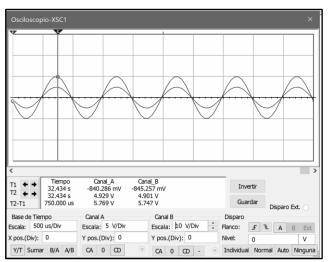
La caída de tensión en cada resistor es de:

$$VR = 14.3mA \cdot 1K\Omega = 14.3V$$

Asumiendo el punto medio del circuito en 0V, si los componentes son ideales, entonces es fácil calcular la tensión en la base de cada transistor como:

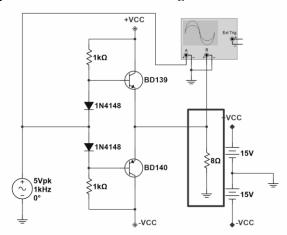
$$VB = VD$$

Compensando la caída de tensión de cada diodo base-emisor. Simulamos la respuesta para la tensión de salida deseada:

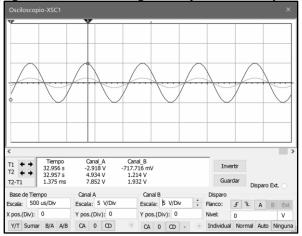


Como podemos ver en los cursores, la entrada y la salida tienen la misma amplitud de tensión, aunque se muestran en diferentes escalas para poder ver la forma de onda de ambas señales.

Amplitud de salida con circuito cargado



Agregamos el resistor de carga de 8Ω y veamos la respuesta:

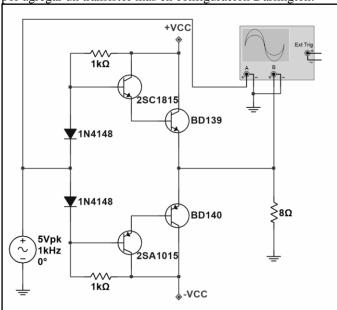


El resultado es que la tensión de salida bajó drásticamente, producto de la falta de corriente que puede suministrar la base, y de la baja ganancia de los transistores (**HFE**). Siendo la corriente de salida necesaria 625mA, la corriente necesaria en la base debe ser de al menos:

$$Ib = \frac{IC}{HFE} = \frac{625mA}{25} = 25mA$$

Que es incluso mayor a lo disponible en la malla de polarización de las tensiones de base.

Para solucionar esto, debemos incrementar la ganancia de corriente (HFE) de los transistores, y para ello podemos optar por agregar un transistor más en configuración Darlington:



Los transistores seleccionados para baja potencia son los complementarios 2SC1815 y 2SA1015, cuyas características técnicas son:

Vce MAX	50V
Ic MAX	150mA
HFE	70 - 700
DD	400mW

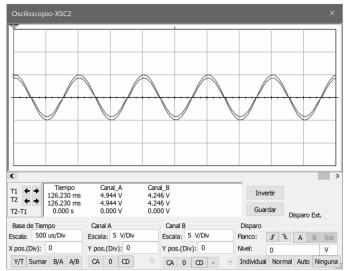
La configuración Darlington proporciona mayor ganancia de corriente, siendo el producto de los HFE de los transistores. Tomando como punto medio el HFE del 2SC1815 en 315, podemos decir que el HFE de cada par Darlington es de:

$$HFE = 25 \cdot 315 = 7875$$

Bajando drásticamente la corriente de Ib:

$$Ib = \frac{IC}{HFE} = \frac{625mA}{7875} = 79,36\mu A$$

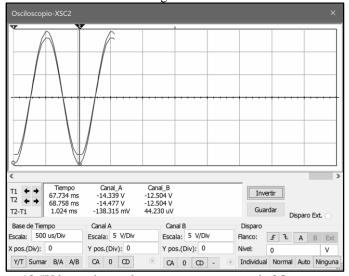
Si realizamos una nueva simulación, podemos ver la amplitud de salida:



Vemos como la amplitud con el circuito cargado ahora alcanza casi el mismo nivel que la entrada.

Máxima excursión de la salida

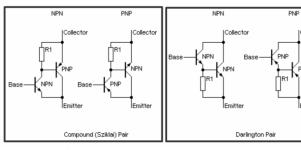
Con esta nueva mejora, ahora podemos ensayar el máximo nivel que puede alcanzar la señal sin distorsionar, y en la simulación encontramos el siguiente nivel



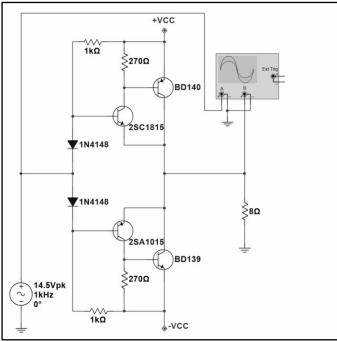
en 12,5Vdc comienza el recorte con una carga de 8Ω .

Par Sziklai

Para hacer las cosas más interesantes, proponemos para nuestro diseño reemplazar el par Darlington de salida, por otro par menos conocido, llamado Sziklai, o también conocido como "compound pair". Esta topología similar a Darlington tiene la siguiente configuración:



En nuestro diseño:



La resistencia de 270Ω polariza los transistores de salida con una pequeña corriente dada por la caída de tensión VBE en los transistores de salida sobre éste resistor.

La ganancia HFE de la configuración Sziklai está dada por las siguientes ecuaciones:

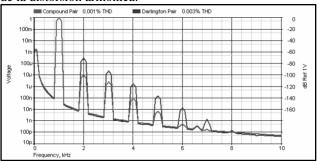
Sziklai Pair
$$\beta = \beta_{Q1} \times \beta_{Q2} + \beta_{Q1}$$

Darlington Pair
$$\beta = \beta_{Q1} \times \beta_{Q2} + \beta_{Q1} + \beta_{Q2}$$

Siendo el Darlington ligeramente mayor en ganancia, pero utilizando por convención para ambos casos:

$$\beta = \beta_{Q1} \times \beta_{Q2}$$

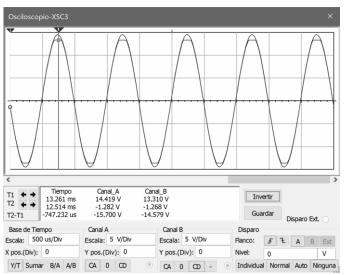
Una de las ventajas de utilizar el par Sziklai es la disminución de la distorsión armónica:



La respuesta de menor distorsión armónica en la imagen corresponde a la señal generada por un par Sziklai. Más información acerca del par Sziklai:

• [ESP] Compound Vs. Darlington

Respuesta de salida con par Sziklai

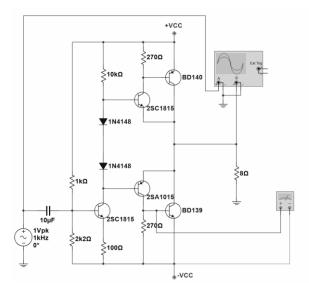


Con una señal de entrada de 14,5Vp la salida alcanza una amplitud de 13,3Vp, y a diferencia del par Darlington la señal tiene una distorsión simétrica.

Incorporando un excitador de tensión.

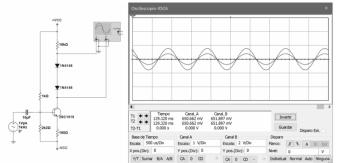
En este circuito, el acople de señal debe realizarse por medio de un capacitor conectado al nodo en donde se unen ambos diodos. Es un inconveniente el uso de condensadores de acople para la integración de un circuito y aunque en nuestro caso, el amplificador es discreto, también es recomendable utilizar la menor cantidad de condensadores posibles, sobre todo los electrolíticos, ya que tienen una vida útil mucho menor que los condensadores de otros materiales.

Para mejorar aún más nuestro diseño, vamos a incorporar un excitador de tensión, el cual nos provee de amplificación de tensión por medio de una etapa en "Emisor Común" con resistencia sin desacoplar:

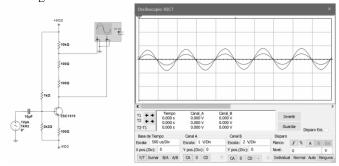


Este circuito basado en un diseño clásico, presente en el libro "Principios de electronica - 6ta edición" de Albert Paul Malvino, detallado en el capítulo 12, sección 7, explica que el divisor de tensión formado en la base por los resistores de $1K\Omega$ y $2,2K\Omega$ polarizan la base y fijan la corriente IC por medio del resistor de 100Ω en el emisor.

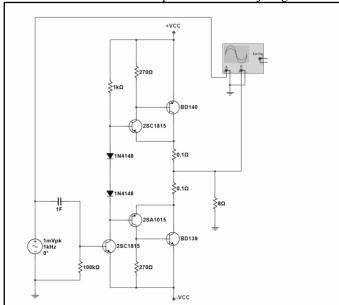
El equivalente para continua, pero sin los transistores de salida es:



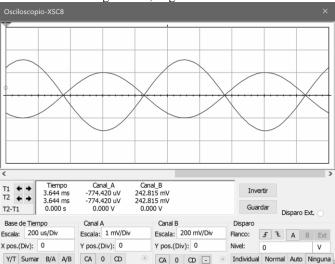
La forma de onda de la señal para cada salida tienen la misma amplitud y fase, debido a que una vez que los diodos se polarizan, la resistencia interna para la señal de cada uno de ello es de menos de 100Ω . El circuito equivalente para señal es el siguiente:



La ganancia para este circuito queda determinada por la relación entre las resistencias de colector y emisor y al ser un seguidor de emisor, el mejor resultado lo encontraremos al desacoplar la señal en el emisor, pero como dijimos, tenemos que tratar de evitar los condensadores, es por ello que vamos a eliminar el resistor de emisor para tener una mejora ganancia:

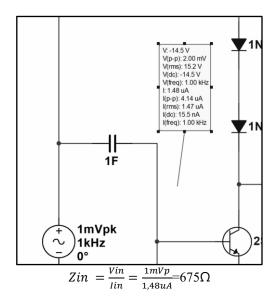


Ahora en esta configuración, la ganancia aumenta:



Con solo 1 mV tenemos 200 mV de salida de pico, pero la polarización cambia, y debido a esto la ganancia depende del HFE del transistor, además, el punto de trabajo hace que la señal recorte con muy baja tensión.

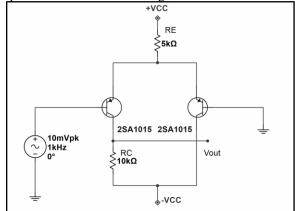
La impedancia de entrada de esta etapa la podemos obtener con a partir del cálculo del cociente entre la tensión y la corriente en la entrada de la etapa:



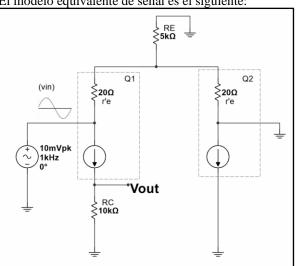
Diseño de entrada diferencial

Para el par diferencial, seleccionamos dos transistores PNP, y

el esquema inicial teórico es el siguiente:



El modelo equivalente de señal es el siguiente:



... En donde r'e es la resistencia equivalente para señal del emisor de cada transistor, que puede calcularse como:

$$r'e = \frac{25mV}{IC}$$

Siendo que IC es casi igual al IE de cada transistor, podemos calcular a IC a partir de IRE. Tomando la malla desde VCC hasta la base de alguno de los transistores, podemos calcular IRE como:

$$IRE = \frac{VCC - VBE}{RE} = \frac{15V - 0.7V}{5K\Omega} = 2.86mA$$

Y como:

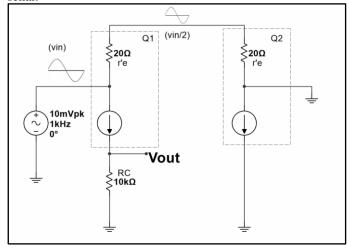
$$IRE \approx 2 \cdot IC$$

 $IC \approx 1.43mA$

Para el calculo de *r'e*, cada transistor:

$$r'e = \frac{25mV}{1,43mA} = 17,48\Omega \approx 20\Omega$$

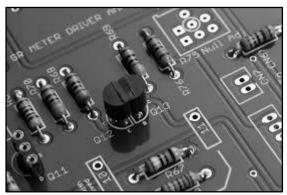
Si analizamos el circuito equivalente para la señal, el voltaje de la señal de entrada Vin genera una corriente entre las bases de los dos transistores y por ello aparece una tensión en el emisor de ambas equivalente a la mitad de la tensión vin. Esto se debe al divisor de tensión que generan los resistores r'e de cada transistor, que además al ser mucho más pequeños que RE, permiten eliminarlo del esquema equivalente para señal:



Para que esto se cumpla, ambos transistores deben estar apareados, es decir, que tengan las mismas características de ganancia y constructivas, de lo contrario, un desbalance aquí genera distorsiones y comportamientos no deseados en la transferencia del circuito. Inclusive el desbalance térmico de cada semiconductor genera diferencias en el HFE de cada uno y es por ello que deben tomarse todas las precauciones posibles.

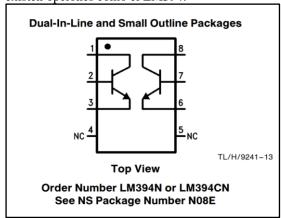
Algunas soluciones pueden ser:

Colocar los transistores lo más próximos posibles el uno del otro:



Antiguamente se colocaban frente a frente...

 Utilizar transistores apareados en un mismo chip: existen opciones como el LM394:



Cálculo de la tensión de salida y ganancia

La tensión de salida Vout se obtiene del producto entre:

$$Vout = ic \cdot RC$$

Pero no disponemos de ic que es la corriente por colector -de la señal-

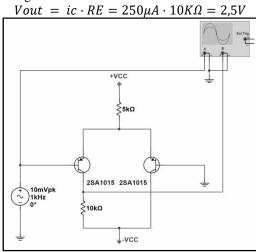
Para obtenerla, podemos calcular la corriente ie, como:

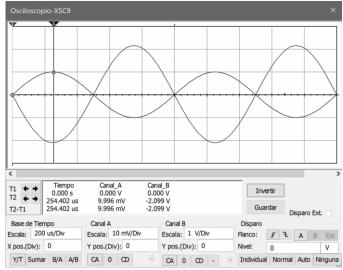
$$ie = \frac{vin}{2 \cdot r'e} = \frac{10mV}{2 \cdot 20\Omega} = 250\mu A$$

Entonces:

$$ic \approx ie = 250 \mu A$$

Y por consiguiente:





Como vemos en la medición, la salida tiene una amplitud de -2Vp con una entrada de 9,9 mVp, recordemos que estamos utilizando cálculos aproximados que también dependen de la ganancia de cada transistor.

La ganancia total del circuito queda entonces fijada por la ecuación:

$$AV = \frac{2,5Vp}{10mVp} = 250$$

La ganancia obtenida a partir de las mediciones es de:

$$AV = \frac{2Vp}{10mVp} = 200$$

Otra forma de calcular la ganancia del circuito, es con la ecuación:

$$AV = \frac{RC}{2 \cdot r'e} = \frac{10K\Omega}{2 \cdot 20\Omega} = 250$$

(Esta última ecuación está extraída del libro "Principios de electronica - 6ta edición" de Albert Paul Malvino, detallado en el capítulo 17, sección 11)

Impedancia de entrada

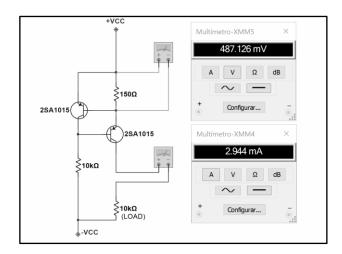
Siendo que la señal de entrada tiene los dos resistores *r'e* en serie para encontrarse con la masa, la ecuación correspondiente para el cálculo de la impedancia queda determinada como:

$$Zin = 2 \cdot \beta \cdot r'e = 2 \cdot 315 \cdot 20\Omega = 12600\Omega = 12,6K\Omega$$

Cumpliendo con los requerimientos establecidos para este diseño.

Mejoras en la entrada diferencial

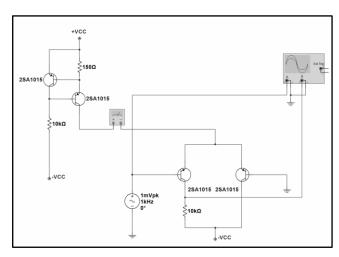
Para aumentar la estabilidad del circuito, vamos a incorporar una fuente de corriente que estabilice la corriente presente en el emisor de los transistores de entrada. Para ello vamos a utilizar el siguiente circuito:



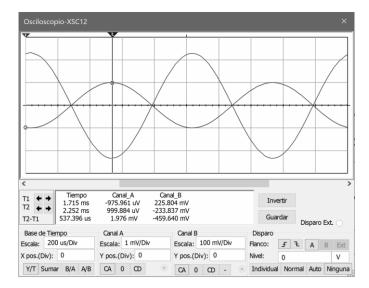
La corriente está fijada por el resistor de 150Ω y la tensión base-emisor del transistor izquierdo. Así es que la corriente que fluye por el resistor de carga de $10 \mathrm{K}\Omega$ está determinada por el cociente:

$$IR_{load} = \frac{VBE}{150\Omega} = \frac{490mV}{150\Omega} = 3,26mA$$

Si lo implementamos en nuestro par diferencial:

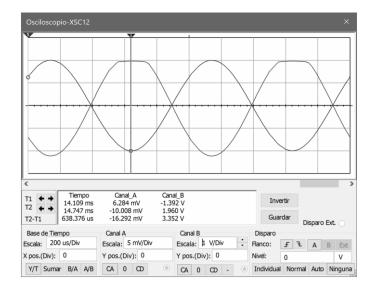


La señal resultante será:



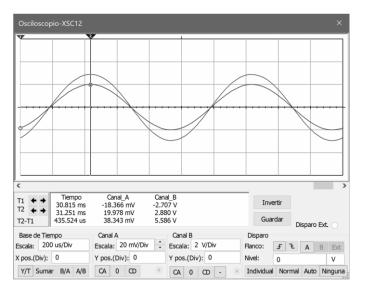
Con una entrada de 1mV y una salida de 225 mV la ganancia de nuestra etapa es de 255.

Analicemos cual es la máxima amplitud que nuestro diferencial puede entregar sin distorsión:



La máxima amplitud registrada es de 1,9Vp. Para que nuestro amplificador pueda manejar señales más grandes, vamos a ajustar el valor de la corriente de emisor,

cambiando el valor del resistor de 150Ω , aumentando su valor para disminuir la corriente, ya que a menor corriente, mayor será *r'e*. Éste es el resultado para una corriente de 1.8mA:

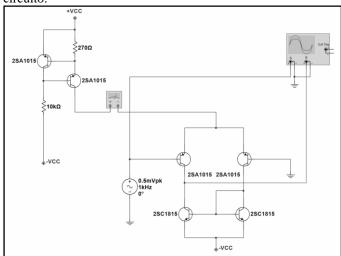


Con una señal de entrada de 20mV tenemos 2,8V de salida sin distorsión, la ganancia ha disminuido a 140, pero ganamos mayor amplitud.

Carga activa para el par diferencial

Otra mejora que incorporaremos es una carga activa para el par diferencial de entrada.

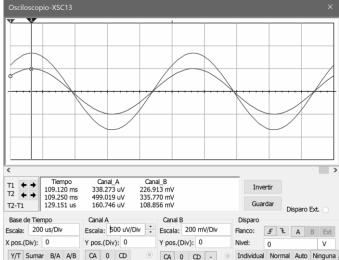
circuito:



La carga activa presenta una alta impedancia para la señal, lo cual produce una alta ganancia para el circuito, recordemos que:

$$AV = \frac{RC}{2 \cdot r'e}$$

Ahora RC no existe, tenemos nuestros transistores como una fuente de corriente en espejo conectados en los colectores de nuestros transistores, la señal resultante es:



Con una señal de 500µV de pico tenemos una señal de 335,7mV de salida, lo que implica una ganancia de: $AV = \frac{335,7mV}{500\mu V} = 670$

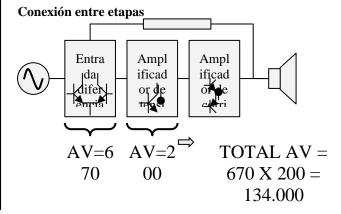
$$AV = \frac{335,7mV}{500\mu V} = 670$$

Si la ganancia sin carga activa era de 140, significa que la ganancia a aumentado en un 478% y la resistencia de colector para alterna Rc:

$$AV = \frac{Rc}{2 \cdot r'e}$$

$$Rc = AV \cdot 2 \cdot r'e$$

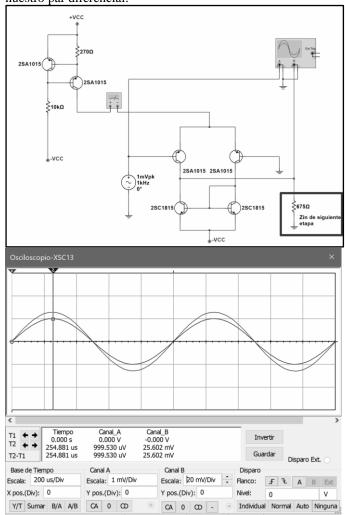
$$Rc = 670 \cdot 2 \cdot 27\Omega = 38.180\Omega$$



La ganancia total de tensión para señal es entonces el producto entre las ganancias de cada etapa, dando como resultado que el AV para señal sea de 134.000.

El problema de la adaptación de impedancias impedancia

El cálculo estimado anteriormente solo aplica si la la impedancia de entrada de la etapa amplificadora de tensión no representa una carga considerable para el par diferencial, y según nuestras mediciones anteriores, la Zin de dicha etapa era de 675Ω lo que produce una fuerte atenuación a la salida de nuestro par diferencial:



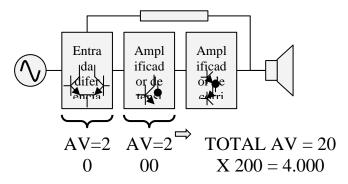
Como vemos, la ganancia ha caído desde 670 a tan solo 25, debido a que la carga que presenta la impedancia de entrada de la siguiente etapa queda en paralelo con la Rc del par diferencial de entrada, reduciendo su ganancia.

Con esta nueva consideración, la ganancia total del circuito a lazo abierto es:

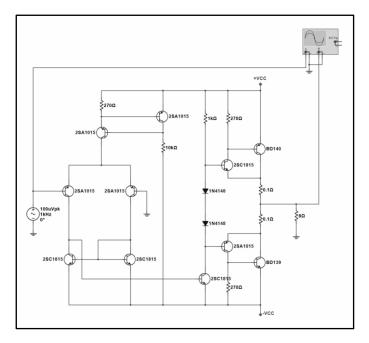
$$AV = 20 \cdot 200 = 4000$$

Suficientes para satisfacer las necesidades de nuestro diseño. Una mejora para éste, sería aumentar la impedancia de entrada de la etapa amplificadora de tensión, de manera que la ganancia de la etapa diferencial no caiga, pero lo dejaremos para otra oportunidad.

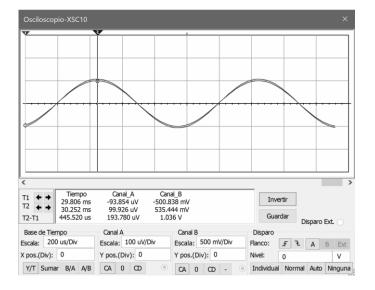
Entonces nuestro diagrama en bloques queda conformado de la siguiente manera:



Circuito acoplado



El circuito acoplado sin realimentar presenta la siguiente respuesta alimentado con una señal de $100\mu V$ de pico en la entrada:



Siendo que la salida obtenida es de 500 mV, la ganancia a lazo abierto es de:

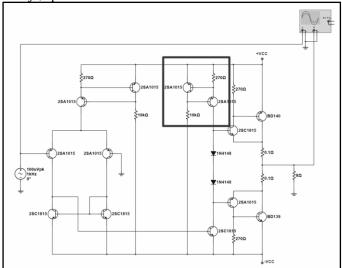
$$AV = \frac{500mV}{100\mu V} = 5000$$

1000 veces más de lo calculado anteriormente. Esta diferencia es producto de las aproximaciones que realizamos a lo largo del diseño.

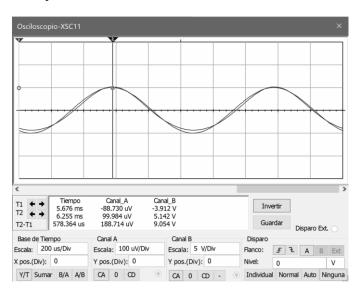
Carga activa en el amplificador de voltaje

Como un detalle final, antes de aplicar realimentación a nuestro diseño, vamos a colocar una fuente de corriente adicional como carga activa para nuestro amplificador de

voltaje, aprovechando el diseño anterior:



La respuesta del circuito resultante:



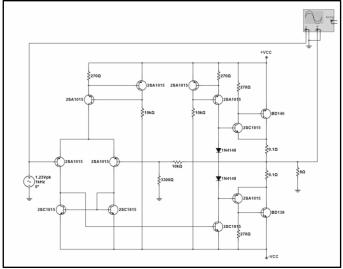
La ganancia se dispara, debido a que la resistencia de colector para alterna es grande, la amplitud de la señal de salida es ahora de 5V con una entrada de $100\mu V$, lo que nos deja una ganancia de:

$$AV = \frac{5V}{100\mu V} = 50.000$$

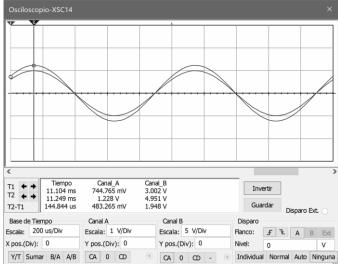
También se puede apreciar que a ese nivel de entrada se produce cierta alinealidad, pero vamos a mejorarla con la realimentación negativa.

Aplicando realimentación negativa

Siguiendo con nuestro diseño planteado, vamos a aplicar realimentación negativa tensión-tensión:

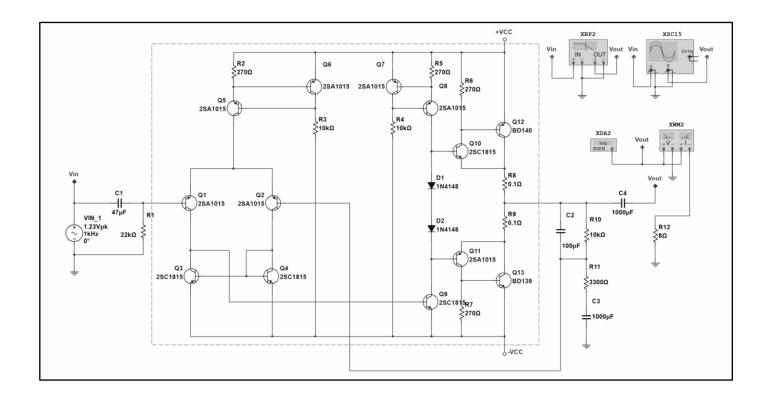


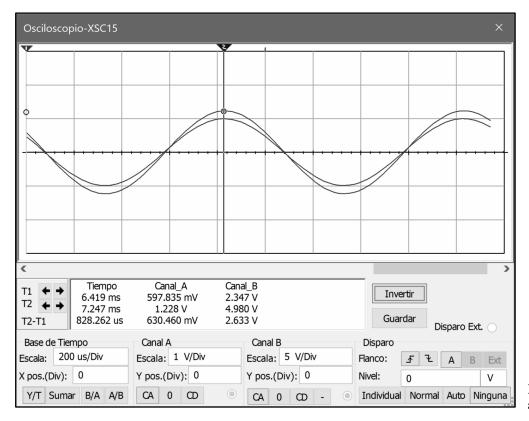
Ahora con el nivel de señal de +4dBu en la entrada, una carga de 8Ω y una ganancia AV=4, la respuesta es:



La amplitud de salida es de 5V y la linealidad del circuito es excelente.

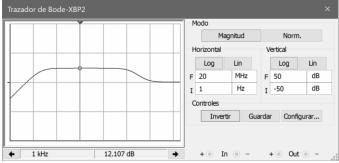
Circuito completo con capacitores de acople y desacople



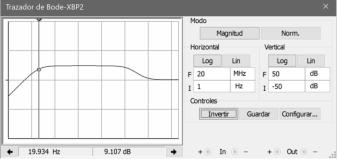


Mediciones adicionales

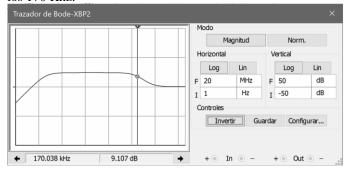
Respuesta en frecuencia



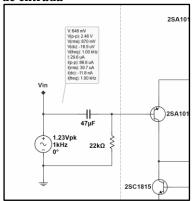
La señal se mantiene plana en todo el ancho de banda audible, la frecuencia de corte inferior se ubica en los 20Hz:



Mientras que la frecuencia de corte superior se encuentra en los 170 Khz:



Impedancia de entrada

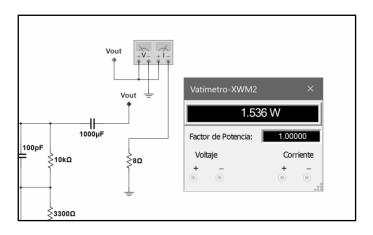


La impedancia de entrada la obtenemos por medio de las mediciones en el circuito:

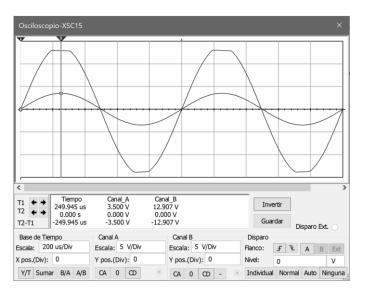
$$Zin = \frac{Vpp}{Ipp} = \frac{2.46V}{86\mu A} = 28,4K\Omega$$

Incluso superior a lo requerido por el diseño. Para ajustar el valor de la impedancia de entrada, solo debemos variar el resistor de $22K\Omega$ que referencian la entrada.

Potencia de salida

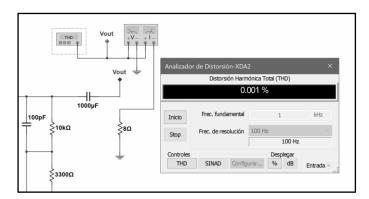


Máxima amplitud para una carga de 8Ω



La señal de máxima alcanza los 13V de pico, pero esto implica una corriente de 1,6A circulando por los transistores de salida, que soportan solo 1,5A como máximo con disipador, por lo tanto, una mejora a nuestro circuito podría ser el remplazo de los transistores de salida por un par que soporten mayor corriente, como lo son los TIP41 y TIP42

Distorsión armónica [THD]



La distorsión armónica medida se obtuvo con la señal en su máxima amplitud sin distorsionar (12,89 Vp)

Listado de materiales (BOM)

Resistores

R1	22KΩ
R2,R5,R6,R7	270Ω
R3,R4,R10	10KΩ
R8,R9	$0,1\Omega$
R11	3,3ΚΩ
RL	8Ω
Capacitores	

C1	47uF
C2	100pF
C3,C4	1000µF

Transistores

Q1,Q2, Q5, Q6,Q8,Q11	2SA1015	
Q3,Q4,Q9,Q10	2SC1815	
Q12	BD140	
Q13	BD139	

Diodos

D1, D2 1N4148 aumentando la impedancia de entrada de la segunda etapa, pero esto podría requerir el uso de capacitores adicionales. Por otro lado, la potencia de salida máxima podría incrementarse si reemplazamos el par complementario de salida por dos transistores de tipo TIP41 y TIP42, de esta manera podrían manejar mayores niveles de corriente. Resultó ser un excelente diseño para manejo de señales de audio a nivel profesional, incluso este circuito podría manejar transformadores de salida para balancear la señal.

Bibliografía

- "Principios de electrónica" sexta edición, Albert Paul Malvino
- Apuntes de clase de Electrónica aplicada 1 INSPT.
- Elliott Sound Products → Power Amplifier Design Guidelines.
- Elliott Sound Products → <u>Using Current Sources</u>, Sinks & Mirrors In Audio.
- Apuntes de Electrónica Aplicada 1 UTN facultad regional de Haedo: "Unidad 7, Amplificador Diferencial"
- [ESP] Compound Vs. Darlington
- Rane "Audio Specifications"

Conclusiones

El circuito ha demostrado cumplir con los requisitos planteados, sin embargo, este podría optimizarse aún más,