

HW16

20211119 박 건 호

Transient simulation

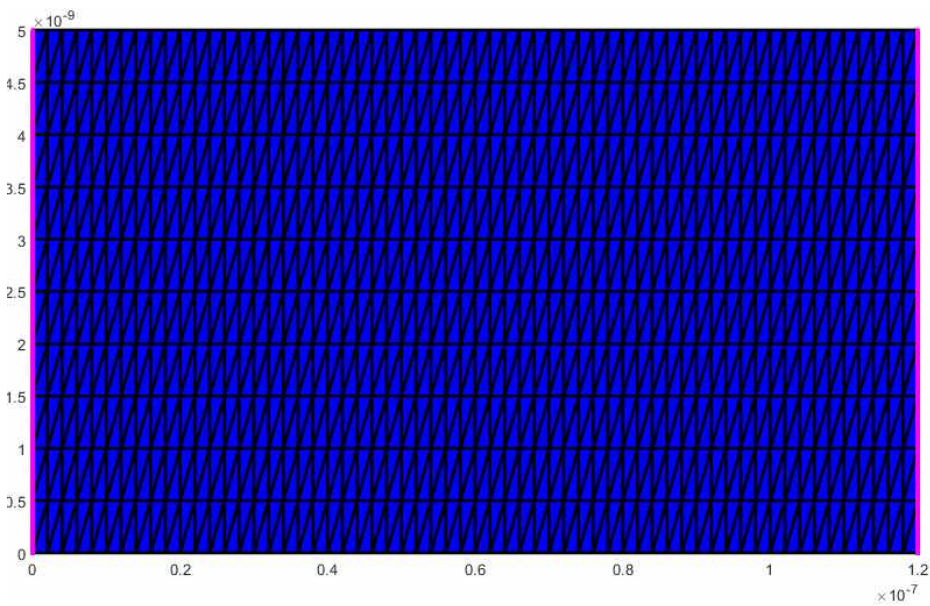
: Delay를 확인, 실제 t에 대한 식이 고려되었는지 확인하라.

기존에 Pulse 형태를 사용하여 transient simulation이 진행되었는지 확인하였습니다. 하지만, 이 Pulse를 활용해서 Delay를 확인하려고 하였으나, 쉽게 확인되지 않았고, 발생하더라도 실제, 미미한 값의 차이가 있어서 Delay의 발생을 확인하기 어려웠습니다. 수업에서 말씀해주신 것과 같게 다음과 같은 과정은 진행하려고 합니다.

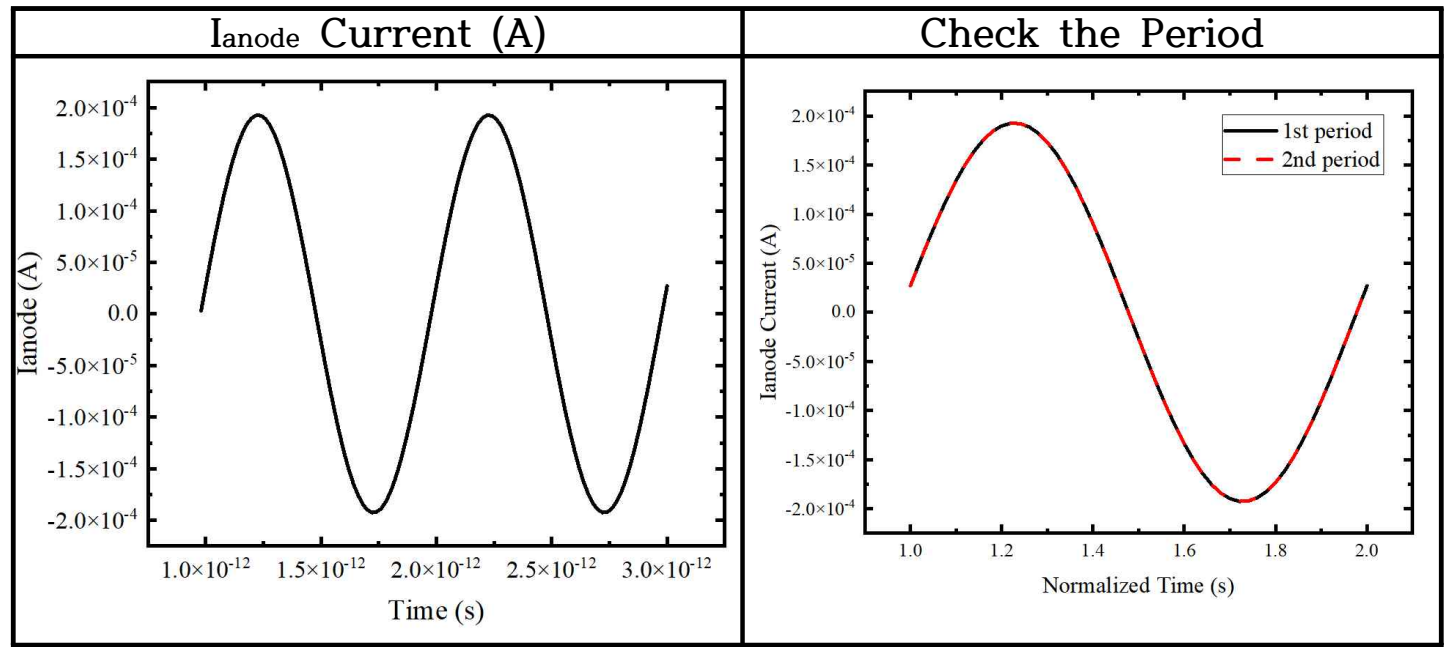
- 1) Test a homogeneous sample (2D) (using N-type Bar)
- 1) Time is normalized to the period. (using Double-gate MOSFET)

이 두 가지의 일을 통해서 작성한 Transient code가 잘 구동되는지 확인하였습니다. 먼저 기존의 Pluse input 과 약간의 수정을 거친 Input을 통해서 Double-Gate Device의 결과를 확인하였습니다.

1) Test a homogeneous sample (2D) (using N-type Bar)

N-type bar Device	Device Information
	<p>Length : 120nm Width : 5nm Nd = 5e+26 (1/m^3) Side contact : anode, cathode Right (anode) : Sin wave 입력 Left (cathode) : Ground.</p>

(1) Analytic Solution



$V(t) = V_{amp} \sin(\omega t)$ ($t=1e-12$) * 첫 번째 주기는 생략하였습니다.

Period를 확인하기 위해서 모든 값을 확인한 결과 완벽하게 일치하는 것을 확인했습니다.

Equations :

$$-\epsilon \frac{\partial^2}{\partial x^2} \delta \phi = -q \delta n$$

$$\frac{\partial^2}{\partial x^2} \delta n = \left[\frac{qn}{\epsilon V_T} + \frac{j\omega}{D_n} \right] \delta n$$

J_n 과 Displacement Current Density 합한 수식은 다음과 같습니다.

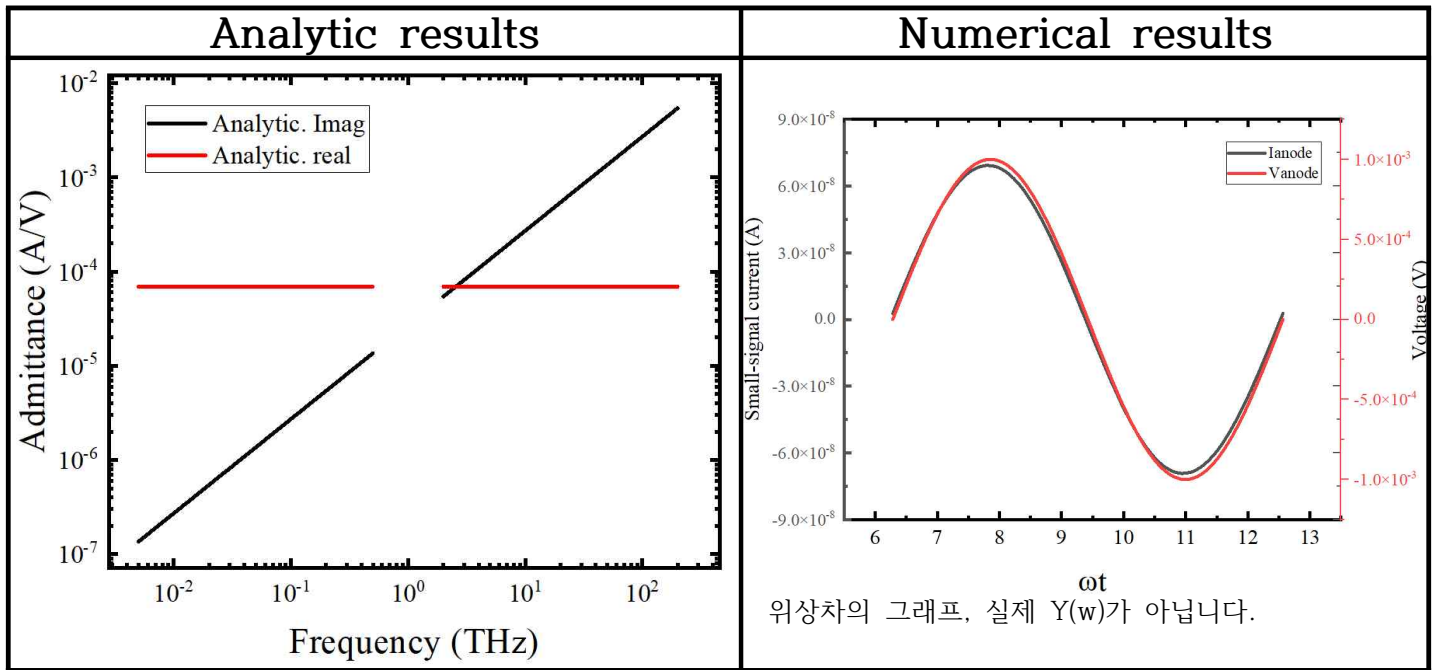
$$\frac{\delta I_n}{A} = q\mu_n \left[nE - V_T \frac{\delta n(L) - \delta n(0)}{L} \right] + j\omega\epsilon E, E = \frac{\delta V}{L}$$

$$Y(\omega) = \lim_{\delta V \rightarrow 0} \frac{\delta I_n}{\delta V} = q\mu_n n \frac{A}{L} + j\omega\epsilon \frac{A}{L}$$

위 식에 따라서, J_n 성분은 real part, Displacement 성분은 Imagine part라는 것을 알 수 있습니다. n 은 이전 과제에서 사용한 $2e+17/cm^3$ 을 사용했습니다.

Device Area의 값은 처음에 설정한 height 5nm와 Width 방향으로의 $1 \mu m$ 를 곱하여 $5e-9 * 1e-6 m^2$ 을 설정하였습니다. 또한, 논문에서 사용한 Mobility를 고려하여 Analytic과 numerical Solution을 구할 때 $518 cm^2/V$ 를 사용하였습니다.

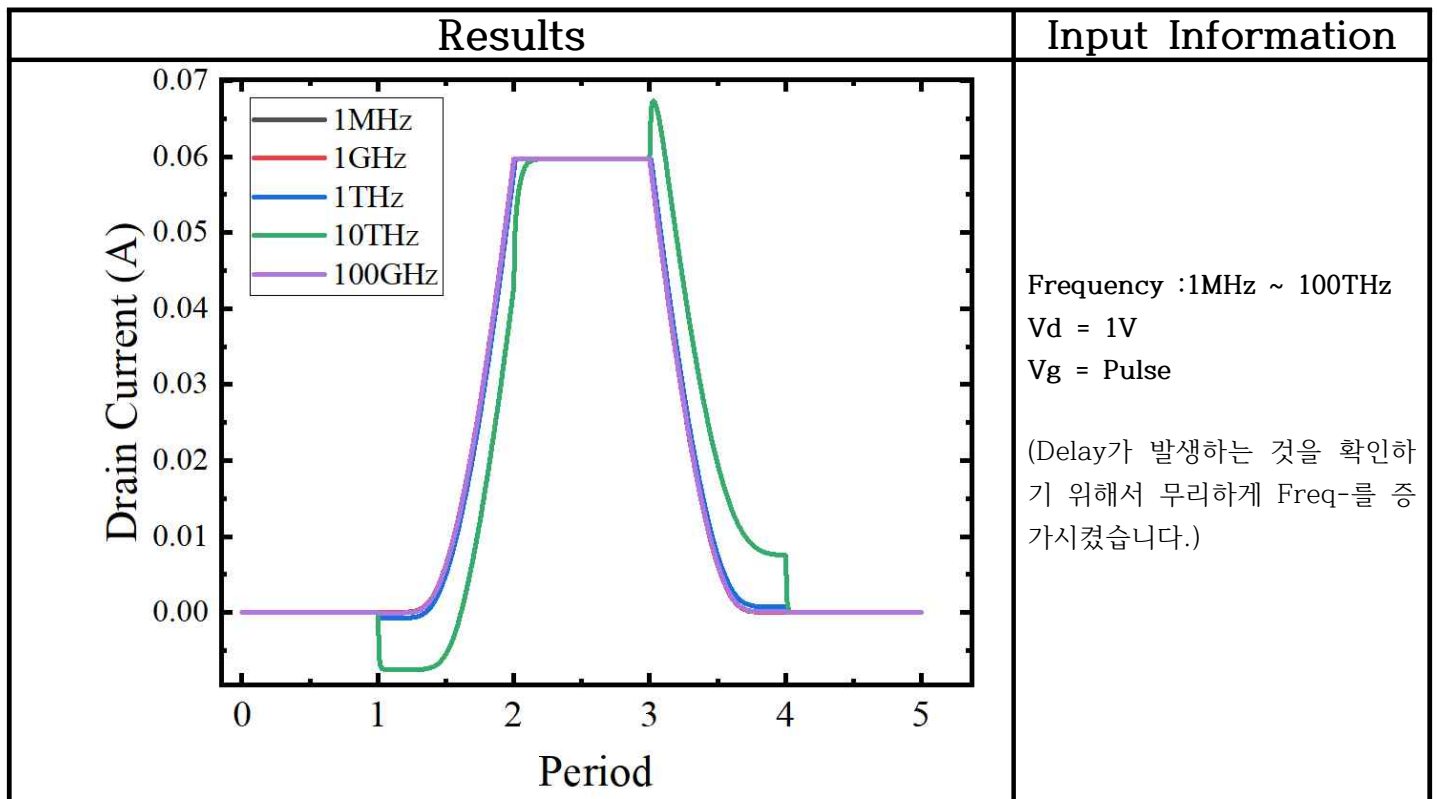
Results



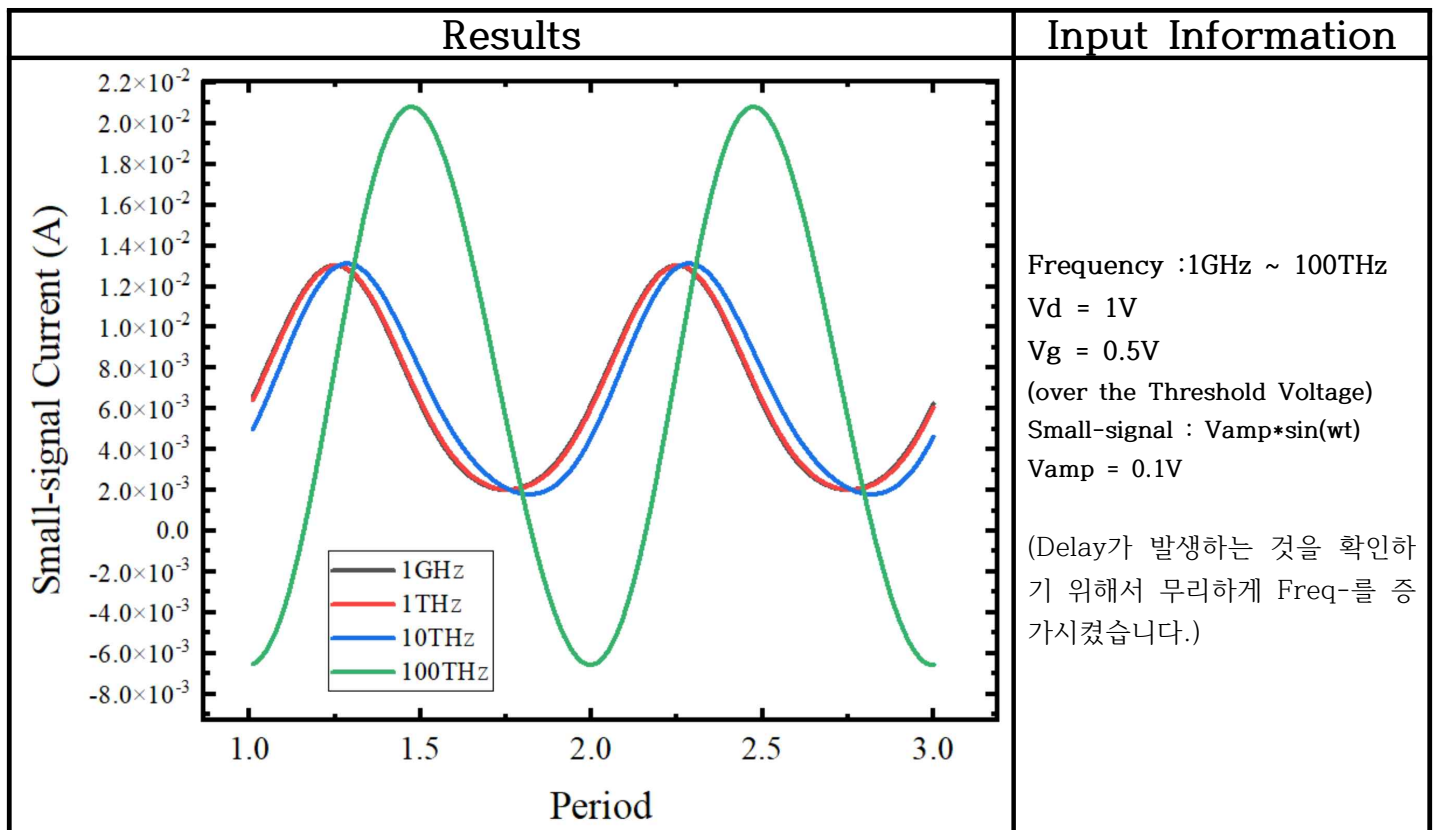
Real part의 수식을 보면 Frequency에 따른 변수가 존재하지 않고 모두 주어진 상수로 구성되기 때문에 전체 THz 범위에서 같은 값을 가집니다. 또한, Imagine part의 값에서는 $j \cdot 2 \cdot \pi \cdot \text{freq}$ 의 값에 종속적으로 변하기 때문에 선형적인 Curve가 발생합니다.

Numerical Solution의 한 주기의 $Y(w)$ 를 구하기 위해서 I,V의 위상차를 구하고 그 값을 활용해서 admittance를 구하려고 하였으나, 정확한 방법을 알지 못해서 그 값을 구하지는 못했습니다.

- (2) Numerical Solution
 - 2) Double-Gate Device Delay
 - (1) Pulse



(2) Sinusoid small-signal



첫 번째 Device의 결과를 확인하면 Hz가 크게 증가했을 때 Current의 결과가 정상적(?)이지 못한 경향을 보이고 있습니다. 이 부분의 원인으로 생각하는 부분은 실제 Device의 Turn on 과 turn off의 시점에서 발생하기 때문에 Device의 Turn on/off가 매우 짧은 주기에서 발생해서 계산이 부정확하여 다음과 같은 결과가 나왔다고 판단하였지만, 좀 더 공부가 해야 할 것 같습니다.

첫 번째 결과의 이상한 점을 바로 잡고자, Device가 turn on 상태에서 Small-signal 변화를 통해서 실제 Device의 Delay가 발생하는지 확인하였습니다. $V_g = 0.5V$ 를 주었고, t 에 따른 Sinosoid 파를 통해서 결과를 확인하였습니다. 1GHz까지는 이전의 결과와 차이 없이 나왔고, 1THz부터 미미한 차이가 발생하였습니다. 결과를 확인하여 위해서 100THz까지 올렸을 때 값이 매우 증가하였고 Delay 역시 크게 발생하였습니다. 이 부분을 생각해 보면, 매우 높은 Hz에서는 Transconductance(g_m) 보다는 $Y(\omega)$ 의 값이 크게 증가하였고, 그렇기에 Hz가 매우 클 때는 위상의 차이와 최댓값의 차이가 발생하는 것으로 예상했습니다.