

ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN:

**KỸ THUẬT VI XỬ LÝ VÀ LẬP TRÌNH ASSEMBLY
CHO CÁC HỆ VI XỬ LÝ**

1. Thông tin về giáo viên

TT	Họ tên giáo viên	Học hàm	Học vị	Đơn vị công tác (Bộ môn)
1	Đỗ Xuân Tiến	PGS.	TS.	BỘ MÔN KỸ THUẬT XUNG-SỐ-VI XỬ LÝ
2	Nguyễn Hải Dương	GV	TS.	BỘ MÔN KỸ THUẬT XUNG-SỐ-VI XỬ LÝ
3	Vũ Hoàng Gia	GV	ThS.	BỘ MÔN KỸ THUẬT XUNG-SỐ-VI XỬ LÝ
4	Trần Thị Hồng Thắm	GV	KS.	BỘ MÔN KỸ THUẬT XUNG-SỐ-VI XỬ LÝ

Thời gian, địa điểm làm việc: 8h,

Địa chỉ liên hệ: **Bộ môn Kỹ thuật Vi Xử Lý** Khoa VTĐT HVKTQS 100 Hoàng Quốc Việt Hà Nội.

Điện thoại, email: **069515387, bmktvxl_hvktqs@yahoo.com**

Các hướng nghiên cứu chính: Điện tử số, Thiết kế mạch logic số, Lập trình hệ thống, Công nghệ FPGA, Công nghệ nhúng, Kỹ thuật xử lý song song...

2. Thông tin chung về học phần

- Tên học phần: **KỸ THUẬT VI XỬ LÝ**
- Mã học phần: **31A01EA5**
- Số tín chỉ: **3 (60 tiết)**
- Học phần (bắt buộc hay lựa chọn): **bắt buộc.**
- Các học phần tiên quyết: không
- Các yêu cầu đối với học phần (nếu có):
- Giờ tín chỉ đối với các hoạt động:

- Nghe giảng lý thuyết: **44**
- Làm bài tập trên lớp: **6**
- Thảo luận: 0
- Thực hành, thực tập (ở PTN, nhà máy, thực tập...): ở PTN **10**.
- Hoạt động theo nhóm: 0
- Tự học: theo hướng dẫn
- Khoa/Bộ môn phụ trách học phần, địa chỉ: **BỘ MÔN KỸ THUẬT XUNG-SỐ-VI XỬ LÝ KHOA VÔ TUYẾN ĐIỆN TỬ HVKTQS**
100 HOÀNG QU ỐC VIỆT HÀ NỘI

3. Mục tiêu của học phần

- Kiến thức: cung cấp một cách hệ thống các nội dung phân tích, thiết kế và tổng hợp các hệ xử lý thông minh dựa trên nguyên tắc làm việc của các bộ vi xử lý 8, 16, 32 bit.
- Kỹ năng: Cung cấp kỹ năng thiết kế các hệ Vi xử lý chuyên dụng phục vụ cho các nhiệm vụ kỹ thuật khác nhau.
- Thái độ, chuyên cần: Nâng cao tính tích cực trong học và tự học.

4. Tóm tắt nội dung học phần (khoảng 150 từ)

Môn học KỸ THUẬT VI XỬ LÝ cung cấp một cách hệ thống các nội dung phân tích, thiết kế và tổng hợp các hệ xử lý thông minh dựa trên nguyên tắc làm việc của các bộ vi xử lý 8, 16, 32. Các phương pháp tổ chức phần cứng, xây dựng và cài đặt phần mềm cho bài toán thiết kế các hệ Vi xử lý chuyên dụng phục vụ cho các nhiệm vụ thu, phát, xử lý, gia công chế biến, biến đổi các dạng tín hiệu (analog và digital) và lưu trữ chúng trong các phương tiện nhớ thông dụng. Sử dụng các hệ vi xử lý ON-CHIP cho bài toán tổng hợp các hệ xử lý chức năng cũng được đề cập tới. Ngôn ngữ ASSEMBLY được trình bày và thực hành đủ để thực hiện nhiệm vụ lập trình cho bài toán kiểm soát tham số thời gian thực khi xây dựng các hệ vi xử lý chuyên dụng. Môn học sẽ thông qua các bài tập cụ thể, bài thực hành cụ thể để minh họa cho các phần lý thuyết được đề cập ở trên.

5. Nội dung chi tiết học phần (tên các chương, mục, tiểu mục)

Chương, mục, tiểu mục	Nội dung	Số tiết	Giáo trình, Tài liệu tham khảo (Ghi TT của TL ở	Ghi chú
--------------------------	----------	------------	---	------------

			mục 6)	
Chương 1: Kiến trúc của hệ Vi xử lý.	Kiến trúc để chỉ tổ chức của hệ vi muốn nhấn mạnh đặc trưng cơ bản của hệ vi xử lý gồm hai mặt thống nhất không thể tách rời là phần mềm cài đặt trong hệ có nhiệm vụ vận hành chức năng hệ thống trên nền cấu trúc phần cứng của hệ.	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiên. Nxb Khoa học và Kỹ thuật. 2009.	
1.1. Các thành phần chính của hệ vi xử lý.	Bộ vi xử lý (VXL) là hạt nhân của hệ vi xử lý. Bộ nhớ trung tâm gồm hai thành phần. Thành phần thứ nhất là bộ nhớ cố định ROM dùng để chứa chương trình điều hành hoạt động của hệ vi xử lý, cho nên nó còn được gọi là chương trình MONITOR. Thành phần thứ hai là bộ nhớ đọc/ghi RAM dùng làm môi trường xử lý thông tin, để lưu trữ các kết quả trung gian và kết quả cuối cùng của các			

	<p>phép tính toán, xử lý thông tin.</p> <p>Khối xuất nhập thông tin số dùng để trao đổi thông tin với các thiết bị ngoại vi làm việc theo nguyên tắc số.</p> <p>Kênh thông tin hệ thống bao gồm ba thành phần:</p> <p>Thành phần thứ nhất là kênh địa chỉ. Thành phần thứ hai là kênh dữ liệu (Data Bus). Thành phần thứ ba là kênh điều khiển (Control Bus).</p>			
1.2. Bộ nhớ trong hệ Vi xử lý: RAMDYNAMIC, RAMSTATIC, ROM, PROM, EPROM	<p>Trình bày cấu trúc và các nguyên lý làm việc của . Bộ nhớ trong hệ Vi xử lý:</p> <p>RAMDYNAMIC, RAMSTATIC, ROM, PROM, EPROM.</p>			
1.3. Phương pháp tổ chức bộ nhớ trong hệ vi xử lý.	<p>Do số lượng các ngăn nhớ lớn nên phương thức hiệu quả nhất là quản lý theo phương thức ma trận điểm. Mỗi điểm là một ngăn nhớ . Một cấu trúc</p>			

	địa chỉ hoá như vậy cho phép thâm nhập vào bất kỳ ngăn nhớ nào của bộ nhớ mà không sợ nhầm lẫn.			
Chương 2: Bộ vi xử lý 16/32 bit 80X86 INTEL.	Bộ vi xử lý 80286 Intel là bộ vi xử lý 16 bit nằm trong họ vi xử lý IAPX 86.	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học và Kỹ thuật. 2009.	
2.1. Cấu trúc và nguyên tắc hoạt động của bộ vi xử lý 80286 INTEL.	Xem xét hoạt động cơ sở của bộ vi xử lý 80286 thông qua đồ thị thời gian của chu kỳ máy đọc thông tin (hình 2.9) và chu kỳ máy ghi thông tin. Quản lý bộ nhớ thực và ảo của bộ vi xử lý 80286			
2.2. Tập lệnh của bộ vi xử lý 80X86 INTEL.	Tập lệnh của bộ vi xử lý 80286 rất phong phú, cho phép xây dựng các chương trình có chức năng từ đơn giản đến phức tạp.			

	Tập lệnh của bộ vi xử lý 80286 có thể chia thành nhiều nhóm. Mục này xét tất cả các các nhóm lệnh của bộ vi xử lý 80286.			
Chương 3: Lập trình ASSEMBLY cho các hệ vi xử lý 16/32 bit INTEL	Ngôn ngữ ASSEMBLY có các ưu điểm sau: Sử dụng trực tiếp tập lệnh của bộ vi xử, có tốc độ thực hiện nhanh.	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học và Kỹ thuật. 2009.	
3.1. Khung của chương trình.	<pre> Data_seg SEGMENT a DB 0 b DB 0 c DW ? Data_seg ENDS Định nghĩa một đoạn chương trình: Code_seg SEGMENT ... MOV CL, 2 SHL AX, CL MOV BX, AX ... Code_seg ENDS </pre>			

3.2. Chương trình biên dịch.	Sử dụng chương trình dịch Macro assembler của hãng Microsoft version 5.1, nó gồm 3 file chính: MASM.EXE(có tên mở rộng OBJ). LINK.EXE thành file chạy dạng EXE. EXE2BIN.EXE : Chuyển đổi file có tên mở rộng EXE viết theo dạng COM thành file chạy dạng COM.			
Bài tập		02		
Chương 4: Thiết kế hệ vi xử lý 16/32 chuyên dụng	Hướng dẫn thực hiện bài toán Thiết kế hệ vi xử lý 16/32 chuyên dụng. Thiết kế hệ vi xử lý chuyên dụng là nội dung quan trọng của môn học Kỹ thuật Vi xử lý. Nội dung này cho phép tạo ra các hệ điều khiển thông minh, các hệ xử lý tin tự động theo yêu cầu và theo nhiệm vụ. Những hệ vi xử lý như thế có những ưu điểm sau: Có tính mềm dẻo	08	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học và Kỹ thuật. 2009.	

	<p>cao trong thao tác; Có tốc độ cao so với hệ đa dụng do chức năng được chuyên năng hoá cao, các thao tác thừa được loại bỏ; Có độ tin cậy làm việc cao do các mạch vi điện tử IC sử dụng trong hệ là các IC có mức tổ hợp cao LSI hoặc cực cao VLSI; Có thể dễ dàng thay đổi thay đổi thông số, trình tự vận hành kể cả thay đổi chức năng của hệ thống chỉ bằng cách thay đổi phần mềm cài đặt bên trong hệ thống mà không phải thay đổi phần cứng của hệ. Ưu điểm này có lẽ là ưu điểm lớn nhất của hệ vi xử lý, vì vậy hệ vi xử lý trở thành phổ cập và nó có mặt ở hầu hết các lĩnh vực kỹ thuật hiện đại.</p>			
4.1. Các bước thiết kế hệ vi xử lý.	<p>Bước 1. Phân tích chức năng, nhiệm vụ hệ vi xử lý cần</p>			

	thiết kế. Bước 2. Tổ chức phần cứng cho hệ vi xử lý cần thiết kế. Bước 3. Xây dựng phần mềm cho hệ vi xử lý cần thiết kế. Bước 4. Nạp chương trình cho hệ vi xử lý cần thiết kế.			
4.2. Thiết kế hệ thu tin đa kênh.	Mô tả chức năng hệ vi xử lý cần thiết kế Thiết kế hệ vi xử lý theo chức năng yêu cầu: Phân tích chức năng, nhiệm vụ hệ vi xử lý cần thiết kế. Tổ chức phần cứng cho hệ thu tín hiệu ngẫu nhiên 6 kênh. Xây dựng phần mềm cho hệ thu tín hiệu ngẫu nhiên 6 kênh.			
Thí nghiệm	Thí nghiệm minh họa	04		
Chương 5: Cổng trao đổi thông tin với ngoại vi.	Trình bày nguyên tắc làm việc của cổng trao đổi thông tin với ngoại vi thông qua cổng vào/ra: địa chỉ cổng; hướng truyền của cổng; độ rộng kênh dữ liệu của	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học	

	cổng.		và Kỹ thuật. 2009.	
5.1. Mạch vào/ra thông tin có điều khiển - chip PPI 8255.	a) Cấu trúc PPI 8255. b) Điều khiển chế độ làm việc PPI 8255. Thanh ghi lệnh. Chế độ: Mode0; Mode1; Mode2 và Mode đặc biệt.			
5.2. Ghép nối chip PPI 8255 với hệ vi xử lý.	Ghép PPI với hệ VXL. Mode0: sơ đồ và bài tập lập trình; Mode1: Sơ đồ: Ra: C7(out)-BF; PC6(in)- ACK; C3 (out)- intr. Vào: PC5 (out)-BF; PC4(in)- STR; PC3(out)-intr. Mode2: song công. Mode đặc biệt: Sơ đồ thanh ghi lệnh: Bit cờ tích cực=0, D6D5D4-không dùng D3D2D1 =Mã hoá cho PCi D0=Set/Reset Pci.			
Chương 6: Chế độ ngắt của bộ vi xử lý.	Chế độ ngắt là chế độ đặc biệt mà bất kỳ bộ vi xử lý nào cũng được trang bị để tạo cơ chế điều khiển mềm dẻo và linh hoạt khi hệ có	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân	

	nhiều thiết bị ngoại vi được ghép nối và hoạt động.		Tiến. Nxb Khoa học và Kỹ thuật. 2009.	
6.1. Cơ chế ngắt của bộ vi xử lý.	<p>Các chương trình con phục vụ ngắt trong thư viện phần mềm của hệ vi xử lý có thể kích hoạt bằng hai phương thức cơ bản là dùng lệnh ngắt (ngắt mềm) và dùng phần cứng (ngắt cứng). Ngắt cứng l các yêu cầu ngắt CPU do các tín hiệu đến từ các chân INTR và NMI. Khác với ngắt mềm, ngắt cứng không được khởi động bởi chương trình mà bởi các thành phần có trong phần cứng của hệ vi xử lý. Loại ngắt này là một cơ cấu đơn giản và hiệu quả để bộ xử lý phản ứng kịp thời với các sự kiện không đồng bộ xảy ra trong hệ vi xử lý.</p>			
6.2. Chip ngắt ưu tiên PIC 8259.	a) Khái niệm ngắt			

	<p>ưu tiên:</p> <p>Nếu tại một thời điểm cùng có nhiều yêu cầu ngắt khác nhau cùng đòi hỏi bộ vi xử lý phục vụ thì bộ vi xử lý xử lý các yêu cầu ngắt đó theo thứ tự ưu tiên, tức là ngắt nào có mức ưu tiên cao nhất hiện hành sẽ được bộ vi xử lý phục vụ trước.</p> <p>b) Chip điều khiển ngắt ưu tiên 8259A được gọi là mạch điều khiển ngắt ưu tiên. là một vi mạch cỡ lớn lập trình được. Nó có thể xử lý được 8 yêu cầu ngắt với 8 mức ưu tiên khác nhau để tạo ra một yêu cầu ngắt đưa đến đầu vào chung là INTR của bộ vi xử lý.</p> <p>Nếu nối tăng một mạch 8259A chủ với 8 mạch 8259A thợ ta có thể nâng tổng số các yêu cầu ngắt với các mức ưu tiên khác nhau lên thành 64 đầu</p>			
--	--	--	--	--

	vào ngắt độc lập.			
Chương 7: Truyền thông tin nối tiếp.	Trình bày tổ chức hệ thống thông tin truyền số liệu	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học và Kỹ thuật. 2009.	
7.1. Mạch truyền tin đồng bộ và dị bộ USART 8251.	Cấu trúc mạch truyền tin đồng bộ và dị bộ USART 8251. Nguyên tắc hoạt động mạch truyền tin đồng bộ và dị bộ USART 8251.			
7.2. Ghép nối USART 8251 với hệ vi xử lý.	Ghép nối vật lý USART 8251 với hệ vi xử lý. Lập trình hệ vi xử lý có USART 8251.			
Bài tập		02		
Thí nghiệm	Thí nghiệm minh họa			
Chương 8: Biến đổi tương tự-số (AD) và số -tương tự (DA).	Chương này sẽ nghiên cứu nguyên tắc làm việc của Các bộ biến đổi số-tương tự DAC (Digital To Analog Converter) và bộ	04	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân	

	biến đổi tương tự-số ADC (Analog To Digital Converter) và phương pháp ghép nối chúng với hệ vi xử lý.		Tiến. Nxb Khoa học và Kỹ thuật. 2009.	
8.1. Biến đổi tín hiệu số → tương tự (DIGITAL- ANALOG) - mạch DAC 0808.	Bộ biến đổi DAC có 3 thành phần chủ yếu là nguồn điện áp chuẩn U _{ch} , các điện trở trọng số, các khoá chuyển mạch điện tử. DAC 1408 (tương đương 0808) là bộ biến đổi số-tương tự 8 bit thông dụng.			
8.2. Biến đổi tín hiệu tương tự → số (ANALOG-DIGITAL) - mạch ADC 0809.	Các bộ chuyển đổi ADC thực hiện hai chức năng cơ bản là lượng tử hoá và mã hoá. Đối với ADC ta cũng dùng các loại mã số như nhị phân, BCD, bù hai, bù một. Hình.4 cho biết đặc tuyến của một ADC 3 bit làm việc với mã nhị phân tự nhiên. Một ADC n bit có 2 ⁿ tổ hợp mã ra khác nhau, như vậy ADC 3 bit có 8 mã ra			

	khác nhau, chúng được biểu diễn trên trục tung của đồ thị thời gian. Bộ biến đổi ADC 0809 là ADC thông dụng được sử dụng rất rộng rãi có tám đầu vào tương tự và đầu ra 8 bit số, chuyển đổi theo phương pháp xấp xỉ liên tục.			
8.3. Ghép nối ADC và DAC với hệ vi xử lý.	Trong thực tế khảo sát các đại lượng cần biến đổi thường là các tín hiệu xoay chiều (tín hiệu vào có hai cực tính). Với trường hợp này cần mở rộng thang đo thích hợp với tín hiệu. Để mở rộng thang đo, điện áp so sánh được đưa qua tầng lặp lại điện áp.			
Chương 9: Hệ vi xử lý ON-CHIP.	Trình bày cấu trúc và nguyên lý làm việc của Hệ vi xử lý on-chip 80C51.	08	Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học và Kỹ	

			thuật. 2009.	
9.1. Kiến trúc Hệ vi xử lý ON-CHIP 80C51.	Cấu trúc chung của on-chip 80C51. Cấu hình vào ra I/O. Thanh ghi thời gian và bộ đếm. Phân loại ngắt trong hệ vi xử lý on-chip. Truyền tin nối tiếp của on-chip 80C51.			
9.2. Tập lệnh của Hệ vi xử lý ON-CHIP 80C51.	Cấu trúc lệnh của hệ vi xử lý on-chip 80C51. Xử lý lệnh của hệ vi xử lý on-chip 80C51. Tập lệnh của hệ vi xử lý on-chip 80C51.			
9.3. Lập trình cho hệ vi xử lý ON-CHIP	Lập trình cho hệ vi xử lý ON-CHIP tuân thủ trình tự sau: Bước 1. Phân tích chức năng, nhiệm vụ hệ vi xử lý cần thiết kế. Bước 2. Tổ chức phần cứng cho hệ vi xử lý cần thiết kế. Bước 3. Xây dựng phần mềm cho hệ vi xử lý cần thiết kế. Bước 4. Nạp chương trình cho hệ VXL On-chip cần thiết kế.			

Bài tập		02		
Thí nghiệm	Thí nghiệm minh họa	04		

6. Giáo trình, tài liệu tham khảo

TT	Tên giáo trình, tài liệu	Tình trạng giáo trình, tài liệu			
1	Giáo trình chính: Kỹ thuật Vi xử lý và lập trình Assembly cho các hệ vi xử lý. Đỗ Xuân Tiến. Nxb Khoa học và Kỹ thuật. 2009.	Có ở thư viện (website)	Giáo viên có		
2	Tài liệu tham khảo 1: Kỹ thuật Vi xử lý. Văn Thế Minh. Nxb Giáo dục. 1997.	Có ở thư viện	Giáo viên có		
3	Tài liệu tham khảo 2: Microprocessors and interfacing. Second Edition. Douglas V. Hall. Hoa Kỳ. 1992.		Giáo viên có		
4	Tài liệu tham khảo 3: Microprocessors and IC Families. Data Handbook. INTEL. Hoa Kỳ. 2003.	Có ở thư viện	Giáo viên có		

7. Hình thức tổ chức dạy học

7.1. Lịch trình chung: (Ghi tổng số giờ cho mỗi cột)

Nội dung	Hình thức tổ chức dạy học học phần					Tổng
	Lên lớp			Thực hành, thí nghiệm, thực tập...	Tự học, tự ng.cứu	
	Lý thuyết	Bài tập	Thảo luận			
Nội dung 1: Chương 1: Kiến trúc của hệ Vi xử lý. 1.1. Các thành phần chính của hệ vi xử lý. 1.2. Bộ nhớ trong hệ Vi xử lý:	04				Theo hướng dẫn của giáo viên	04

RAMDYNAMIC, RAMSTATIC, ROM, PROM, EPROM 1.3. Phương pháp tổ chức bộ nhớ trong hệ vi xử lý						
Nội dung 2: Chương 2: Bộ vi xử lý 16/32 bit 80X86 INTEL. 2.1. Cấu trúc và nguyên tắc hoạt động của bộ vi xử lý 80286 INTEL. 2.2. Tập lệnh của bộ vi xử lý 80X86 INTEL.	04				Theo hướng dẫn của giáo viên	04
Nội dung 3: Chương 3: Lập trình ASSEMBLY cho các hệ vi xử lý 16/32 bit INTEL. 3.1. Khung của chương trình. 3.2. Chương trình biên dịch	04	02			Theo hướng dẫn của giáo viên	06
Nội dung 4: Chương 4: Thiết kế hệ vi xử lý 16/32 chuyên dụng. 4.1. Các bước thiết kế hệ vi xử lý. 4.2. Thiết kế hệ thu tin đa kênh. <i>Thí nghiệm minh họa</i>	08			04	Theo hướng dẫn của giáo viên	12
Nội dung 5: Chương 5: Cổng trao đổi thông tin với ngoại vi. 5.1. Mạch vào/ra thông tin có điều khiển - chip PPI 8255. 5.2. Ghép nối chip PPI 8255 với hệ vi xử lý.	04				Theo hướng dẫn của giáo viên	04
Nội dung 6: Chương 6: Chế độ ngắt của bộ vi xử lý.	04				Theo hướng dẫn	04

6.1. Cơ chế ngắt của bộ vi xử lý. 6.2. Chip ngắt ưu tiên PIC 8259.					của giáo viên	
Nội dung 7: Chương 7: Truyền thông tin nối tiếp. 7.1. Mạch truyền tin đồng bộ và dị bộ USART 8251. 7.2. Ghép nối USART 8251 với hệ vi xử lý.	04	02		02	Theo hướng dẫn của giáo viên	08
Nội dung 8: Chương 8: Biến đổi tương tự-số (AD) và số -tương tự (DA). 8.1. Biến đổi tín hiệu số → tương tự (DIGITAL- NALOG) - mạch DAC 0808. 8.2. Biến đổi tín hiệu tương tự → số (ANALOG-DIGITAL) - mạch ADC 0809. 8.3. Ghép nối ADC và DAC với hệ vi xử lý.	04				Theo hướng dẫn của giáo viên	04
Nội dung 9: Chương 9: Hệ vi xử lý ON-CHIP. 9.1. Kiến trúc Hệ vi xử lý ON-CHIP 80C51. 9.2. Tập lệnh của Hệ vi xử lý ON-CHIP 80C51. 9.3. Lập trình cho hệ vi xử lý ON-CHIP <i>Thí nghiệm minh họa</i>	08	02		04	Theo hướng dẫn của giáo viên	14

7.2. Lịch trình tổ chức dạy học cụ thể

Nội dung 1, 2- tuần 1:

Chương 1: Kiến trúc của hệ Vi xử lý. Chương 2: Bộ vi xử lý 16/32 bit 80X86 INTEL.

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Đầu học kỳ, 8 tiết	Chương 1: Kiến trúc của hệ Vi xử lý. 1.1. Các thành phần chính của hệ vi xử lý. 1.2. Bộ nhớ trong hệ Vi xử lý: RAMDYNAMIC, RAMSTATIC, ROM, PROM, EPROM 1.3. Phương pháp tổ chức bộ nhớ trong hệ vi xử lý. Chương 2: Bộ vi xử lý 16/32 bit 80X86 INTEL. 2.1. Cấu trúc và nguyên tắc hoạt động của bộ vi xử lý 80286 INTEL. 2.2. Tập lệnh của bộ vi xử lý 80X86 INTEL.	Tài liệu, giáo trình.	
Bài tập		Không		
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...		Không		
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Nội dung 3, tuần 2: **Chương 3: Lập trình ASSEMBLY cho các hệ vi xử lý 16/32 bit INTEL**

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Ngay sau tuần 1,	Chương 3: Lập trình ASSEMBLY cho các hệ vi	Tài liệu, giáo trình.	

	4 tiết	xử lý 16/32 bit INTEL. 3.1. Khung của chương trình. 3.2. Chương trình biên dịch		
Bài tập	Giảng đường, Ngay sau tuần 1, 2 tiết	a)Chuyển dữ liệu. b)Điều khiển quá trình.	Tài liệu, giáo trình.	
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...		Không		
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Nội dung 4, tuần 3: **Chương 4: Thiết kế hệ vi xử lý 16/32 chuyên dụng.**

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Ngay sau tuần 2, 8 tiết	Chương 4: Thiết kế hệ vi xử lý 16/32 chuyên dụng. 4.1. Các bước thiết kế hệ vi xử lý. 4.2. Thiết kế hệ thu tin đa kênh.	Tài liệu, giáo trình.	
Bài tập		Không		
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...	PTN Bộ môn,	Thí nghiệm minh họa	Tài liệu TN	

	4 tiết			
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Nội dung 5, 6- tuần 4: **Chương 5: Cổng trao đổi thông tin với ngoại vi.**
Chương 6: Chế độ ngắt của bộ vi xử lý.

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Ngay sau tuần 3, 8 tiết	Chương 5: Cổng trao đổi thông tin với ngoại vi. 5.1. chip PPI 8255. 5.2. Ghép nối PPI 8255 với hệ vi xử lý. Chương 6: Chế độ ngắt của bộ vi xử lý. 6.1. Cơ chế ngắt của bộ vi xử lý. 6.2. Chip ngắt ưu tiên PIC 8259.	Tài liệu, giáo trình.	
Bài tập		Không		
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...		Không		
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Nội dung 7, tuần 5: **Chương 7: Truyền thông tin nối tiếp.**

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Ngay sau tuần 4, 4 tiết	Chương 7: Truyền thông tin nối tiếp. 7.1. Mạch truyền tin đồng bộ và dị bộ USART 8251. 7.2. Ghép nối USART 8251 với hệ vi xử lý.	Tài liệu, giáo trình.	
Bài tập	Giảng đường, Ngay sau tuần 2, 2 tiết	Lập trình truyền số liệu	Tài liệu, giáo trình.	
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...	PTN Bộ môn, 2 tiết	Tổ chức hệ VXL truyền số liệu.	Tài liệu TN trình.	
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Nội dung 8, tuần 6: **Chương 8: Biến đổi tương tự -số (AD) và số -tương tự (DA).**

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Ngay sau tuần 5,	Chương 8: Biến đổi tương tự-số (AD) và số -tương tự	Tài liệu, giáo trình.	

	4 tiết	(DA). 8.1. Biến đổi tín hiệu số → tương tự - mạch DAC 0808. 8.2. Biến đổi tín hiệu tương tự → số - mạch ADC 0809. 8.3. Ghép nối ADC và DAC với hệ vi xử lý.		
Bài tập		Không		
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...		Không		
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Nội dung 9, tuần 7: Chương 9: Hệ vi xử lý ON-CHIP.

Hình thức tổ chức dạy học	Thời gian, địa điểm	Nội dung chính	Yêu cầu SV chuẩn bị	Ghi chú
Lý thuyết	Giảng đường, Ngay sau tuần 6, 8 tiết	Chương 9: Hệ vi xử lý ON- CHIP. 9.1. Kiến trúc Hệ vi xử lý ON-CHIP 80C51. 9.2. Tập lệnh của Hệ vi xử lý ON-CHIP 80C51. 9.3. Lập trình	Tài liệu, giáo trình.	

		cho hệ vi xử lý ON-CHIP		
Bài tập	Giảng đường, Ngay sau tuần 6, 2 tiết	Lập trình cho hệ vi xử lý chức năng trên hệ vi xử lý ON-CHIP 89C51		
Thảo luận		Không		
Thực hành, thí nghiệm, thực tập,...	PTN Bộ môn, 4 tiết	Tổ chức phần cứng và xây dựng phần mềm cho hệ vi xử lý ON- CHIP		
Tự học, tự nghiên cứu		Theo hướng dẫn của giáo viên		

Bảng này được thiết kế cho từng nội dung ứng với 1 tuần học, cho đến hết môn học (15 tuần).

8. Chính sách đối với học phần và các yêu cầu khác của giáo viên

Yêu cầu và cách thức đánh giá, sự hiện diện trên lớp, mức độ tích cực tham gia các hoạt động trên lớp, các qui định về thời hạn, chất lượng các bài tập, bài kiểm tra...

9. Phương pháp, hình thức kiểm tra - đánh giá kết quả học tập học phần

Phân chia các mục tiêu cho từng hình thức kiểm tra - đánh giá

9.1. Kiểm tra – đánh giá thường xuyên: sau 2 tuần đánh giá 1 lần.

9.2. Kiểm tra - đánh giá định kì: Bao gồm các phần sau (trọng số của từng phần do giảng viên đề xuất, chủ nhiệm bộ môn thông qua. Tuy nhiên, trọng số thi kết thúc học phần không nhỏ hơn 0.5):

- Tham gia học tập trên lớp (đi học đầy đủ, chuẩn bị bài tốt và tích cực thảo luận,...):

0.1

- Phần tự học, tự nghiên cứu (hoàn thành tốt nội dung, nhiệm vụ mà giảng viên giao cho cá nhân/ tần; bài tập nhóm / tháng; bài tập cá nhân/ học kì,...): **0.1**
- Hoạt động theo nhóm: **0.1**
- Kiểm tra - đánh giá giữa kì: **0.2**
- Thi kết thúc học phần: **0.5**
- Các kiểm tra khác: 0

Chủ nhiệm Khoa
(Ký và ghi rõ họ tên)

Chủ nhiệm Bộ môn
(Ký và ghi rõ họ tên)

Giảng viên biên soạn
(Ký và ghi rõ họ tên)

Chú ý:

1. Tất cả mẫu theo khổ giấy A4. Đặt lề như sau: Lề trên 2,5 cm ; Lề dưới: 2 cm; Lề trái: 3,5 cm ; Lề phải: 1,5 cm.
 - Dẫn dòng: Multiple: 1.2 và không đánh số trang.
 - Soạn thảo với mã UNICODE, font Times New Roman, cỡ chữ là 14.
2. Khi nộp đề cương chi tiết học phần yêu cầu nộp cả bản điện tử.