

Ngày: 2.12.14

Câu 1: Chọn các yếu tố sau đây ảnh hưởng đến số lệnh I trong chương trình

1. Thuật toán
2. Ngôn ngữ lập trình
3. Trình biên dịch
4. Kiến trúc tập lệnh
5. Kiến trúc bộ (nhân xử lý)
6. Công nghệ chế tạo bộ xử lý

<input checked="" type="radio"/> A	1, 2, 3 và 4	B	1, 2 và 3
C	1, 2, 3, 4 và 5	D	1, 2, 4 và 5

Câu 2: Cho một máy tính thực hiện một chương trình P gồm 5 loại lệnh máy có các thông số về tần suất và CPI như bảng 1:

Bảng 1: Thông số thực hiện lệnh

Lệnh	Tần suất	CPI
ALU	50%	1
Load	18%	3
Store	18%	2
Branch	11%	3
Jump	5%	2

Tính CPI hiệu dụng của chương trình P

<input checked="" type="radio"/> A	1.79	B	2.3
C	1.89	D	1.73

Câu 3: Hai máy tính M1, M2 cùng thực hiện một chương trình gồm 3 loại lệnh A, B, C. Tần suất xuất hiện các lệnh trong chương trình cho như bảng sau

Các lệnh	Số chu kỳ cần để thực hiện một lệnh		Tần suất xuất hiện các lệnh
	Máy tính M1	Máy tính M2	
A	1	2	60%
B	3	4	30%
C	2	3	10%

Giả sử 2 máy cùng tốc độ đồng hồ $f_c = 4GHz$, đoạn mã nào chạy nhanh hơn?

<input checked="" type="radio"/> A	Máy M1 nhanh hơn máy M2	B	Hai máy có thời gian xử lý như nhau
C	Máy M1 chậm hơn máy M2	D	Máy M1 chạy chậm hơn máy M2 hai lần

Câu 4: Xung đột cấu trúc có thể giải quyết bằng cách nào ở dưới đây

A	Thêm các khối chức năng ALU, MUX, ADDER	B	Chuyển tiếp dữ liệu
C	Dự báo rẽ nhánh/hoặc rẽ nhánh chậm	<input checked="" type="radio"/> D	Dừng và đợi

Câu 5: Máy tính nhúng có đặc điểm nào như trên

1. Giá thành cao, hiệu năng cao.
2. Giá thành hợp lý với hiệu năng.
3. Tiêu thụ ít năng lượng.
4. Độ ổn định thấp.
5. Độ ổn định cao.

A	2 và 5	B	1 và 5
C	2,3 và 5	D	2 và 4

Câu 6: Lệnh bit $slt \$s1, \$s2, Label$ là lệnh rẽ nhánh đến Label nếu $\$s1 < \$s2$ là một giả lệnh bao gồm lệnh slt và beq/bne . Xác định đoạn mã nào dưới đây được dùng để thực hiện lệnh bit

A	$slt \$at, \$s1, \$s2;$ $bne \$at, \$0, Label;$	B	$slt \$at, \$s2, \$s1;$ $bne \$at, \$0, Label;$
C	$slt \$at, \$s2, \$s1;$ $beq \$at, \$0, Label;$	D	$slt \$at, \$s1, \$s2;$ $beq \$at, \$0, Label;$

Câu 7: Cho đoạn mã máy MIPS 32bit như sau.

Lệnh1	0 0 1 0 0 0	0 0 0 0 0 0	1 0 0 0 1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 1 0 1
Lệnh2	0 0 1 0 0 0	0 0 0 0 0 0	1 0 0 1 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 1 1
Lệnh3	0 0 1 0 0 0	0 0 0 0 0 0	1 0 0 1 1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 1 0 0 1
Lệnh4	0 0 0 0 0 0	1 0 0 0 1	1 0 0 1 0	1 0 0 0 1 0 0 0 0 0 0 1 0 0 0 1 0
Lệnh5	0 0 0 0 0 0	1 0 0 1 1	1 0 0 0 1	1 0 0 0 0 0 0 0 0 0 0 0 1 0 0 0 0 0

Biết các biến số nguyên được lưu ở các thanh ghi như sau: f lưu ở $\$s0$, g lưu ở $\$s1$, h lưu ở $\$s2$, i lưu ở $\$s3$. Viết lại chương trình thành dạng mã hợp ngữ và dạng code C tương ứng.

A	$f = i + g + h;$	B	$f = i + (g - h);$
C	$i = f - g + h;$	D	$g = i - (f + h);$

Câu 8: Bỏ qua trễ ở bộ ghép, khối điều khiển, khối mở rộng dấu, khối đọc PC, khối dịch 2, dây dẫn, thời gian thiết lập và giữ. Cho biết độ trễ

- Truy nhập bộ nhớ lệnh 2ns
- Truy nhập bộ nhớ dữ liệu là 2ns
- Khối số học logic là 2ns
- Truy cập tệp thanh ghi (đọc hoặc ghi) là 1ns

Tính T_c và số chu kỳ đồng hồ để để thực hiện lệnh SW $\$s0, 240(\$s1)$ tương ứng với 3 bộ xử lý, đơn xung nhịp, đa xung nhịp và bộ xử lý đường ống.

A	Single – cycle clock: $T_c = 8ns$, 1 chu kỳ; Multi – cycle clock: $T_c = 2ns$, 4 chu kỳ; Pipeline: : $T_c = 2ns$, 4 chu kỳ;	B	Single – cycle clock: $T_c = 8ns$, 5 chu kỳ; Multi – cycle clock: $T_c = 2ns$, 4 chu kỳ; Pipeline: : $T_c = 8ns$, 4 chu kỳ;
C	Single – cycle clock: $T_c = 8ns$, 1 chu kỳ; Multi – cycle clock: $T_c = 2ns$, 4 chu kỳ; Pipeline: : $T_c = 2ns$, 5 chu kỳ;	D	Single – cycle clock: $T_c = 8ns$, 1 chu kỳ; Multi – cycle clock: $T_c = 2ns$, 4 chu kỳ; Pipeline: : $T_c = 2ns$, 4 chu kỳ;

Câu 9: Cho một mảng số nguyên A[] có địa chỉ phần tử A[4] lưu ở thanh ghi $\$s3$ để thực hiện ghi vào A[2] từ $\$t0$ cần dùng lệnh nào sau đây, biết địa chỉ cơ sở mảng lưu ở $\$s3$.

A	0xAE680008	B	0xAE68FFF8
C	0x8E680008	D	0x8E68FFF8

Câu 13: Trong bộ đệm ánh xạ kết hợp đa đường, phát biểu nào sau đây là đúng:

<input checked="" type="radio"/> A	Mỗi khối bộ nhớ chính chỉ ánh xạ vào một khối bộ đệm duy nhất trong một tập khối bộ đệm xác định;	B	Mỗi khối bộ nhớ chính không ánh xạ duy nhất vào một tập khối bộ đệm xác định;
<input type="radio"/> C	Mỗi khối bộ nhớ chính được ánh xạ vào một khối bất kỳ trong một tập khối bộ đệm xác định;	D	Mỗi khối bộ nhớ chính không ánh xạ vào một tập khối bộ đệm xác định;

Câu 14: Bộ xử lý thực hiện chương trình P có tham số sau

1. CPI lý tưởng khi không có trượt bộ đệm: 1 chu kỳ
2. Chương trình P có tỷ lệ lệnh Load/Store: 20%
3. Tỷ lệ trượt bộ đệm IM: 2%
4. Tỷ lệ trượt bộ đệm dữ liệu DM: 4%
5. Tổn thất trượt: 100 chu kỳ

Xác định CPI thực tế khi thực hiện chương trình P.

A	5.44 chu kỳ	B	4.44 chu kỳ
C	4.8 chu kỳ	<input checked="" type="radio"/> D	3.8 chu kỳ

Câu 15: Cho đoạn code C như sau

```
int a[8][4]
```

```
for (int j = 0; j < 4; j++)
    for (int i = 0; i < 8; i++){
        a[i][j] = i + j;
```

8

```
}
```

Cho các tham số bộ đệm như sau:

1. Bộ đệm ánh xạ trực tiếp
2. Số khối: 4
3. Kích thước khối 4 từ
4. Mảng a được lưu trong bộ nhớ theo thứ tự a[0,0], a[0,1]...bắt đầu địa chỉ 0.

Xác định tỷ lệ truy cập trượt bộ nhớ dữ liệu

A	100%	B	0%
<input checked="" type="radio"/> C	75%	D	25%