

ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH
TRƯỜNG ĐẠI HỌC BÁCH KHOA
KHOA KHOA HỌC VÀ KỸ THUẬT MÁY TÍNH



BÁO CÁO BÀI TẬP CÁ NHÂN
MÔN HỌC: KIẾN TRÚC MÁY TÍNH (CO2008)

ĐỀ SỐ 3 :

GVHD : thầy NGUYỄN XUÂN MINH

SV thực hiện : Trần Trương Trung Hiếu

MSSV: 2211020 - Lớp: L03

TP Hồ Chí Minh, ngày 20 tháng 05 năm 2024



Câu 2: Cho danh sách địa chỉ 32-bit truy xuất theo địa chỉ word như sau: 5, 174, 45, 13, 253, 90, 173, 14, 89, 45, 91, 252

BÀI LÀM

a) Nếu dùng bộ nhớ cache Direct-mapped có 32 block, mỗi block chứa 1 word. Hãy xác định địa chỉ theo bit, từ đó suy ra các vùng tag, index lưu trữ vào cache. Cho biết trạng thái Hit/Miss của chuỗi truy xuất trên.

Với mỗi block chứa 1 word (4 bytes = 32 bits), ta cần 5 bit để chọn bit trong block. Do đó, phần offset là 5 bit. Bộ nhớ cache có 32 block ($= 2^5$) nên sẽ cần 5 bits cho trường index, 22 bits còn lại là trường tag

Địa chỉ	$Tag_{(2)} 22bits$	$Tag_{(10)}$	$Index_{(2)}$	$Tag_{(10)}$	$Offset_{(2)}$	Trạng thái
5	0...0000000000000000101	5	00101	5	00000	Miss
174	0...000000000010101110	174	01110	14	00000	Miss
45	0...000000000000010111	45	01101	13	00000	Miss
13	0...0000000000000001101	13	01101	13	00000	Hit
253	0...000000000011111101	253	01101	13	00000	Miss
90	0...000000000001011010	90	10010	18	00000	Miss
173	0...000000000010101101	173	01101	13	00000	Hit
14	0...000000000000001110	14	01110	14	00000	Miss
89	0...000000000001011001	89	01001	9	00000	Miss
45	0...000000000000010111	45	01101	13	00000	Hit
91	0...000000000001011011	91	01011	11	00000	Miss
252	0...000000000011111100	252	11100	28	00000	Miss

b) Làm lại câu a) với bộ nhớ cache Direct-mapped có 16 block, mỗi block chứa 2 word

Mỗi block chứa 2 word, ta cần 6 bits để biểu diễn offset, bộ nhớ cache có 16 block nên ta cần 4 bits để biểu diễn trường index và 22 bits còn lại dùng để biểu diễn trường tag.



Địa chỉ	$Tag_{(2)} 22bits$	$Tag_{(10)}$	$Index_{(2)}$	$Tag_{(10)}$	$Offset_{(2)}$	Trạng thái
5	0...0000000000000000101	5	0101	5	000000	Miss
174	0...0000000000010101110	174	1110	14	000000	Miss
45	0...0000000000000010111	45	1101	13	000000	Miss
13	0...000000000000001101	13	1101	13	000000	Hit
253	0...000000000011111101	253	1101	13	000000	Hit
90	0...000000000001011010	90	0010	2	000000	Miss
173	0...000000000010101101	173	1101	13	000000	Hit
14	0...000000000000001110	14	1110	14	000000	Miss
89	0...000000000001011001	89	1001	9	000000	Miss
45	0...00000000000010111	45	1101	13	000000	Hit
91	0...000000000001011011	91	1011	11	000000	Miss
252	0...000000000011111100	252	1100	12	000000	Miss

c) Hãy xác định tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache trong cả 2 trường hợp. Biết rằng 1 phần tử cache sẽ chứa 1 bit V, các bit tag và dữ liệu.

Tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache:

Trường hợp a) (32 block, mỗi block chứa 1 word):

Số bit tag = 22 bit

Số bit index = 5 bit

Số bit offset = 5 bit

Số bit V = 1 bit

Số bit dữ liệu = 32 bit (1 word)

Số phần tử cache = 32 block

Tổng số bit = $(22 + 1 + 32) \times 32 = 1760$ bit

Trường hợp b) (16 block, mỗi block chứa 2 word): Số bit tag = 22 bit

Số bit index = 4 bit

Số bit offset = 6 bit



Số bit $V = 1$ bit

Số bit dữ liệu = 64 bit (2 word)

Số phần tử cache = 16 block

Tổng số bit = $(22 + 1 + 64) \times 16 = 1392$ bit