# ES9018をしらべてみよう! の巻き 2011.10.9



http://www.esstech.com/ http://www.accuphase.co.jp/cat/dp-900\_dc-901.pdf

どうやら巷ではESS社のES9018というDACチップがうわさになっている。 どんなDAC素子かな?

まずはESS社のHPを覗いてみる。 しかし、概要だけで詳しいデータブックとかはみあたらない。





The **SABRE**<sup>32</sup> **Reference** audio DAC series is the world's highest performance 32-bit audio DAC solution targeted for consumer applications such as Blu-ray players, audio pre-amplifiers, A/V receivers and professional applications such as recording systems, mixer consoles and digital audio workstations.

Part Number	Description	Package	DNR (dB)	THD (dB)	32-bit DAC	I2S/DSD Input	SPDIF Input	Jitter Reduction
ES9018	SABRE <sup>32</sup> Reference 8-Channel Audio DAC	64-LQFP	135 (mono) 133 (stereo) 129 (8ch)	-120	Yes	Yes	Yes	Yes
ES9012	SABRE <sup>32</sup> Reference Stereo Audio DAC	64-LQFP	133	-120	Yes	Yes	Yes	Yes

With ESS patented 32-bit Hyperstream<sup>™</sup> DAC architecture and Time Domain Jitter Eliminator, the **SABRE**<sup>32</sup> **Reference Stereo DAC** delivers an unprecedented DNR of up to 135dB and THD+N of -120dB, the industry's highest performance level that will satisfy the most demanding audio enthusiasts.

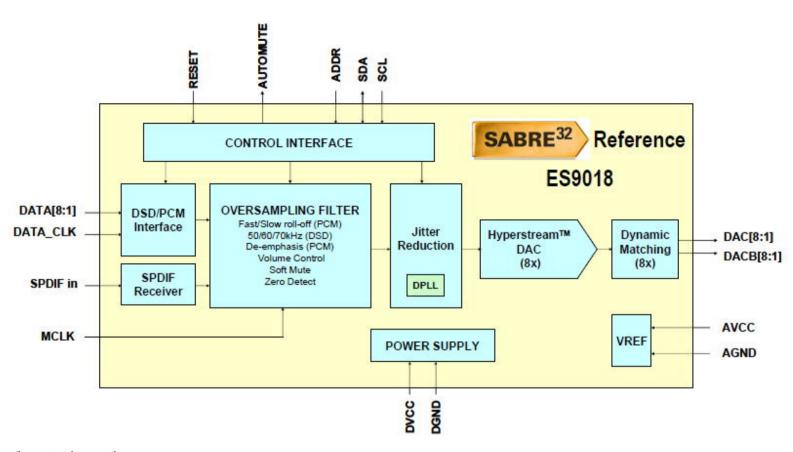
The **SABRE**<sup>32</sup> **Reference** audio DAC's 32-bit Hyperstream<sup>™</sup> architecture can handle full 32-bit PCM data via I2S input, as well as DSD or SPDIF data. The **SABRE**<sup>32</sup> **Reference** supports up to 1.536MHz<sup>1</sup> input sampling rates and consumes less than 100mW.

ESS社のHPを覗いてみてもあまり情報はありません。

かろうじでICのブロックダイアグラムはありました。構成的には普通のDACと同じですが、SPDIF入力が直接できるようなので、 DAIは不要なのは回路が簡単になりそうです。

素子のコントロールはマイコン制御が必須のようです。SDA,SCLの端子があるということはI2C制御のようです。 いつもはSPI制御のICをつかっているので、この制御ははじめてなので、つかうときには少し勉強しなければいけなさそうです。

ブロックダイアグラムをみてひとつ特徴的なのがJitter Reductionなるものがあります。DPLLとあるので Dual PLL でしょうか。



ブロックダイアグラム。

これしかほとんど情報がないのですが、おもしろそうなので手にしたいものです。

#### どこで調達できるの?

digikeyを覗いてもなさそうです。ネットで「ES9018+通販」とかのキーワードで探してみても全然ヒットしません。 となれば正攻法です。ESS社のHPから国内代理店を探してメールを出しました。

10個以上という条件はありますが、個人にでも販売してくれるみたいです。ただしデータシートの入手は登録が必要なようです。ちなみに1個あたりの値段は約6300円と、DAC素子にしては高めですが、SPDIFが直接入力できる点とJITTER REDUCTIONの機能があるのなら、案外お買い得かもしれません。

納期は6-8週間かかるということなので、とりあえず発注してみましょう。 年内には手にできそうです。 年末年始のお楽しみかな・・・・・。

#### ES9018を搭載した機器は?

AccuphaseのDC901という機器があるようです。このメーカは比較的新しい素子を積極的にとりいれています。 お値段はいくらするのかな?



このDACにはES9018が搭載されているようです。

カタログを読み進めると、片chに2個のDAC素子をつかってパラレルで動作させているようです。 基板の写真もカタログにありましたが、DAC素子が2つ見えますね。 基板上にTO-220型のトランジスタが無骨に乗っていますが、おそらくIVアンプのドライバーでしょう。

結構な電流が流れているようです。

■ 超高速FPGAIこよるディジタル演算により、独創的な再生方式2倍速の高精度の「移動平均フィルター」回路(MDSD)を構成

■ 16回路並列駆動の「MDS変換方式D/Aコンバーター」を搭載。8回路のコンバーターを内蔵する「ハイバーストリーム™ DAC」(ES9018)を2個(16DAC)並列動作



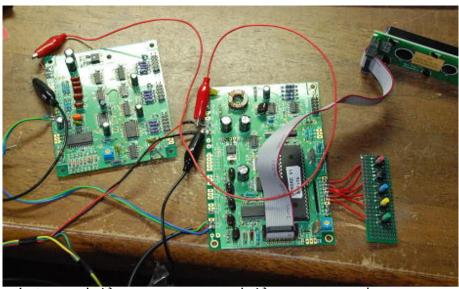
DC901内部の様子。カタログから引用

個人でつくるのなら4パラくらいにすると面白いかな。 となるとDACで8個のES9018をつかうことになるので、合計で5万円くらい・・・ PCM1704Kの8パラ差動ほどではないですが、結構かかります。 まあ、素子が届くまでいろいろと考えてみましょう。

#### ちょっと下調べ 2011.10.10

ES9018はSPDIFレシーバがついていて、かつDAC部はモノラル出力にできるのでステレオ構成にする場合は単純に2個のES9018をつかえばできそうです。でも、ちょっと気になるのはSPDIFレシーバの中にPLLがあるとおもうのだけど、左右間で位相はずれないのだろうか?という疑問です。そこで、簡単に調べてみました。

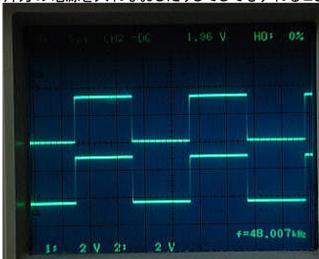
DAIとしてCS8416を用いたものを2台用意して、同じSPDIFの入力信号を入れて、データ出力の位相差があるかどうかを調べてみました。



2台のDAI。左がDAI for DF1706で右が FFASRCです。

# ピッタシです!

少しぐらいずれているかな?という期待もあったのですが、ものの見事にピッタシです。 <u>片方の電源を入れなおしたりしてしてもずれること</u>はなさそうです。



A 200ms CH2 -DC 1.96 V HO: 0%

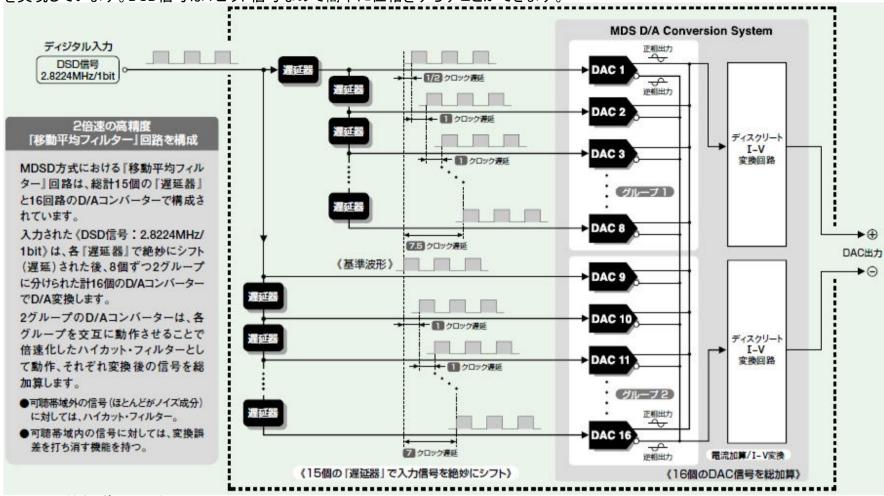
LRCK信号 2台とも同じ

BCK信号 こちらも同じ。

# ということは・・・・

SPDIFレシーバの位相がそろっているということは、ちょっと面白いことができそうです。

というのもAccuphaseのDC901では位相ずらしをおこなった信号をDACに入れることで、フィルタと誤差軽減の2つの機能を実現しています。DSD信号は1ビット信号なので簡単に位相をずらすことができます。

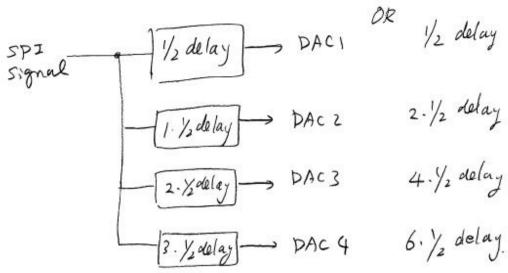


DC901の位相ずらし入力

#### SPDIF(PCM信号)で位相ずらしをするには

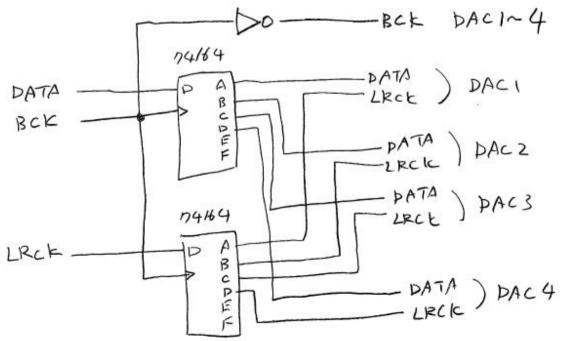
SPDIFのシリアル信号をシフトレジスタをつかってずらしてやれば、簡単に位相ずらしができそうです。でも、考えてみると192kHzでのSPDIFのキャリア信号は約12MHzになるので、位相ずらしのための基準クロックはすくなくともその10倍、すなわち100MHz程度のクロックが必要です。これはロジックICではすこし厳しい値です。それに、100MHzのクロックで有意な位相ずれ量を確保しようとすれば、多段のシフトレジスターが必要になってしまいます。

やっぱり横着せずに、PCM信号の位相ずらしを行ったほうが良さそうです。 基本的な構成はPCM信号をあつかうので、DAC素子毎での位相ずらしになるので 4個のDAC素子をつかうなら4段の位相ずれた信号の重ねあわせになります。



基本的な構成はこんな感じ。 1クロックディレイと2クロックディレイを選択できるようにすると面白いかも。

具体的な回路はこんな感じでしょうか。44.1kHzサンプル時のBCKはちょうど2.8224MHzになりますから、Acuuphaseと同じずれ量を実現することができます。



回路はそれほどややこしいものではありません。

パラにするのに、単純にパラ加算にする場合や、位相ずらしでパラ加算する方法など選べれば面白いでしょう。 さらに位相ずらし量も選択できるようにするかな。 しかし、この方法をするには外付けのSPDIF受信器が必要になってしまいますが、まあいいでしょう。

この位相ずらしはES9018以外のほかのDACにもつかえるけどPCM1794あたりで作ってみたら面白いかな?

#### 予想より早く現品到着! 2011.11.4

見積もり時点では納期は6-8週間かかるとのことでしたが、約4週間で到着しました。 いま忙しい時期なのにな・・(笑)。 カットテープでくるかと思っていましたが、トレイに入っていました。

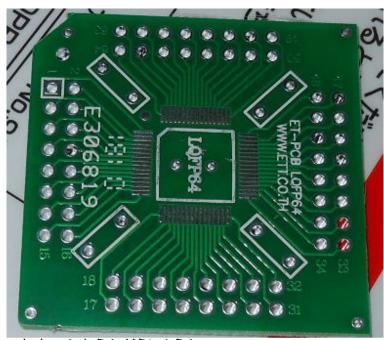
リールで作るほど数がでないのかな?



現品到着。硬いプラスチックのトレイに入っています。

一応、変換基板は秋月電子で購入しておきました。

一応これで試作の準備は整ったのですが、いかんせん動作確認のために1個を消費するのはなんとなくもったいない気がします。結構高かったですからね。いっそのこと基板を作ってみようかな・・・・



これをつかおうかどうしようか?

**結構電源がたくさんいります。**ES9018は電源がたくさん要ります。ディジタルとアナログの分離しなくても、3・3Vと1. 2Vが必要になります。 折角なので、ディジタルとアナログ電源をわけたいところですが、1. 2Vの電源をどのように作ろうか悩みます。 外付けならディスクリートで組みたいところですが、これも別途基板をつくる必要になります。 簡単に動かすためにもオンボードのレギュレータがあると便利なのですが、 1. 2Vってあるのかな? 調べてみると、結構たくさんあるようです。 電流としてはおよそ200mAもあれば十分でしょうから、こんなものもつかえるようにしてみましょう。 リジェクション75dBですからかなり高性能です。



#### LD1117xx

#### Adjustable and fixed low drop positive voltage regulator

#### **Features**

- Low dropout voltage (1 V typ.)
- 2.85 V device performances are suitable for SCSI-2 active termination
- Output current up to 800 mA
- Fixed output voltage of: 1.2 V, 1.8 V, 2.5 V, 3.0 V, 3.3 V, 5.0 V
- Adjustable version availability (V<sub>REF</sub> = 1.25 V)
- Internal current and thermal limit
- Available in ± 1 % (at 25 °C) and 2 % in full temperature range
- Supply voltage rejection: 75 dB (typ.)

# TO-220 DPAK TO-220 SOT-223 SO-8

On chip trimming allows the regulator to reach a very tight output voltage tolerance, within ± 1 % at 25 °C. The adjustable LD1117 is pin to pin compatible with the other standard. Adjustable

#### Description

こんなレギュレータも搭載できるようにすると組み立てが便利そうです。

# どんな構成にするかな?

まずはディジタル部分のみを作ってみたいと思っています。IVアンプは外付けです。というのも、 パラの仕方ではかなりの電流を扱う必要があるので、OPアンプでは厳しい場合もでてきます。 そうなったらPOWER-IVを使う必要がでてきそうです。反対にパラ数がすくなければ、OPアンプをつかった シンプルIVでもディスクリIV基板でもいいかな、っという感じです。

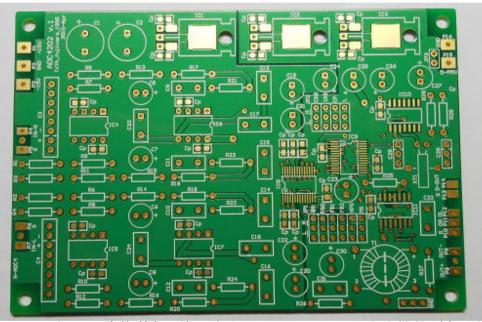
#### 搭載可能なES9018は2個で設計しましょう。

いつも使う基板のサイズから最大2個搭載で設計していきましょう。 使用のパターンは

ES9018を1個のみでステレオ構成。 ES9018を2個使用して、それぞれモノラル動作としたステレオ構成。 ES9018を2個使用して、モノラルーパラ構成(ステレオには2枚必要)。

#### DSD出力機器をつくってみる! 2011.11.6

ES9018はDSD信号を受けることができますが、いかんせん私のオーディオ環境ではDSD出力をする機器がありません。 DVDプレイヤあたりをばらせばでてくるかもしれませんが、居間にある機器をばらそうものなら家族から苦情がでそうです。 ということもあり、どうやってDSD出力が可能な機器を調達しようかと調べていていたら、AD変換!基板につかっている PCM4202がDSD出力が可能なことがわかりました。



リリース中のAD変換基板。使用するPCM4202にはDSD出力機能があります。

#### さっそく組み立ててみよう!

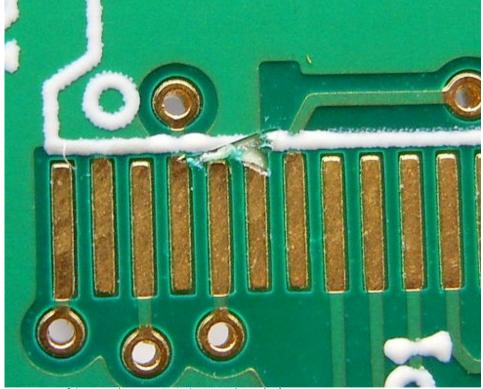
もともとAD変換基板はSPDIFであるPCM出力ができるように設定していますが、 DSD出力に変更するのは簡単です。PCM4202のフォーマット設定を1つ変えるだけです。 SPDIF出力にするときは24Bit Right Justifiedにしていますが、これをDSDに変更するには FMTOをHレベルにするだけでできます。

Table 5. Audio Data Format Selection

FMT1	FMT0	AUDIO DATA FORMAT
0	0	24 bit Left Justified
0	1	24 bit I <sup>2</sup> S
1	0 1	24 bit Right Justified
1	1 V	1 bit DSD (Master Mode Only)

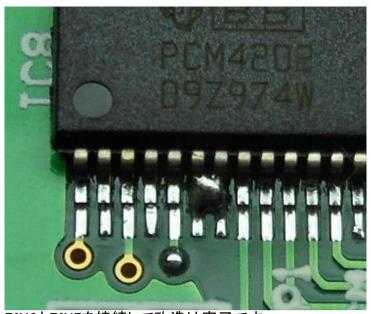
AD変換基板の改造箇所はFMTOの変更のみです。

FMT0はPCM4202のPIN6になります。通常はGNDに接続されていますが、これをHIGHレベルにするためには、隣のPIN7(FMT1)に接続してやれば大丈夫です。 ということで、PCM4202を取り付ける前ににPIN6の部分をGNDから切り離しておきます。 カッターをつかって注意深くパターンの切断です。



PIN6のパターンをGNDから切りはなします。

この作業が完了したら、おもむろにPCM4202をとりつけます。PIN6はHIGHレベルにするために、 となりのPIN7と接続する必要がありますので、PIN7と半田を盛ってジャンパーします。 いつもは半田ブリッジを苦労するのですが、いざ半田ブリッジをさせようとするとなかなかしなかったりします(笑)。



PIN6とPIN7を接続して改造は完了です。

一気にくみたてましょう! あとはアナログ部と発信器の部分を組み立てて完了です。部品がそろっていれば、短時間で完成です。今回は手持ちの部品の都合から水晶は16.9344MHzをつかいました。SPDIFI出力とはしないので DIT4194や出力バッファー用のIC、パルストランスが必要ないのでディジタル部は閑散としています。 また電解コンデンサは大容量のセラミックコンデンサ(10uF)に変更しました。 価格的にはこちらの方が高いのですが、部品箱の在庫減らしです(笑)。



完成したDSD版のAD変換器です。ディジタル部は部品が少ないです。

# ジャンパーの設定

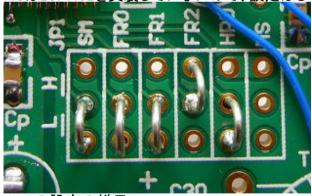
今回は16.934MHzの水晶をつかったので、64fs出力のDSDを得るために384fsで動作させます。 ジャンパー(JP1)は下表にしたがって、設定です。

Table 4. Sampling Mode Selection for DSD Output Mode Operation

FS2	FS1	FS0	SAMPLING MODE
0	0	0	128 f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 768 f <sub>S</sub>
0	0	1	128 f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 512 f <sub>S</sub>
0	1	0	128 f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 384 f <sub>S</sub>
0	1	.1	128 f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 256 f <sub>S</sub>
1	0	0	64 f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 384 f <sub>S</sub>
1	0	1	64 f <sub>S</sub> DSD Output Rate with f <sub>SCKI</sub> = 256 f <sub>S</sub>
1	1	0	Reserved
1	1	1	Reserved
		,	

今回は384fsの64fsDSDで動作させます。128fsへの変更も簡単です。

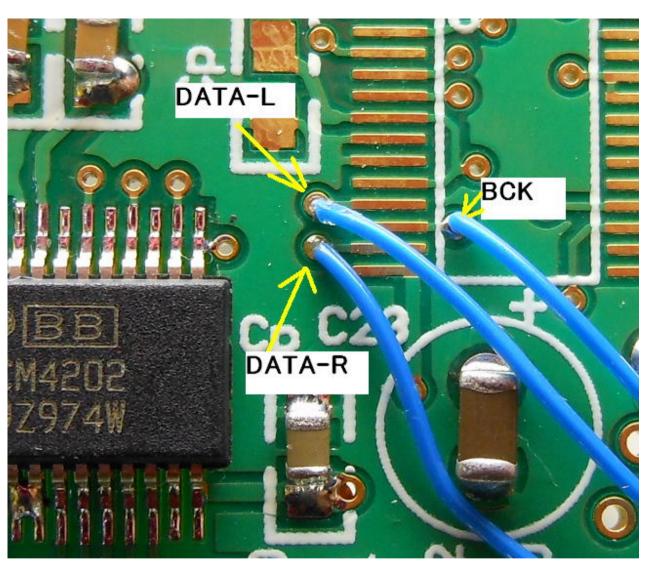
ジャンパーの設定はSMはL(マスターモード)、FR0=L、FR1=L、FR2=H、HPD=Lに設定しました。 MSはDIT4192を実装していないので、設定はしていません。



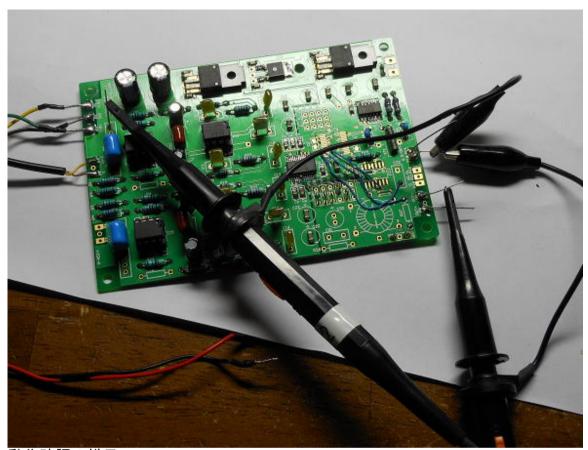
JP1の設定の様子。

# どこから信号を取り出そうかな。

DSD信号はビットクロック信号(BCK)とデータ(LおよびR)のシンプルな構成です。 どこから信号を取り出そうか考えて、PCM4202の隣の実装していないDIT4192のランドをつかって 取り出すことにしました。

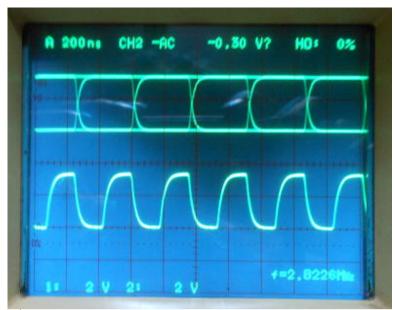


動作確認! 基板も出来上がったので、電源と発信器をつないで動作確認です。



動作確認の様子。

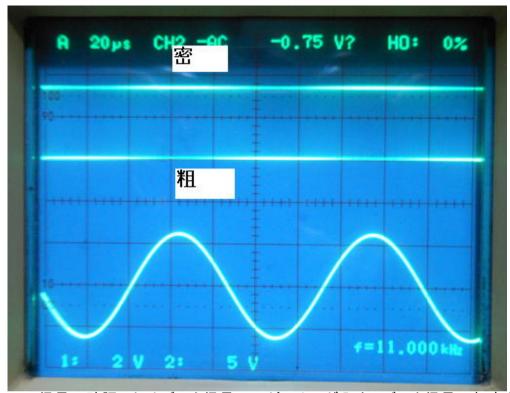
まずはデータ端子を調べてみます。ビットクロック(BCK)からは2.822MHzが出力されているので問題なく動いてはいるようです。でも、データ信号をみても本当に動いているかどうかわからないです。



データ出力:下はBCK、上はDATA。

# 正弦波入力をしてみましょう。

DSDデータが正常にでているかどうか調べるために入力に正弦波をいれます。 そしてDSD信号を観察します。DSDという名前がついていますが、本来はPDM(パルス密度変調)なので、データの1、Oの出現割合が変わるので、その状態から動作しているかどうかがわかります。 オシロ写真はわかりにくところがありますが、データ信号は入力アナログ信号に応じて、 1とOの出現頻度が変わっていることが確認できます。

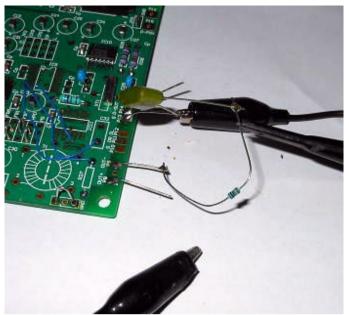


DSD信号の確認。上はデータ信号で下がアナログ入力。データ信号の粗密がかわっている様子がわかります。

ちなみになぜDSD信号が使われるようになってきたかというと、その1つの理由は回路が簡単で済むからです。 SPDIF信号なら変調してDAしてと、いろいろな回路が必要で消費電力が多く必要です。それに対して、DSD信号は パルス密度の変調ですから、簡単なローパスフィルターを通せばアナログ信号に変換できます。これは、回路を極めて 簡単にすることが可能で、電池の持ちを気にするポータブル機器で採用が多いのは容易に想像できます。

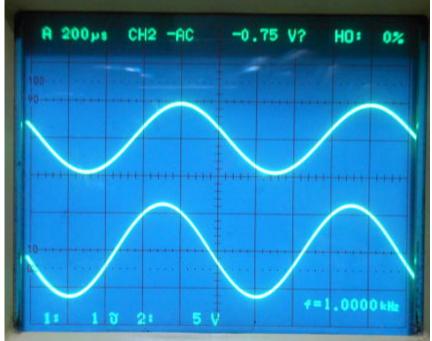
# アナログフィルターを通してみる。

DSD信号を確認するために、簡単なフィルター回路を通してみました。単純に1kΩの抵抗と0.047uFのコンデンサでLPFを形成して出力を確認してみました。



DSD信号にLPFを通してみました。

なるほど、入力信号と同じ信号が再現できています。位相が遅れているのはAD変換器内での処理によるものです。



上:DSD信号をLPF通したもの。 下:入力信号

これでDSD信号を発生させることのできる機器を準備することができました。

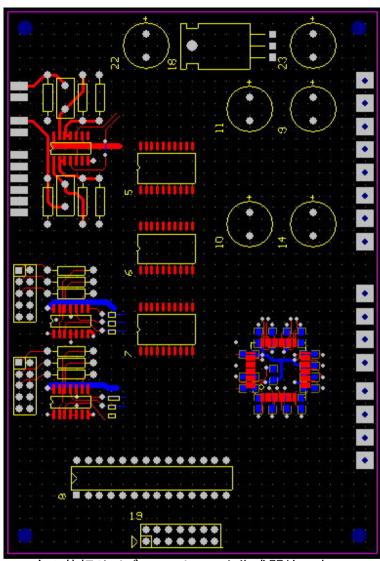
ES9018の動作確認環境は着実にそろいつつあります。

### 本格的にES9018のパターンを書いてみましょう!

#### ひさしぶりの作業再開! 2011.11.16

ES9018を1個搭載してDAC1794-3.5のディジタル部と置換えができるような基板を作成したら、音質の比較にいいかもしれません。

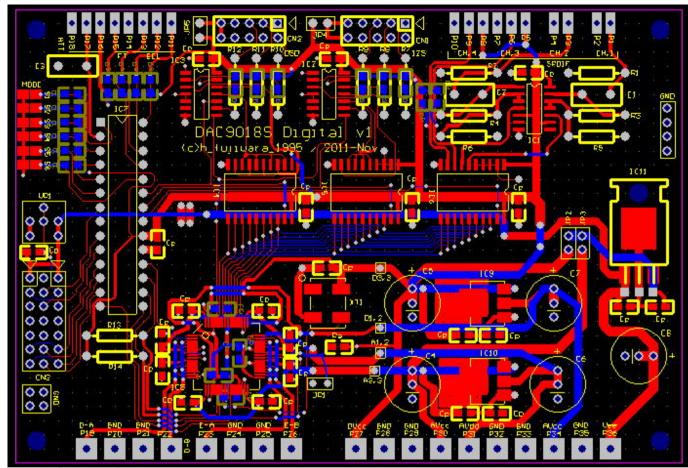
SPDIF、PCM(I2S)、DSDが切り替えできようにするために少しICの数は多くなりますが、 基板には余裕で実装できそうです。



いつもの基板サイズでアートワーク作成開始です。

# こんな感じかな? 2011.11.18

最後にベタを塗って完成ですが、かなり細かいです。 SPDIF入力、PCM(I2S)、DDSの切り替えを可能にしています。 あとは3.3Vと1.2Vは個別給電も可能ですが、1.2Vはオンボードでのレギュレータも搭載可能にしています。 さらに5V単一で動作可能なように、3.3Vのレギュレータも搭載可能にしてみました。

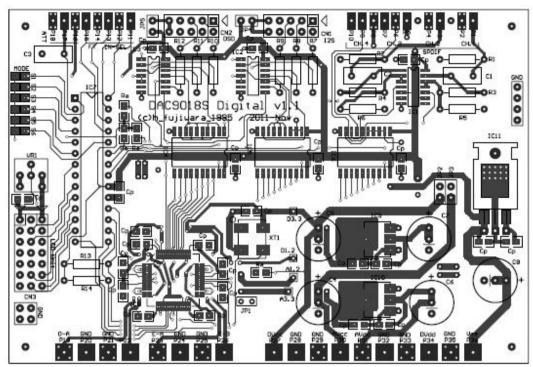


こんな感じで完成かな?

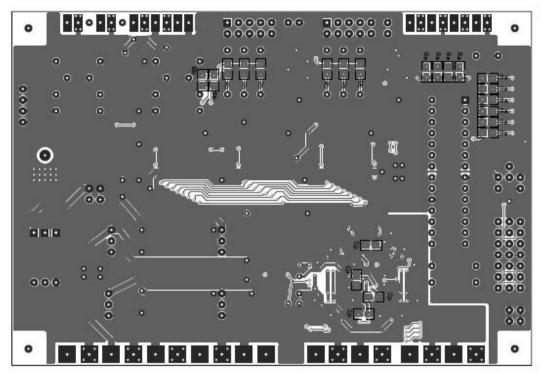
さて、明日から青森、仙台とロードです。今日は早く寝よ!

# 完成かな? 2011.11.22

こんな感じで試作してみましょう!

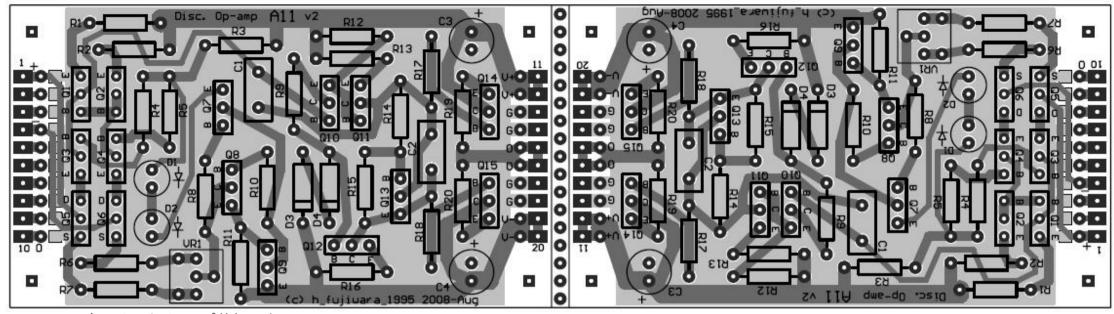


クリックすると拡大します。



クリックすると拡大します。

リクエストのあったA11基板もリニューアルです。あわせてDAC1242-2もリリースしましょう。



ReNewA11ディスクリオペアンプ基板です。

#### とりあえず試作! 2011.11.23

まずは基板を面付けして発注しました。基板データに問題がなければ 12月1日頃に手にすることができでしょう。 その間にソフトウエアを考えていきましょう。なんせI2C転送は初めてです。 うまくうごかせられるかな?

### I2Cとは 2011.11.26

I2Cとはフィリップスが提案した2線式のデータ転送方法で、SDAおよびSCL信号をたくみに組み合わせたシーケンスになっています。基本的には下図のような手順になっています。

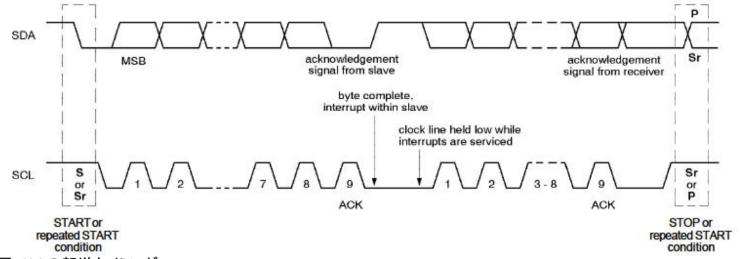


図 I2Cの転送タイミング

I2Cで面白いのは2線だけで双方向にデータ転送ができるようにするために、2線とも双方向の信号ラインになっています。そこで出力同士がぶつからないようにハードウエアとしては、信号線はプルアップしておき、オープンドレインのワイヤードORの構成になっています。これなら、出力がぶつかっても安心です。たとえば、HとLの出力がぶつかろうものなら、大きな電流が流れてお互いの素子を壊しかねません。

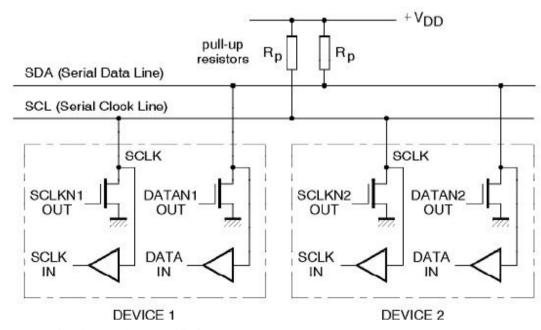
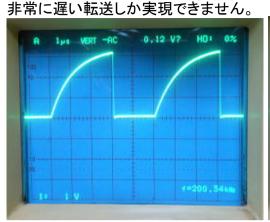
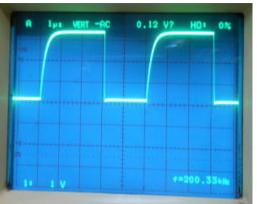


図 I2C転送ハードウエア構成

ただし、上図のような構成で気をつけないといけないのが、L→Hに遷移するときの時間です。 FETをOFFしても、FETのコンデンサのチャージが溜まりHレベルになるまでの遅れ時間が 発生します。これはプルアップ抵抗値に依存しますが、下図のように5.6kオームですら 3Vまで上昇するのに3uS程度かかります。 $1k\Omega$ なら1uS以内に収まります。 -般にプルアップに使われる抵抗値(数 $10k\Omega$ )では、かなりの時間がかかることになるので、





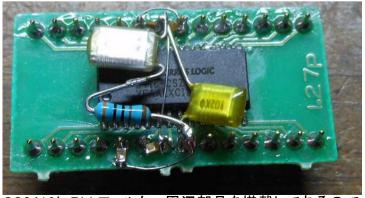
プルアップ抵抗 5.6kΩ

プルアップ抵抗 1kΩ

このあたりの時間遅れを確認した上で、I2C転送のためのプログラムを組みます。

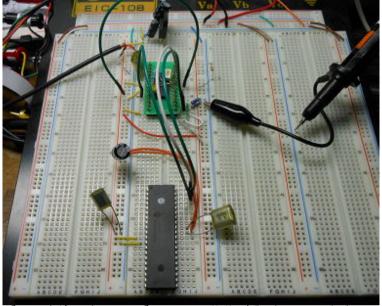
#### まずはCS8416を題材にしました。

I2C転送で受けることのできるデバイスは多くあります。手元ではCS8416,WM8741などがありますが、 容易に動作が確認できそうなものとしてCS8416を題材に選んでプログラムを書いてみることにしました。 というのは最近つかいだしたC言語のコンパイラにはI2Cのドライバーライブラリーがついているので、 これをつかえば何も考えなくていいのですが、残念ながら1組のSDA、SCLしかつかえません。 I2C転送はチップのIDアドレス数だけ、素子をぶら下げることができますが、 たとえば今回使おうとしているES9018では2つのアドレスしか設定できません。ということは、1つのI2Cラインには 2個のES9018しか駆動できないことになります。将来的に複数個(3個以上)のES9018を使ったDACを使うことを想定したときに、I2Cのドライバーライブラリは自作しておいたほうがよさそうです。 そうすれば、複数組のI2Cラインを持たせることが可能になります。



CS8416にPLLフィルター周辺部品を搭載してあるので、 ブレッドボード上の配線は最小限で済みます。

さて、CS8416をブレッドボードに差し込んでPICマイコンと接続してソフトの作成です。 データシートに記載のとおりのシーケンスを組み込んで、あっさりと動作確認完了です。



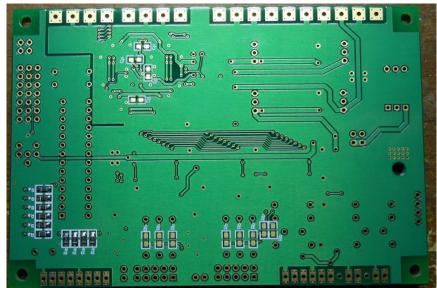
ブレッドボードでライブラリーの動作確認をしています。

#### 次はDAC9018S用のソフトを組みましょう!

# 基板到着! 2011.12.2

ジッタクリーナ基板とあわせてDAC9018の基板も到着しました。 いつもは部品面がベタアースですが、この基板では表面実装部品が多いので裏面がベタアースになっています。





部品面が配線面

裏面がベタアースです。アナログとディジタル部はスリットを入れました。

さっそく実装していきましょう。本来は小さい部品から取り付けるのが王道ですが、まずは電源部の確認からです。高価なES9018はとりつけず、その他の部品をとりつけました。ロジックICの破損程度なら許せませすが、ES9018が破損したらちょっと涙目になってしまいそう・・・・・電解コンデンサには発振のリスクもありOSコンは使いたくなかったのですが、ちょうどいいサイズだったので搭載しました。まあ、大丈夫でしょう(笑)。



まずはこれだけ部品を実装しました。

#### 通電!あれ?

通電して電圧を計ってみると、3.3Vは正常ですが、1.2Vラインは2.5Vもあります。あれ、購入するレギュレータを間違えたな?でも型番をみると"17-12"とあるので1.2V品に間違いありません。 ひょっとして、とマニュアルを見返しみると、ありました。 最低電流が規定されています。最小でも2mAを流さないと安定しないようです。

ES9018が実装されれば問題ないですが、そうでない場合はダミー抵抗を実装しないとだめですね。

Minimum Load ZLDO1117-ADJ  $V_{IN} = <18V$ FT 5 mA ZLDO1117-1.2 Current (Note 7)

LDO1117には最低電流の規定がありました。

というわけで、ダミー抵抗として470Ωをとりつけました。1. 2Vですから約3mA程度は流れてくれるでしょう。 この抵抗を取り付けて電源ONして、1.2Vが出ていることを確認できました。 オシロの波形でも電源電圧の発振はなさそうです。



ダミー抵抗を取り付けて無事に1.2Vを確認しました。

# いよいよES9018のとりつけです。

このチップはリード間隔が0.5mmですが、0.65mmになれているとさほど難しくはありません。 難なく半田付けできました。ただし、取り付けたあとのチェックは入念にしないといけません。 ディジカメで撮影してピン間の半田の状態を入念に確認しました。 老眼が進んでいるので、細かい半田付けは慎重にです(笑)。



ES9018の取り付け完了です!

全体の写真はこんな感じです。



すべての部品がとりつきました。あ、ダミー抵抗は余分ですね。

#### 動作確認!

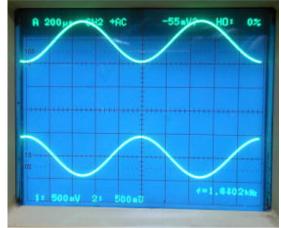
これが一番緊張しますね。ソフトとハードが混在する基板では、動かない場合はハードに問題があるのか、それともソフトに問題があるのかの切り分けが極めて重要です。まずはハードの確認のために、ソフトは必要最小限のコードだけを書き込んで試すわけですが、実はES9018のマニュアルはとても不親切。TI社、AD社などの素子のマニュアルを見慣れていると、まるで学生実験のレポート並(笑)。よくも、開発する人はこれでだけの情報でプログラムが書けるものだと関心してしまいます。

#### とりあえず、電源ON! 動かない・・・・

まずは簡単なプログラムを書いて電源を入れてみましたが、動きません。まあ、これは想定内です。 まず、わからないのがリセットです。Active HighなのかActive Lowなのかが、マニュアルをみただけでは わかりませんでした(もし、記述があるなら宝探しのような場所に書いてあるのかな?)。 最初はActive Lowでプログラムを書いてみましたが、うまく動きません。それに、I2C通信もエラーがでています。 さらに、出力端子の電圧もゼロのまま(出力は82Ωの抵抗でGND接続しているが、出力電流があれば何らかの 電圧がでるはず)。こりゃ、まったく動いてないようです。

#### リセットはACTIVE HIGHへ!

ということで、リセット電位をACTIVE HIGHに変更しました。そうすれば、出力電圧が発生して、 またI2C通信も問題なくできているようです。そしてSPDIF入力を入れてやれば、 無事に信号が出現しました。 まあ、ここまでくれば、あとはソフトウエアーの調整を進めるばかりです。



動作確認です。ソフトはどんどん造りこみましょう!

# やっぱり必要 2011.12.8

ソフトを組むときに、ES9018のレジスターの内容を把握したり、どのレジスターにどんな値を書き込めば どんな動作をするのかを確認するためには、なにか表示装置がやっぱり必要になります。 ということで、メンテナンス用にと取り付けていたLCD接続端子と、あとはエンコーダとスイッチをいくつかつけて、 任意のアドレスに任意を値を書き込めるようにしました。



開発環境は整いつつあります。

さて、また二日間の出張・・・寒いな・・・

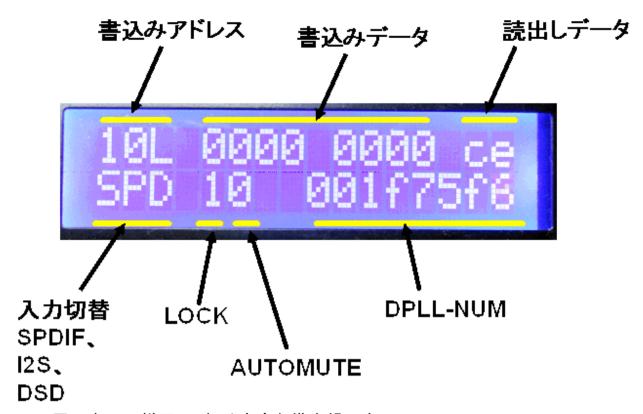
# 作業再開! 2011.12.11

SPDIF,I2S,DSD入力の確認にはいろいろな機器を接続する必要があるので、 DAC9018S基板はメンテナンス用のLCD、スイッチ類とあわせてコンパクトにまとめました。 これがばらばらだと、机の上にのりません(笑)。

あわせて、LCD表示プログラムも少し手を加えて、DPLL-NUMの表示ができるようにしました。 これはサンプル周波数を示すものです。



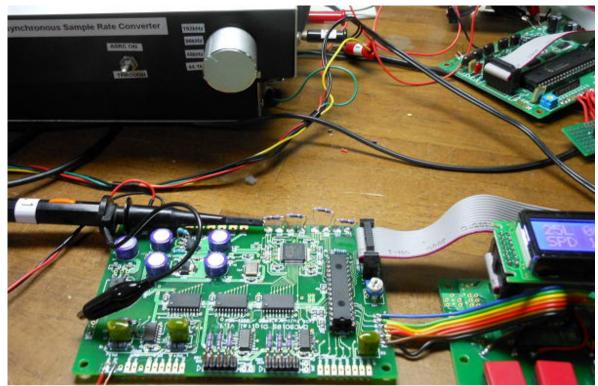
コンパクトにまとめてDAC9018Sとメンテ用のLCDとスイッチ類



メンテ用の表示の様子。これは完全な備忘録です。

#### まずはSPDIF入力!

ASRC→DAC9018Sで接続しました。44.1-192kHzで問題なく動作確認できました。192kHzにおいてもDPLLのバンド幅もLOWESTでもロックは外れません。



SPDIF入力でのテスト!

#### つぎはI2S入力!

FFASRC(外部接続端子)→DAC9018Sで接続しました。I2Sだけでなく、右詰めおよび左詰めフォーマットでも問題なく動きました。ただし、高いサンプル周波数ではDPLLのロックが外れやすくなるようで、 周波数帯にあわせてバンド幅の調整が必要になるようです。これについては、別途詳細に調べる必要がありそうです。



FFASRC(外部接続端子)→DAC9018Sで接続

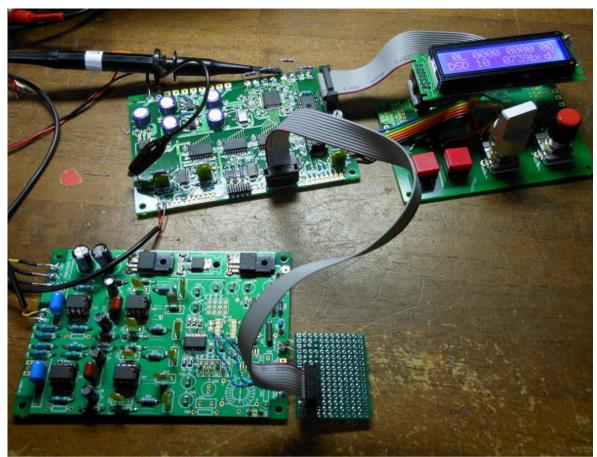
## ついでに

FFASRC(外部接続端子)→ジッタクリーナ→DAC9018Sで接続しました。 この場合DPLL-NUMの値はかなり安定するようです。ロックはずれのバンド幅も改善される用ですが、 詳しくは時間をかけて調べる必要がありそうです。



ジッタクリーナをはさんで動作確認もしてみました。

最後はDSD入力をチェック! DSDソースとしてはAD変換ボードを改造したものを使います。こちらも問題なく動きました。 ただし、DSD入力の場合もI2S入力と同様で、高いサンプル周波数ではDPLLのロックが外れやすくなるようです。

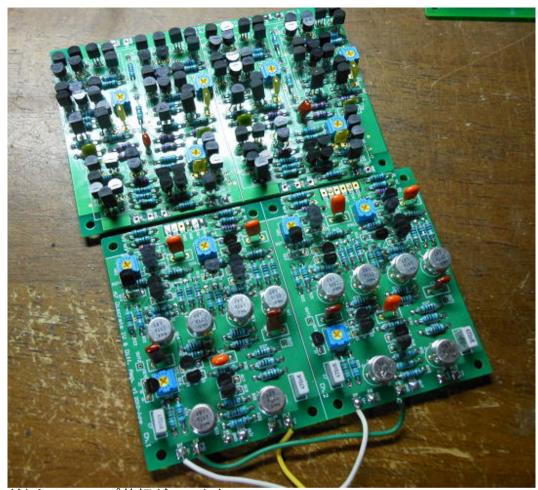


DSD入力での動作確認の様子。

ひととおりの確認ができました。もう少し調べるところはあるのですが、試聴できるように組み立てていきましょう。 IV変換と差動合成に何を使うかに少し悩んでしまいそうです。

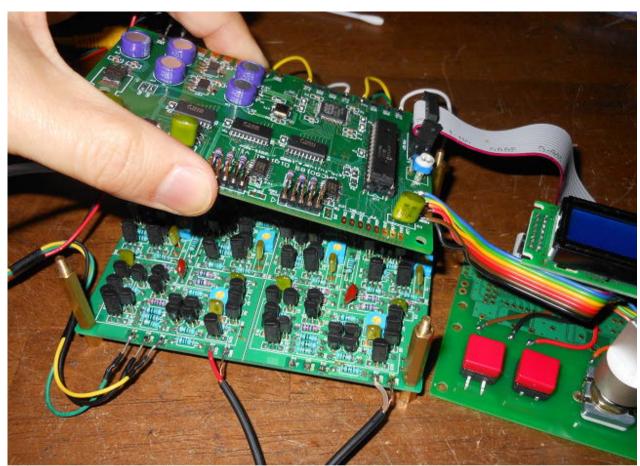
## IV変換基板は

手元に組み立て済みの基板が2枚ありました。1つはディスクリ基板ともう1つはA7型です。 どちらでもいいのですが、ディスクリ基板はDAC1704用に最近作ったこともあり、調整済みなので こちらにしましょう。



どちらのIVアンプ基板がいいかな。

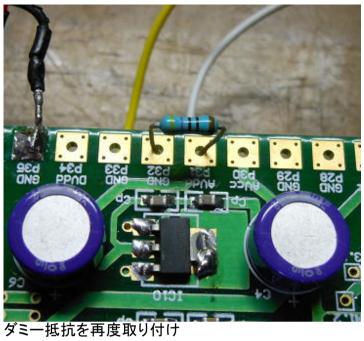
DAC基板とディスクリIV基板はサイズが同じなので重ねて使用します。あ、組み立ててしまう前に調整しないと。 以前はDAC1704と組み合わせて調整しましたが、ほどんどゼロ調はずれていなくて、10mV以下の再調整ですみました。



基板を重ねる前に再調整!!!

## おや?

折角なのでDACに付いていた、1.2Vレギュレータのダミー負荷をはずしました。
1.2Vレギュレータに使っているZLD117は最低負荷電流が2mA程度必要ですが、この程度はES9018は消費するかと思っていましたが、ディジタル部の1.2Vは結構電流を消費しますが、アナログ部はほとんど消費しないようで、ダミー負荷をはずしても1.45V程度ありました。少しだけですがダミー負荷はあったほうが良いようです。ということで、電源入力端子にダミー抵抗は接続です。

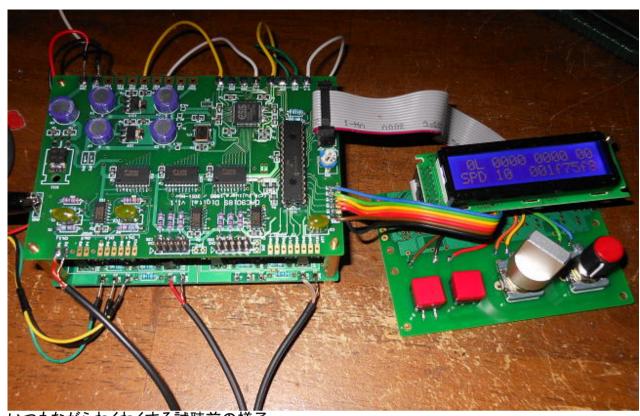


## いよいよ試聴!

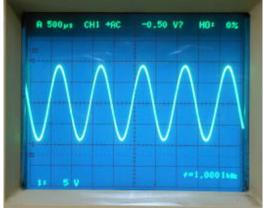
緊張の瞬間ですね。

あらかじ出力レベルを測定しておきましたが5Vrms以上はありそうです。ケースに収める前には少しIV抵抗は下げる 必要がありそうです。さて、試聴には大黒摩季の軽快なナンバーからピックしました。

まずは、CDをかける前にフルボリュームでノイズチェック。無音のままです。S/Nは問題ありません。 ますは、ODをかける同にフルバリューム Cノイベリェッフ。無自のよる C y 。 3/ Nias そして、いよいよCDをかけます。 なんか、いままで聞いていた曲とは違う感じです。ものすごく透明感があります。 PCM1794系列とは全然キャラ違いです。まったくの別物ですね。 おもわず、アルバムすべて聞いてしまいました。 でも、このタイミングではプラシーボ全開(笑)。また、落ち着いて聞いてみましょう。



いつもながらわくわくする試聴前の様子。



出力電圧は少し高め。iv抵抗値をもう少し下げないとね。

さてさて、内蔵ジッタクリーナの設定定数は如何に!

# その前に 2011.12.12

試聴に便利なように電子ボリュームもつけました。聴感が自然になるようにボリュームの減衰カーブは 3段の折れ線状にしています。 またまた、これで大黒摩季のナンバーを聞いています。 いや、まま聞き込んでしまっていつになったらソフトが完成するやらです。



電子ボリュームも取り付けました。

## 最終版のソフトの備忘録

DAC9018Sの基板にはモード設定ジャンパーがS1-S6の6個と 入力セレクトP11-13.フィルタセレクトP15があるので、これらをどのように 定義するかを備忘録代わりに記しておきましょう。

S1-S3はES9018の大きな特徴であるDPLLのバンド幅の設定に割り当てます。 図中の1は開放、OはGND接続を意味しますが、基本的にはすべて開放で安定して 動作するように定義しましょう。

S3	S2	S1	DPLL BANDWIDTH
1	1	1	Best DPLL Bandwidth
1	1	0	Lowest Bandwidth
1	0	1	Low Bandwidth
1	0	0	Med-Low Bandwidth
0	1	1	Medium Bandwidth
0	1	0	Med-High Bandwidth
0	0	1	High Bandwidth
0	0	0	Highest bandwidth

S4はMono/Stereoモードの設定です。通常はStereoになりますが、基板を2枚つかってそれぞれモノラルで使用する場合はMonoモードにします。

S4	Mono/Stere select
1	Stereo Mode
0	Mono Mode

S5はS4をOに設定した場合のみ有効になりますが、左右のどちらを選択するかを決定します。

S5	Left / Right select (S4 is 0 only)
1	Left
0	right

S6はシリアルモード入力時に24bitか32Bitかを選択します。SPDIFやDSD入力モードでは関係ありません。

S6	Serial date bits
1	24
0	32

P11-13は入力チャンネルの選択です。 PCM入力時にはフォーマット選択をI2S,RJ、LJが選択できるようにします。

P13	P12	P11	Input
1	1	1	SPDIF CH.1
1	1	0	SPDIF CH.2
1	0	1	SPDIF CH.3

1	0	0	SPDIF CH.4
0	1	1	PCM(I2S)
0	1	0	PCM(Right Justified)
0	0	1	PCM(Left Justified)
0	0	0	DSD

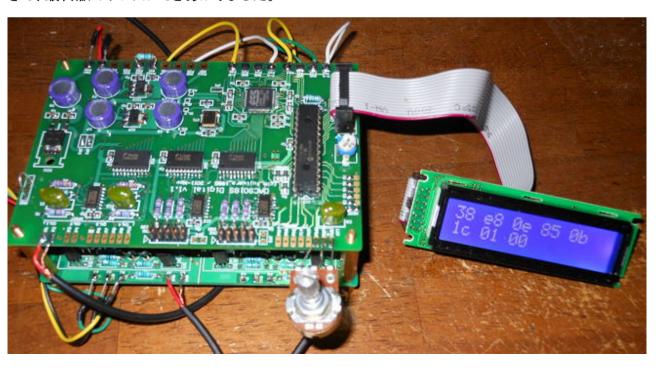
P15はディジタルフィルターの選択です。

P15	FILTER SELECT
1	Sharp Roll Off
0	Slow Roll Off

## 最終形のソフトを組み込みました! 2011.12.13

さて、最終的にスタンドアロンで動くようにソフトを修正して組み込みました。 LCDにはモード設定や入力設定で変更の可能性のあるES9018内のレジスターを表示するようにしています。 これがあると、デバッグが確実にかつスムーズに行えます。

さて、最終版のソフトができあがりました。



ソフト完成して最終の動作確認中です。

モード設定および入力、フィルターの切り換えはまずはジャンパーピンで設定できるようにしました。



入力端子にジャンパーピンをとりつけました。

#### さてさて、最適なバンド幅はいかに?

これが気になるところです。ジッタクリーナがどのレベルで動作するのか気になるところです。音楽を聴きながら、ロックがはずれるかどうかチェックして行きましょう。

#### 1. SPDIF入力の場合

これは44kHzから192kHzまでLOWESTでも大丈夫のようです。 ASRCの出力を接続して192kHz/24Bitで使用していますが、安定しています。 SPDIF入力の場合はLRCKをジッタクリーナしているとのBBSへの書き込みがありましたが、 もともとLRCKの周波数が低いので問題ないのでしょう。

#### 2. I2S(PCM)入力の場合

(a)fs=48kHzの場合。

これはLOWESTでも大丈夫です。I2SはBCKにジッタクリーナがかかるようなのですが、 周波数は約3MHzです。

(b)fs=96kHzの場合。

LOWESTではロックが外れるようです。バンド幅を上げていって、結局はMed-Lowで安定するようです。 周波数は約6MHzになります。

(b)fs=192kHzの場合。

この場合はMed-Lowでもロックが外れます。Highまであげてようやく安定しました。 周波数は約12MHzです。

## 2. DSD入力の場合

これはLOWESTではたまにロックが外れます。LOWで安定したようです。 周波数は約2.8MHzです。I2Sの48kHzでは3MHzでLOWESTでも大丈夫だったのですが、 ひょっとしてI2Sの場合でも48kHzならばLOWに設定しないといけないのかもしれません。 短い試聴での確認なので、長期の安定性については時間をかけないといけないかもですね。

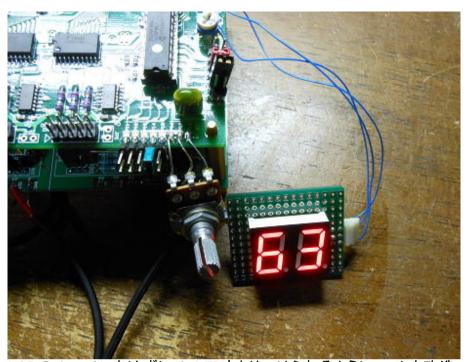
どこまで、DPLLのバンド幅を追い込めるかは動作環境でもかわるでしょう。とくに、電源の安定性もきくかもしれません。現在はオンボードのレギュレータをつかっていますが、安定した外部電源にするともっといい結果がでるかな?

### いずれにしても

ほぼ完成の状態になりました。メンテナンス用のLCDの動作プログラムを切り離して、 折角なのでLCDの接続ポートにES9018の動作状態を示す信号をだしておきましょう。 あとは、ボリュームの音量表示用のLEDもとりつけられる出力をつけるといいかな? 週末には完成しそうです。

## LEDを接続!完成! 2011.12.14

電子ボリュームのアクセサリとしてLEDも取り付けられるようにしました。 これは電子ボリュームシリーズと共通で使用しているもので、ボリュームに応じてO-80で 値が変わります。



LCDのルーチンをはずして、LEDもとりつけられるようにソフトを改造。

そして完成しました。結構時間かかりましたね。



完成したので、お出かけ用の写真をパチリ!です。

S9018をしらべてみよう!の巻き(その2) へ続きます。