

# IS8U256A 芯片硬件参考设计 V1.0.0



Beijing Huada Infosec Technology Co., Ltd

2014年11月

www.istecc.com Page 1 of 12



## 声明

本文档的版权属北京华大信安科技有限公司所有。任何未经授权对本文档进行复印、印刷、出版发行的行为,都将被视为是对北京华大信安科技有限公司版权的侵害。北京华大信安科技有限公司保留对此行为诉诸法律的权力。

北京华大信安科技有限公司保留未经通知用户对本文档内容进行修改的权利,我们会对 手册的内容进行定期的审查,欢迎提出改进意见,建议您在最终设计前从北京华大信安科技 有限公司获取本文档的最新版本。

www.istecc.com Page 2 of 12



## 变更记录

版本	时间	备注
V1. 0. 0	2014年11月30日	初稿

www.istecc.com Page 3 of 12



## 目 录

1.	概述 5
2.	芯片封装及管脚定义5
	2.1 QFN32 封装6
	2.1.1、管脚定义 6
	2.1.2、管脚功能描述 6
	2.1.3、外形尺寸 7
	2. 2 SSOP28 封装 8
	2.2.1、管脚定义 8
	2.2.2、管脚功能描述 8
	2.2.3、外形尺寸 9
3.	参考设计 10
	3.1 一代UKEY参考电路设计10
	3.1.1、QFN32 封装电路原理图10
	3.1.2、SSOP28 封装电路原理图11
	3.1.3、参考电路设计说明11
	3.1.4、参考电路BOM清单 12
	3.2 密码安全终端参考原理框图

www.istecc.com Page 4 of 12



## 1. 概述

IS8U256A 芯片采用华大信安自主研发的高性能 8 位 ISC8051 CPU, 兼容标准 8051 指令集,丰富的中断机制,支持两级中断,中断优先级可配,支持两个 16 位 Timer;内嵌 256KB FLASH,通用单口 6.25KB CPU RAM,双口 1KB PKU RAM,448B USB Buffer,支持多种模式的 DMA 传输,加速存取速度。是为了应对未来移动互联网领域的发展,提供跨平台网络身份认证解决方案。主要面向银联和商业银行的金融 IC 卡多用途互联网终端应用市场,支持网络银行及电子商务身份认证、金融 IC 卡借贷记、电子现金应用等金融应用,以及行业 IC 卡应用。

其支持产品的应用形态如下:

- A、智能卡读卡终端
- B, USB KEY
- C、密码安全模块
- D、智能卡【本文不做描述】

IS8U256A 芯片特性:

158U2	퓊号	CPU	系統时 钟	FLASH (KB)	SRAM (KB)	USB	IS07816 主	IS07816 从	SPI 主从	12C -¥	UART	GP IO		DES/TDES 协处理器		AES协 处理器	HASH 算法	CRC16协 处理器	封装
	_							.,,					, , , , , ,		72.2.111	7-2-2	31720	74-4111	QFN32/
56A   ISC8051   32MHZ   256   6.25   \	56A	ISC8051	32MHZ	256	6. 25	-√	√	√	-√	-√	-√	20	√	√	√	√	7	-√	SSOP28

本文给出 IS8U256A 芯片应用参考设计电路原理图,为硬件设计人员提供参考。

## 2. 芯片封装及管脚定义

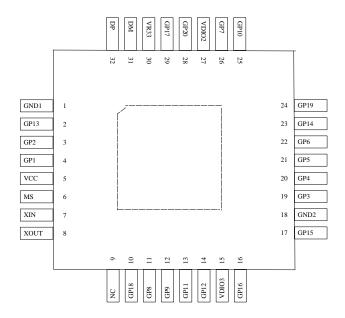
IS8U256A 芯片支持 QFN32 和 SSOP28 两种封装。

www.istecc.com Page 5 of 12



## 2.1 QFN32 封装

## 2.1.1、管脚定义



## 2.1.2、管脚功能描述

引脚编号	引脚名称	类型	说明			
1	GND1	GND	地;			
2	GP13	10	缺省为 GPIO 输入,复用为主 I2C SCL			
3	GP2	10	缺省为 GPIO 输入,复用为从 7816 CLK			
4	GP1	10	缺省为 GPIO 输入,复用为从 7816 RST			
5	VCC	P	2. 7-5V 电源输入			
			模式选择,内部带下拉电阻,			
6	MS		0: 从 7816 模式			
			1: 非从 7816 模式			
7	XIN	I	时钟输入,与 XOUT 搭配使用 (接外部 12MH 无源晶体);			
8	XOUT	0	时钟输出,与 XIN 搭配使用 (接外部 12MHz 无源晶体);			
9	NC					
10	GP18	10	缺省为 GPIO 输入			
11	GP8	10	缺省为 GPIO 输入, 复用为主从 SPI MISO			
12	GP9	10	缺省为 GPIO 输入, 复用为 SPI SCK			
13	GP11	10	缺省为 GPIO 输入, 复用为 UART RX			

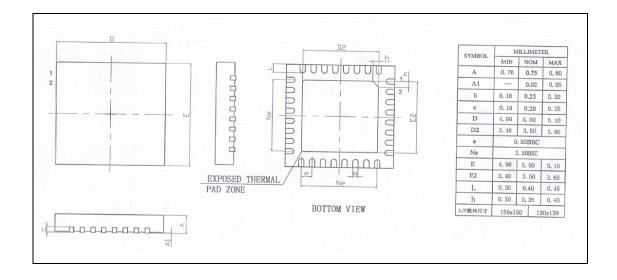
www.istecc.com Page 6 of 12



14	GP12	10	缺省为 GPIO 输入, 复用为 UART TX
15	VDI03	P	2.7-5.5V 电源输入
16	GP16	10	缺省为 GPIO 输入,外部中断 1
17	GP15	P	缺省为 GPIO 输入,外部中断 0
18	GND2	GND	地;
19	GP3	A I/0	缺省为 GPIO 输入,复用为从 7816 SIO
20	GP4	10	缺省为 GPIO 输入,复用为主 7816 RST
21	GP5	10	缺省为 GPIO 输入,复用为主 7816 CLK
22	GP6	Р	缺省为 GPIO 输入,复用为主 7816 SIO
23	GP14	Ι0	缺省为 GPIO 输入, 复用为主 I2C SDA;
24	GP19	10	缺省为 GPIO 输入;
25	GP10	10	缺省为 GPIO 输入, 复用为 SPI SS;
26	GP7	P	缺省为 GPIO 输入, 复用为主从 SPI MOSI
27	VDIO2	P	2. 7-5. 5V 电源输入
28	GP20	10	缺省为 GPIO 输入
29	GP17	10	缺省为 GPIO 输入
30	VR33	10	Regulator 3.3v 电压输出,驱动能力 40mA
31	DM	A I/0	USB D-
32	DP	A I/0	USB D+

## 2.1.3、外形尺寸

0505X0.75-0.50

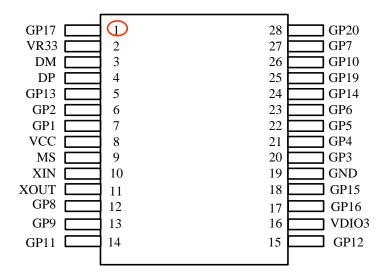


www.istecc.com Page 7 of 12



## 2.2 SSOP28 封装

### 2.2.1、管脚定义



### 2.2.2、管脚功能描述

引脚编号	引脚名称	类型	说明			
1	GP17	10	缺省为 GPIO 输入			
2	VR 3 3	10	Regulator 3.3v 电压输出,驱动能力 40mA			
3	DM	A I/0	USB D-			
4	DP	A I/0	USB D+			
5	GP13	10	缺省为 GPIO 输入,复用为主 I2C SCL			
6	GP2	10	缺省为 GPIO 输入,复用为从 7816 CLK			
7	GP1	10	缺省为 GPIO 输入,复用为从 7816 RST			
8	VCC	P	2. 7-5V 电源输入			
			模式选择,内部带下拉电阻,			
9	MS		0: 从 7816 模式			
			1: 非从 7816 模式			
10	XIN	Ι	时钟输入,与 XOUT 搭配使用 (接外部 12MH 无源晶体);			
11	XOUT	0	时钟输出,与 XIN 搭配使用 (接外部 12MHz 无源晶体);			
12	GP8	10	缺省为 GPIO 输入, 复用为主从 SPI MISO 或主 SPI IO1			
13	GP9	10	缺省为 GPIO 输入, 复用为 SPI SCK			
14	GP11	10	缺省为 GPIO 输入, 复用为 UART RX			

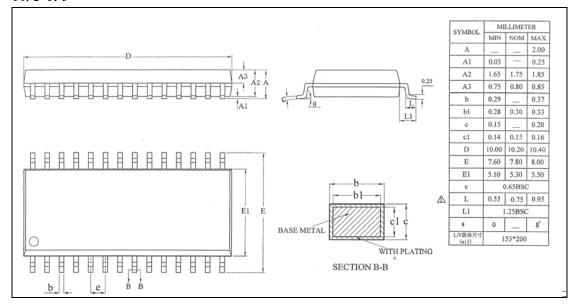
www.istecc.com Page 8 of 12



15	GP12	10	缺省为 GPIO 输入, 复用为 UART TX
16	VDI03	Р	2.7-5.5V 电源输入
17	GP16	10	缺省为 GPIO 输入,外部中断 1
18	GP15	Р	缺省为 GPIO 输入, 外部中断 0
19	GND2	GND	地;
20	GP3	A I/0	缺省为 GPIO 输入,复用为从 7816 SIO
21	GP4	10	缺省为 GPIO 输入,复用为主 7816 RST
22	GP5	10	缺省为 GPIO 输入,复用为主 7816 CLK
23	GP6	Р	缺省为 GPIO 输入,复用为主 7816 SIO
24	GP14	Ι0	缺省为 GPIO 输入, 复用为主 I2C SDA;
25	GP19	10	缺省为 GPIO 输入;
26	GP10	10	缺省为 GPIO 输入, 复用为 SPI SS;
27	GP7	P	缺省为 GPIO 输入, 复用为主从 SPI MOSI 或主 SPI IOO
28	GP20	10	缺省为 GPIO 输入

## 2.2.3、外形尺寸

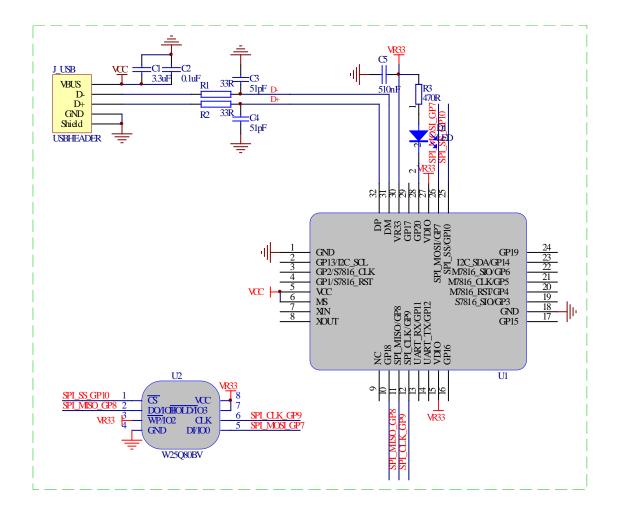
#### 10.2\*5.3



www.istecc.com Page 9 of 12



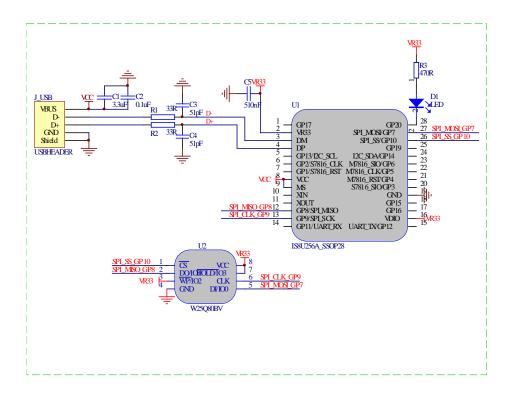
- 3. 参考设计
- 3.1 一代 UKEY 参考电路设计
- 3.1.1、QFN32 封装电路原理图



www.istecc.com Page 10 of 12



#### 3.1.2、SSOP28 封装电路原理图



#### 3.1.3、参考电路设计说明

#### 1) USB接口

- J\_USB为USB接口, DM、DP通过R1、R2与其连接。
- C1、C2为电源VBUS的滤波电容。
- R1为D+线上的上拉电阻,用于上电时USB通信连接的检测。
- 注: MS 接 VCC, 芯片工作在 USB 模式。

#### 2) 时钟电路

● XIN, XOUT悬空,采用芯片内部集成CDR时钟时。

#### 3) 电源

- VCC为IS8U256A电源输入,连接VBUS。
- VR33为IS8U256A片内的3.3V电源输出,C5电容选用510nF,可稳定驱动达40mA的负载。
- VDIO为GPIO的输入电源引脚,本设计中连接VR33电源输出引脚。

#### 4) FLASH

● U2为华邦的W25Q80 SPI FLASH芯片,通过SPI接口(片选信号CS、时钟信号SCLK、数据信号SI、SO)与IS8U256A芯片连接。

www.istecc.com Page 11 of 12



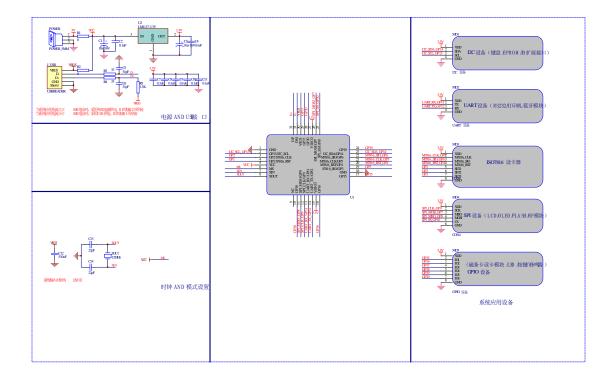
### 5) LED

● D1为LED信号指示灯,通过分压电阻R3与芯片GPIO接口的GP20连接。

### 3.1.4、参考电路 BOM 清单

器件类别	器件描述	器件型号	器件编号	封装
电阻	Resistor	33	R1 R2	0603
<b>电阻</b>	Resistor	470	R3	0603
	Capacitor	3.3uF	C1	0805
	Capacitor	0.1uf	C2	0603
	Capacitor	51pF	C3 C4	0603
电容	Capacitor	510nF	C5	0603
发光二极管	LED		D1	0805
接插件	USB connector		J_USB	USB_ITFS
芯片	SPI Flash	W25Q80BV	U2	SO-8
芯片	SE	IS8U256A	U1	QFN32/SSOP28

## 3.2 密码安全终端参考原理框图



www.istecc.com Page 12 of 12