# MCDF课程实验1

## 从Verilog到SV的进场

同学们可以先下载tb1.v文件，该文件同上一次实验0的测试文件tb1.v的内容是一致的。接下来，同学们需要将tb1.v的文件名修改为tb1.sv，即将文件后缀修改为.sv。接下来就要开始我们的实验要求啦！

1. 在修改为tb1.sv之后，同学们可以按照之前的步骤，编译仿真，查看仿真行为是否同tb1.v的仿真行为一致？这说明了什么呢？
2. 同学们可以将tb1.sv中的信号变量类型由reg或者wire修改为logic类型，再编译仿真，查看行为是否同修改之前的一致呢？这是为什么？
3. 在步骤2）的基础上，如果同学们将rstn的类型由logic修改为bit类型，再编译仿真，行为是否同步骤2）的一致呢？这是为什么？

## 方法task和函数function

同学们在tb2.sv文件中，可以看到不同于tb1.sv文件的是，之前产生时钟和发起复位的两个initial过程块语句都被两个task即clk\_gen()和rstn\_gen()取代了。接下来同学们请完成实验部分：

1. 不做修改的情况下，对tb2.sv进行编译仿真，时钟信号和复位信号还正常吗？为什么？
2. 同学们在路桑标记的两个initial块中分别调用产生时钟和复位的task，再编译仿真查看时钟信号和复位信号，是否恢复正常呢？
3. 为什么要将两个task在两个initial块中调用？这是为什么呢？是否可以在一个initial块中调用呢？如果可以，调用它们的顺序是什么？
4. 同学们是否可以读出目前时钟的周期和频率呢？该如何测量呢？如果我们想进化clk\_gen()方法，使其变为可以设置时钟周期的任务clk\_gen(int peroid)，那么该怎么修改目前的任务clk\_gen()呢？修改成功后，请在initial块中调用任务clk\_gen(20)，看看波形中的时钟周期是否变为20ns呢？
5. 如果将`timescale 1ns/1ps修改为`timescale 1ps/1ps，那么仿真中的时钟周期是否发生变化？这是为什么呢？

## 数组的使用

同学们在实验0环境中有没有对“data test ”部分比较好奇呢？譬如为什么要产生这么多的数据？而如果要发起激励的时候，每个slave的数据之间有什么相同和不同的地方呢？接下来我们会使用tb3.sv实验文件，对数组类型多加练习吧！

1. 如果路桑现在要求同学们对每一个slave的数据发出100个数，那么大家该怎么实现呢？请按照你的方式实现吧！
2. 如果我们现在要先生成100个数，并对它们按照目前的数值规则进行赋值，那么请同学们创建3个动态数组，分别放置要发送给3个slave的数据。
3. 接下来我们利用之前生成的数组数据，将它们读取并发送给三个channel。

## 验证结构

为了实现清晰的验证结构，我们希望将DUT和激励发生器（stimulator）之间划分。因此，我们可以将激励方法chnl\_write()封装在新的模块chnl\_initiator中，请同学们下载tb4.sv，在接下来开展实验步骤前，同学们可以将“数组的使用”环节中添加的代码部分移植到tb4.sv对应的位置上。

从tb4.sv中同学们可以发现之前的initial语句块“channel write task”已经不见了，在其位置上的变为了三个例化的chnl\_initiator实例chnl0\_init、chnl1\_init和chnl2\_init。它们的作用扮演每个channel slave通道对应的stimulator，发送激励，因此我们在其模块chnl\_initiator中定义了它的三个方法，即set\_name()、chnl\_write()和chnl\_idle()。

1. chnl\_idle()要实现的一个时钟周期的空闲，在该周期中，ch\_valid应为低，ch\_data应为0。
2. chnl\_write()要实现一次有效的写数据，并随后调用chnl\_idle()，实现一个空闲周期，在实现有效写数据时，请同学们考虑如何使用ch\_ready信号，结合功能描述的channel slave接口时序来看，只有当valid为高且ready为高时，数据写入才算成功，如果此时ready为低，那么则应该保持数据和valid信号，直到ready拉高时，数据写入才算成功。
3. set\_name()即设置实例的名称，在initial过程块“data test”中，在发送各个channel数据前，请设置各个channel initiator的实例名称，这样方便在仿真时各个实例的打印信息可以显示它们各自的名称、数据发送时间和数据内容，便于阅读和调试。
4. 最后，同学们进入了本次实验的最后一个步骤了，路桑之所以提出发送更多的数据，并且发送更紧凑高速的数据，是为了同学们可以观察到，是否你的三个channel\_slave各自的chX\_ready信号可以拉低呢？如果拉低了，这代表着什么？那么请你试试看，考虑如何发送更多更快的数据，让MCDT的三个chX\_ready信号可以拉低吧。

## 恭喜你！顺利通关喽！

