

Ziel: Board-Level-Simulation um

- SNR in analog-Pfaden zu verbessern
- Supply-rails entrauschen
- EMV abschätzen
- Schwingneigung detektieren
- Crosstalk abschätzen

Motivation

ein OPV-Board funktionierte mit einem TL071, zeigte mit OPA657 jedoch massive Schwingneigung → die parasitäre Impedanz des Feedback-Pfads war das Problem und konnte durch vias innerhalb der Schleife gelöst werden

NonPlusUltra

Co-Simulation der Spice-Modelle mit den Feldgleichungen des PCBs, aus KiCAD heraus exportiert

mögliche Varianten

1. modellierte Komponenten per ngspice cosimuliert mit PCB-Geometrie per EM-FieldSolver (FTDT in opemEMS/meep, oder FIT in mafia). stepwise mit Austausch der IO-Daten zw. spice/FieldSolver in jedem Simulationsschritt. Erfordert open-source solver um Datenaustausch per Simulationsschritt zu ermöglichen.
2. EM-Solver erzeugt aus der PCB-Geometrie alle Parasiten als R, L und C, diese gehen wieder zurück ins SPICE.
3. IBIS-GUI ↔ KiCAD für EMV

Kandidaten

- ngspice:
 - + opensource
 - kann keine encrypted models simulieren
- LTSpice:
 - + nimmt encrypteds von LT und analogDev
 - nicht stepwise zu betreiben
- openEMS, FTDT
- meep, FTDT

- MAFIA, FIT