リコンフィギャラブル コンピューティングとその応用

准教授 中原 啓貴

研究分野:コンピュータアーキテクチャ, FPGA, AI, 多値論理

ホームページ: http://naklab.wpblog.jp/



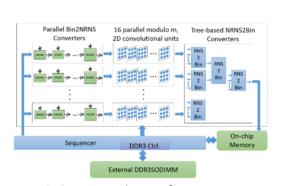
研究内容・目的

リコンフィギャラブルコンピューティングとは「後からでも回路の書き換えが可能なロジック・デバイスを用いた計算手法」であり、商用的にも FPGA(Field Programmable Gate Array)が成功を収めています。 FPGA は再プログラム可能な柔軟性に加え、近年のテクノロジーの進化により高集積化、高性能化、低消費電力化、低コスト化が進み、様々な電子機器で使用されるようになりました。本研究室では主に FPGA を使い、ネットワーク向けの低消費電力検索エンジン・電波望遠鏡向けの高性能信号処理装置・脳などの生体器官に基づく AI 情報処理装置等の応用事例の研究開発を通じ、多値論理や剰余数系等の理論も応用しながら、ムーアの法則が終焉する時代以降のコンピューティングを提案することを目的としています。

研究テーマ

1. 脳などの生体器官に基づく AI 情報処理

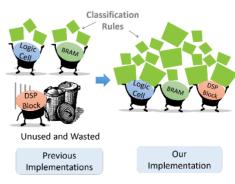
Web 普及によるビッグデータとコンピュータの進歩により、ディープニューラルネットワークによる情報処理が研究されています。人の目を実現する AI の研究開発をしています。 例えば, 剰余数系(RNS: Residue Number System)という数学的なモデルを応用した高性能なハードウェアの改良に取組んでいます。



RNS を応用したディープニューラル ネットワーク用アクセラレータ

2. ネットワーク用パターンマッチング・アーキテクチャ

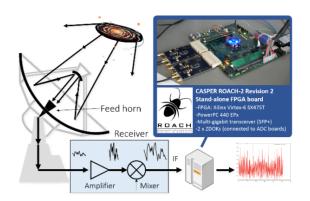
ネットワークのデータ(パケット)転送用機器をターゲットに開発しています。 、 速パケット転送はもちろん必須ですが費用途ですので低コストであり 低消費 力なの機器はパターンマッチングというの機器はパターンマッチングといます。本研究室では、用途であり作を行っています。本研究室では、用が要求に応じた様々なパターンマッチングウスに応じた様々なパターンマッチングウスを指したがあり、 田アーキテクチャの 研究開発を行ウストルス検出・パケット分類器・IPアドレス検エンジンへ実用化を目指しています。



加算器を用いた検索エンジの概要

3. 電波望遠鏡用信号処理システム

電波望遠鏡は宇宙から受信した電波を 高速フーリエ変換(FFT)することで目 視できない天文現象を解析します。 かし、多輝線・高赤方変位天体・宇宙磁 場等の観測を行うには広帯域周波数領 域の解析が必要です。 狭帯域用にチュ ーニングされた既存の FFT 回路では、 入力信号に対し,2乗のオーダで増加 するハードウェア量が問題となります。 本研究では FFT の基数拡張と LUT カス ケードを用いた回転因子計算回路によ り、広帯域用 FFT 回路を研究開発して います。また、剰余数系を応用した FPGA 用に特化した広帯域・高分解能な FFT 回路の設計法を研究しています。 提案設計法を Matlab·Simulink のライ ブラリに移植し、電波望遠鏡用信号処理 システムの国際共同開発コミュニティ **CASPER** (Collaboration Astronomy Signal Processing and Electronics Research)に公開し、 界中の電波望遠鏡で使用してもらう計 画です。



電波望遠鏡用信号処理装置の概要



国立野辺山天文台 45m 電波望遠鏡

●教員からのメッセージ

1960年代にインテル社のムーアが提唱した「ムーアの法則」の終焉が近づいており、LSIを 微細化するビジネスモデルの見通しは暗く、日本の半導体業界も元気がない状況です。しかし、 この状況は次の時代へ繋げるための研究開発をするチャンスでもあります。私と一緒に次世代 コンピュータを作り上げましょう。皆さんと一緒に研究できることを楽しみにしています。

●関連する業績、プロジェクトなど

- 1. Hiroki Nakahara, Zhiqiang Que, Wayne Luk, "High-Throughput Convolutional Neural Network on an FPGA by Customized JPEG Compression," FCCM, 2020, pp.1-9.
- 2. Hiroki Nakahara, Haruyoshi Yonekawa, Tomoya Fujii, Shimpei Sato, "A Lightweight YOLOv2: A Binarized CNN with A Parallel Support Vector Regression for an FPGA," FPGA, 2018, pp. 31-40.
- 3. Hiroki Nakahara, Tsutomu Sasao, Mumeniro Matsuura, and Hisashi Iwamoto, "LUT Cascades Based on Edge-Valued Multi-Valued Decision Diagrams: Application to Packet Classification," IEEE Journal on Emerging and Selected Topics in Circuits and Systems (JETCAS), pp. 73-86.