

IIS 使用手册

南京博芯电子技术有限公司

2009-04

This document contains information on a product under development. Prochip Corp reserves the right to change or discontinue this product without notice.
Prochip Crop, 2009. All rights reserved.

版权说明

版权所有，未经南京博芯信息技术有限公司的授权，本说明文档不可以被复制或以任何形式或方式（电子的或是机械的）传播，包括影印，记录或是用其他任何信息存储及检索系统。文档所描述的任何一种电路对于第三方没有专利权及专利特许权。

否认书：

南京博芯信息技术有限公司保留对文档随时进行修改的权利，无须任何申明。南京博芯信息技术有限公司所提供的信息是精确可靠的。对于它的应用以及由于应用而导致违反专利权或是第三方的其他权利，本公司不负任何责任。

版本历史

日期	版本	描述	备注
2009-4-22	1.0	初稿	李宾

目 录

版本历史.....	2
目 录.....	3
一、 IIS模块简介.....	4
1.1 概述.....	4
1.2 IIS结构.....	4
二、 IIS模块功能介绍.....	6
2.1 IIS功能介绍.....	6
2.2 IIS工作模式.....	6
2.3 IIS寄存器介绍.....	6
三、 IIS模块实现原理.....	9
3.1 IIS硬件实现原理.....	9
3.2 IIS软件实现原理.....	11
四、 IIS模块测试流程及结果说明.....	14
4.1 IIS测试流程图.....	14
4.2 IIS测试结果说明.....	14
五、 其他注意事项.....	15
5.1 CODEC设置.....	15
5.2 DMA设置.....	15
5.3 IIS设置.....	16
5.4 需要注意的问题.....	16

一、 IIS 模块简介

1.1 概述

IIS (Inter IC Sound) 是常用的音频接口标准，用于数字音频设备。IIS 属于同步串行接口，时钟信号和数字信号分离，数据在时钟的驱动下串行传输。图1.1 是SEP4020的整体框架，IIS控制器的位置图中已标出。

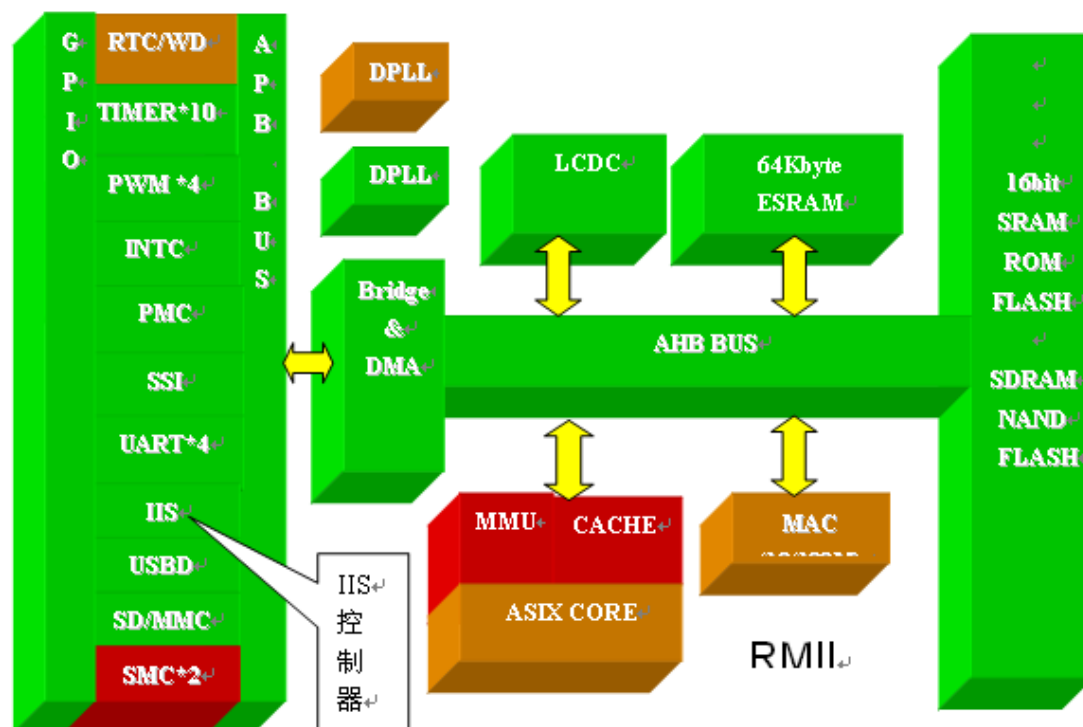


图 1.1 SEP4020 整体框架

1.2 IIS 结构

图 1.2 是 IIS 模块的结构图，SCK、WS 和 SD 分别是 IIS 的三根信号线，SCK 是驱动时钟，WS 是字选择信号，SD 是数据。SCK 由总线时钟分频而来，分频比可配。WS 是占空比为 50% 的周期性信号，高低电平分别对应左右（或者右左）声道，周期长度和音频数据的字长有关。IIS 的数据（SD 信号）的变化比字选择（WS）晚一个时钟。IIS 支持 8 位、16 位、32 位字传输，数据的传输支持 DMA 模式。在单声道模式下，左右声道输出同样的数据。

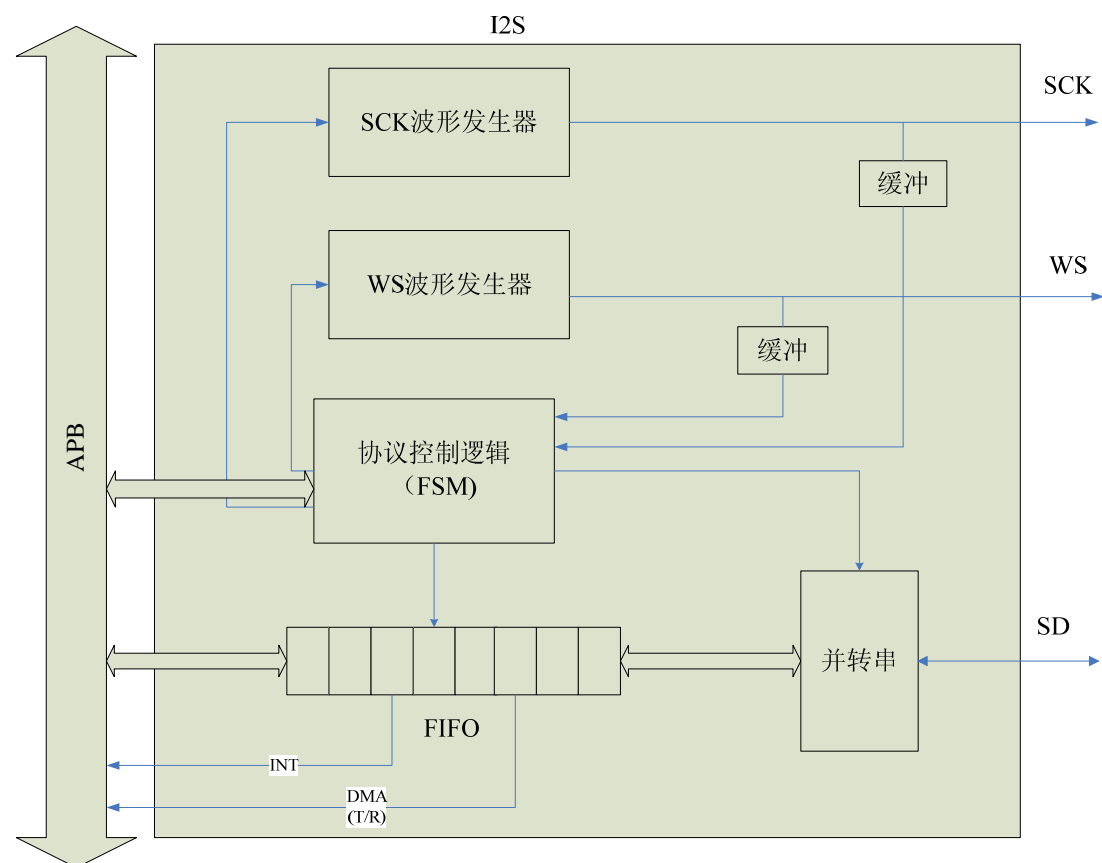


图 1.2 IIS 结构图

二、IIS 模块功能介绍

2.1 IIS 功能介绍

IIS 基本功能介绍如下：

- ✚ 支持 MASTER 和 SLAVE 模式
- ✚ 支持 TRANSMITTER 和 RECEIVER 功能
- ✚ 支持 32、16、8 位字长
- ✚ 支持立体声和单声道
- ✚ 支持静音和停止播放
- ✚ 数据高位（MSB）先出/先入
- ✚ 接收发送共享 8×32 数据 FIFO

2.2 IIS 工作模式

IIS 有两种工作模式，分别为 MASTER 模式和 SLAVE 模式，见图 2.1 和 2.2。在 MASTER 模式下，IIS 向外输出时钟；在 SLAVE 模式下，时钟由外部芯片提供。常见的 SOC 芯片的 IIS 工作在 MASTER 模式，芯片外接音频 CODEC，放音时，芯片向 CODEC 提供数据，CODEC 做 DA 转换发出声音；录音时 CODEC 提供 AD 转换后的数据，芯片把数据接收到 MEMORY 中。

无论在 MASTER 模式还是在 SLAVE 模式，IIS 都可以作为 TRANSMITTER 或者 RECEIVER，如果 IIS 向外接 CODEC 提供数据，即放音，IIS 是 TRANSMITTER，如果 IIS 从外接 CODEC 接收数据，即录音，IIS 是 RECEIVER。

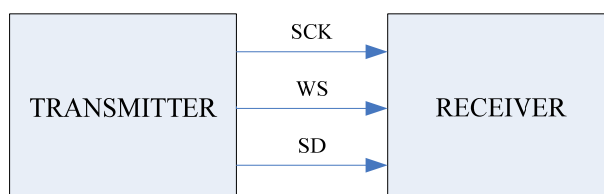


图 2.1 MASTER = TRANSMITTER

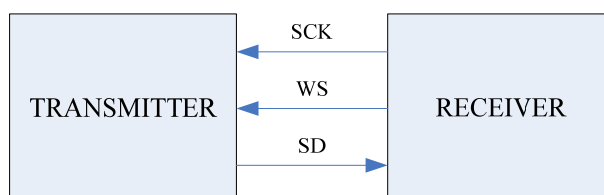


图 2.2 MASTER = RECEIVER

2.3 IIS 寄存器介绍

IIS 主要有以下四个寄存器，见表 1-1。IIS 模块的基址为：0x1000A000

表 1-1 IIS 寄存器列表

名称	偏移地址	复位值	描述
IIS_CTRL	0x00	0x00010022	IIS 控制寄存器
IIS_DATA	0x04	0x00000000	IIS 数据寄存器
IIS_INT	0x08	0x00000000	IIS 中断寄存器
IIS_STATUS	0x0C	0x00000001	IIS 状态寄存器

2.3.1 IIS 控制寄存器(IIS_CTRL)

表 1-2 IIS 控制寄存器

数据位	名称	类型	复位值	描述
31:26	RESERVED	-	-	-
25	MUTE	RW	0B	静音时, FIFO 数据仍然在 POP, 单输出到 CODEC 的数据被 0 替代 0B: 发声 1B: 静音
24	RESET	WC	0B	软件复位, 写 1 后, 所有寄存器复位, FIFO 清空
23	ALIGN	RW	0B	0B: SD 比 WS 滞后一个时钟周期 (标准 IIS) 1B: SD 和 WS 对齐
22	WS	RW	0B	0B: WS 低电平输出左声道数据, 高电平出右声道数据 1B: WS 高电平输出左声道数据, 高电平出左声道数据
21:20	WIDTH	RW	00B	音频数据位宽 00B: 8 位 01B: 16 位 1XB: 32 位
19	DIR	RW	0B	数据方向 0B: TRANSMITTER 1B: RECEIVER
18	MODE	RW	0B	工作模式 0B: MASTER 1B: SLAVE
17	MONO	RW	0B	0B: 双声道 1B: 单声道
16	STOP	RW	1B	停止输出波形, 数据保留在 FIFO 中, 正常工作时为 0
15:10	RESERVED	-	-	-
9:0	DIV	RW	0x1f	SCK 时钟分频参数, MASTER 模式下使用, 将总线时钟进行 (DIV+1) ×2 分频, 常用的分频参数如下 8K 采样率: 0xaf

				16K 采样率: 0x7f 22K 采样率: 0x3f 44.1K 采样率: 0x1f
--	--	--	--	---

2.3.2 IIS 数据寄存器(IIS_DATA)

表 1-3 IIS 数据寄存器

数据位	名称	类型	复位值	描述
31:0	DATA	RW	-	FIFO 的端口，数据 MAP 看前文 发送数据时，总线将数据写入该寄存器 接收数据时，总线从该寄存器读取数据

2.3.3 IIS 中断寄存器(IIS_INT)

表 1-4 IIS 中断寄存器

数据位	名称	类型	复位值	描述
31:3	RESERVED	-	-	-
2	DMA_TREN	RW	0B	DMA 传输使能(IIS 发送机时)
1	DMA_REEN	RW	0B	DMA 传输使能(IIS 接收机时)
0	INT_EN	RW	0B	中断使能

2.3.4 IIS 状态寄存器(IIS_STATUS)

表 1-5 IIS 状态寄存器

数据位	名称	类型	复位值	描述
31:8	RESERVED	-	-	-
7:4	DATA_CNT	R0	0000B	当前 FIFO 中数据个数，最大 8 个
3	HALF_FULL	R0	0B	FIFO 半满，接收时有效
2	OVERFLOW	R0	0B	FIFO 满，接收时有效
1	HALF_EMPTY	R0	0B	FIFO 半空，发送时有效
0	EMPTY	R0	1B	FIFO 空，发送时有效

三、 IIS 模块实现原理

3.1 IIS 硬件实现原理

3.1.1 IIS 音频接口

SEP4020 开发板选用 NXP 公司的 UDA1341TS 作为串行音频接口的 CODEC 电路。可进行录音、放音处理，提供音频输出和录音输入通道。

表 3-1 音频接口信号描述

名称	信号定义	对应处理器信号
IIS_SCK	系统时钟	
IIS_SD	IIS 数据信号	
IIS_WS	IIS 字选择信号	
SSI_CS1	CODEC 的 L3MODE 信号	GPIO_PD3
SSI_TXD	CODEC 的 L3 总线数据信号 L3DATA	GPIO_PD1
SSI_CLK	CODEC 的 L3 总线时钟信号 L3CLOCK	GPIO_PD4
PWM3	CODEC 的系统时钟 SYSCLK	GPIO_PA9
nCSC	音频数据流方向控制信号	GPIO_PG11

原理说明：

IIS_SCK 为 CODEC 接口的时钟信号；GPIO_PG11 用作 GPIO 来控制双向模拟开关 4066 将处理器 IIS 接口数据信号 IIS_SD 连接在 CODEC 的数据输入或者输出信号上，从而进行录音、放音的数据处理。

由于处理器只提供一个数据引脚 IIS_SD, 所以录、放音的数据需要分时复用，具体电路设计中可采用双向模拟开关进行控制；同样，在录、放音时 CODEC 内部 ADC 或者 DAC 模块的时钟信号同样需要处理器的 IIS_WS 信号所对应的 GPIO 模拟产生。

3.1.2 IIS 原理图

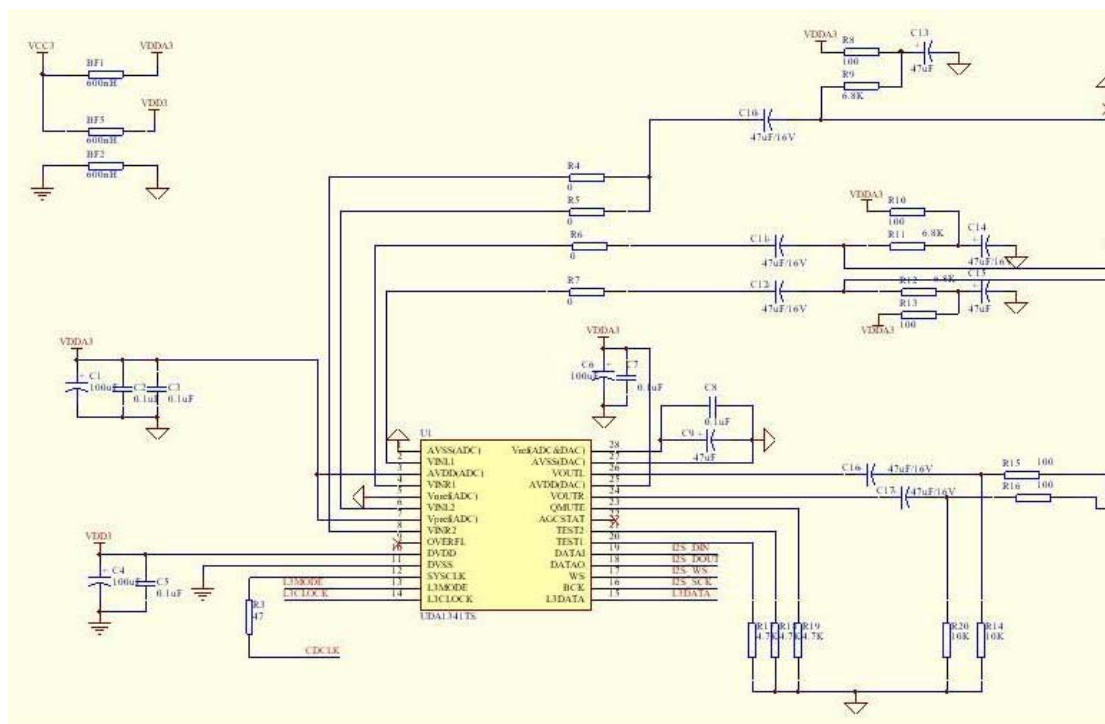


图 3.1 IIS 音频接口原理图

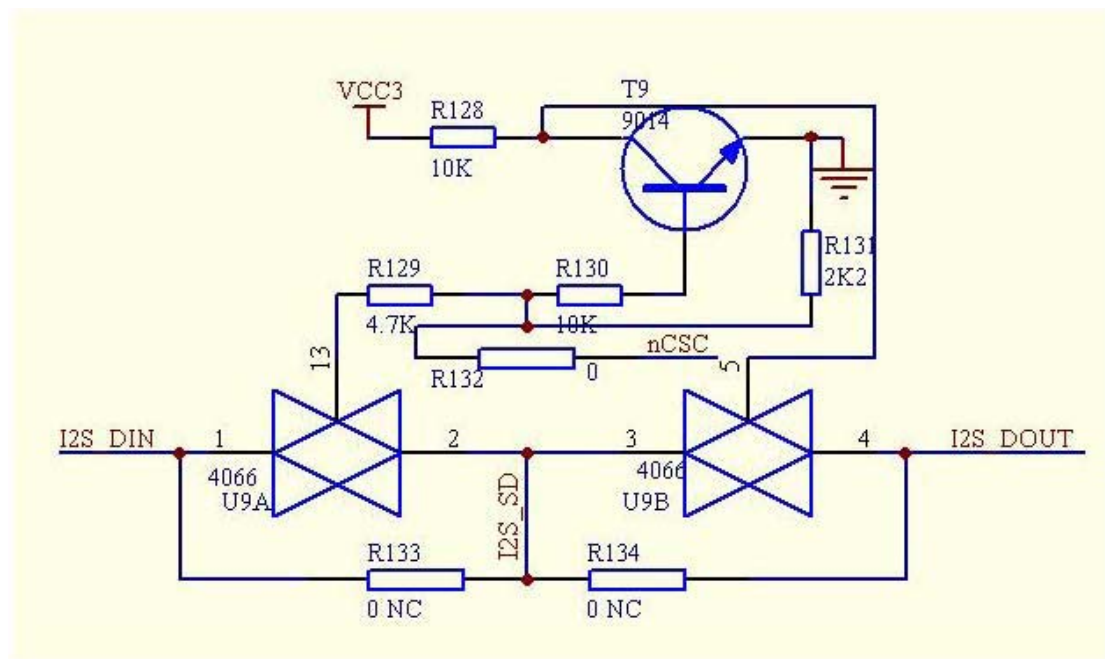


图 3.2 IIS_SD 引脚复用原理图

注:nCSC用作GPIO_PG11控制将处理器的数据信号IIS_SD连接在IIS_DIN或者IIS_DOUT上,当GPIO_PG11为高电平时,IIS_SD与IIS_DIN相连,反之则与IIS_DOUT相连。

3.1.3 L3-interface 模式

UDA1341TS 里有一个微控制器来控制数字声音控制特性等，通过一个 L3 接口可以配置 CODEC 的相应寄存器。L3 接口模式分为 address 模式（如图 3.4 所示）和 data 传输模式（如图 3.5 所示）。

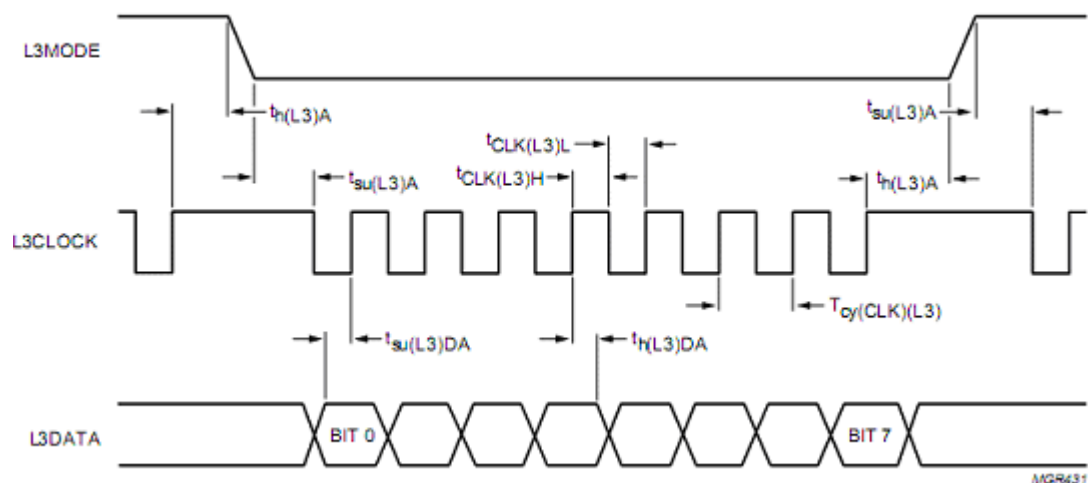


图 3.3 address 模式

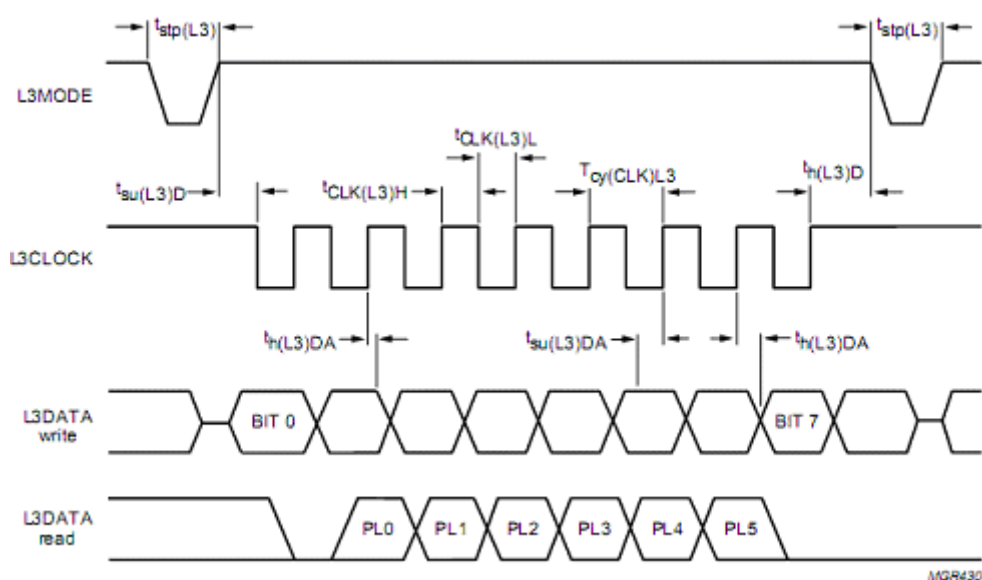


图 3.4 data 传输模式

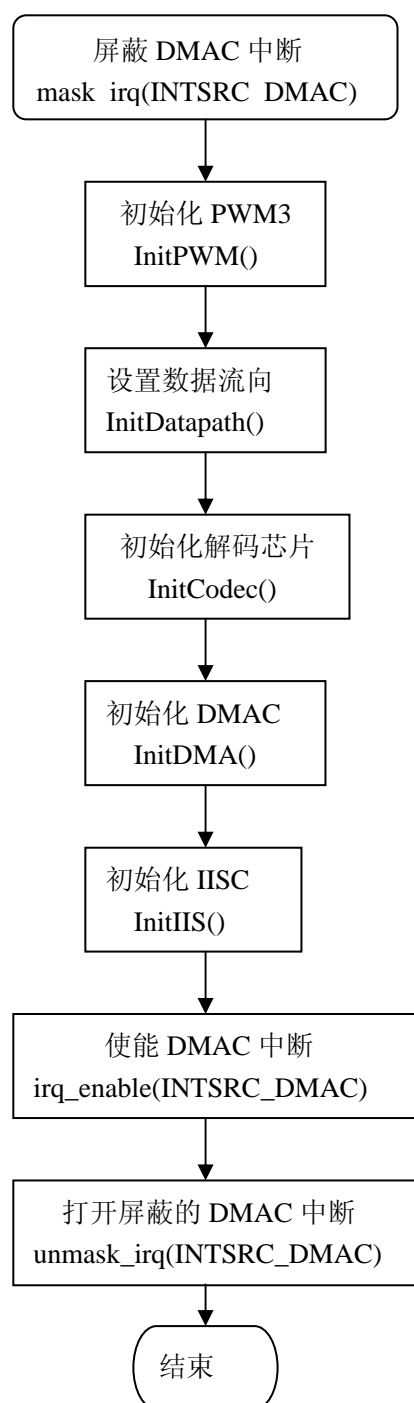
3.2 IIS 软件实现原理

3.2.1 包含的头文件

```
#include <stdio.h>           //标准输入输出库文件
#include "iis.h"              //主函数的头文件
#include "intc.h"              //中断头文件
#include "sep4020.h"           //寄存器定义以及类型定义的头文件
```

3.2.2 main()执行流程图

IIS Sample Code 缺省的音源属性是采样率 44.1K、音频数据位宽 16 位和双声道的播放模式，用户可以根据自己的需要进行相应的修改。



3.3.3 主要函数介绍

`void InitPWM(void)`

函数功能：完成UDA1341TS芯片的主频率设置

参 数：无

返 回 值：无

`void InitDatapath (void)`

函数功能：控制数据流的传输方向

参 数：无

返 回 值：无

void InitCodec(void)

函数功能：完成L3总线的地址与数据总线的配置

参 数：无

返 回 值：无

void InitDMA(void)

函数功能：完成DMA控制器配置

参 数：无

返 回 值：无

void InitIIS(void)

函数功能：完成IIS控制器配置

参 数：无

返 回 值：无

void DMAInt(void)

函数功能：配置DMA传输完成中断状态清除寄存器

参 数：无

返 回 值：无

void BufferHanderTr(void)

函数功能：音源传输中断处理

参 数：无

返 回 值：无

四、 IIS 模块测试流程及结果说明

4.1 IIS 测试流程图

代码测试流程如图 4.1 所示：

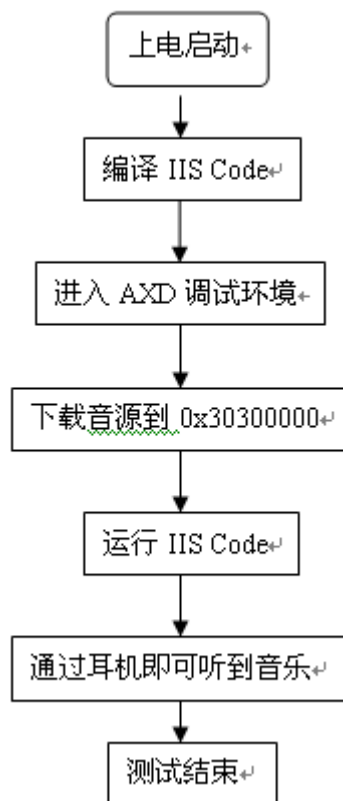


图 4.1 测试流程

4.2 IIS 测试结果说明

通过测试可知，.wav 格式的音源文件是暂时存放在 SDRAM 0x30300000 开始的起始地址，其下载音源文件的大小可以通过修改程序进行调整（在 BufferHanderTr 函数下进行修改）。同时，可以通过改变程序中音源的采样率，来播放不同采样率的音源，根据代码可知，可以播放采样率为 8K、11K、22K 和 44.1K 的音源。

五、其他注意事项

5.1 CODEC 设置

5.1.1 SYSCLK 设置

CODEC 的系统时钟 SYSCLK 是由 PWM3 输入的。通过配置 PWM 模块的 PWM3 以 PWM 模式输出固定周期和占空比 50% 的波形。数据寄存器的值设为周期寄存器的值的一半。SYSCLK 设为 256fs (CODEC 在配置 L3 总线时选用了 256fs 的时钟频率)。

如在 44.1k 采样率下, $F_{sysclk}=96M/(4*2)=12M$, fs 约为 $12M/256=46.875K$, 对 96M 进行分频:

```

*(RP)PWM3_DIV =0x4;      // 计数时钟为总线的 DIV 分频
*(RP)PWM3_PERIOD &= 0x2;  // 周期为两个计数时钟
*(RP)PWM3_DATA |= 0x1;    // 高电平为一个计数时钟

```

因为 CPU 主频只能在 96M,88M 等固定频率下运行, 所以不能很准确的配出所希望采样率。通过外接晶振可以选择比较精确的 SYSCLK。

5.1.2 L3-interface 设置

UDA1341TS 里有一个微控制器来控制数字声音的特性, 可以通过 L3 总线接口来配置 CODEC 的相应寄存器。L3 总线接口分别有 L3MODE、L3DATA 和 L3CLOCK 三种信号, 分别由 GPIO_PD3、GPIO_PD1 和 GPIO_PD4 来控制, 控制信息通过一种 L3 总线模式输入到 CODEC 内。

L3 总线有两种模式: 地址模式和数据传输模式。地址模式是由 UDA1341TS 的地址+数据传输的类型组成; 数据传输模式包括了三种数据类型: STATUS、DATA0 和 DATA1, 每种模式都有各自的控制信息。

L3-interface 寄存器配置如下:

```

_WrL3Addr(0x14 + 2);    // STATUS (000101xx+10)
_WrL3Data(0x60,0);      // 0,1,10, 000,0 : Status 0,Reset,256fs,IIS-bus,no DC-filtering

_WrL3Addr(0x14 + 2);    // STATUS (000101xx+10)
_WrL3Data(0x20,0);      // 0,0,10, 000,0 : Status 0,No reset,256fs,IIS-bus,no DC-filtering

_WrL3Addr(0x14 + 2);    // STATUS (000101xx+10)
_WrL3Data(0xc1,0);      // 1,1,0,0, 0,0,01 ,Status 1,Gain of DAC 6 dB,Gain of ADC 0dB,ADC
                        // non-inverting,DAC non-inverting,Single speed playback,ADC-Off
                        // DAC-On

_WrL3Addr(0x14 + 0);    // DATA0 (000101xx+00)
_WrL3Data(0x0f,0);      // 00,00 ffff : Volume control (6 bits) -14dB

_WrL3Addr(0x14 + 0);    // DATA0 (000101xx+00)
_WrL3Data(0x7b,0);      // 01,11 10,11 : Data0, Bass Boost 18~24dB, Treble 6dB

```

5.2 DMA 设置

PCM 数据加载到内存 (SDRAM: 0x30300000) 后, 然后通过 DMA 搬运到 IIS_DATA

中，再由 IIS 传输到 CODEC 中播放。DMA 一次最多能传输 2k 数据 (byte, halfword, word)，为了能连续传输，可以在 DMA 传输中使能传输完成中断，然后在中断处理函数中再设置 DMA 通道信息，继续传输。也可以用 DMA 链表方式进行连续传输，这样就不需用到中断。

对 DMA 寄存器配置如下：

```
write_reg(DMAC_C0SRCADDR, 0x30300024);           // source addr
write_reg(DMAC_C0DESTADD, I2S_DATA);             // destination addr
write_reg(DMAC_C0CONTROL, TRANSFERSIZE(0x800) + DI(0) + SI(1) + DESTSIZE(2)
SOURCE(2) + DESTBURST(3) + SOURCEBURST(3)); // control, 0X800, SI, 32, Burst = 4
write_reg(DMAC_C0CONFIGURATION, 0X200B);         // DMA 配置寄存器
```

5.3 IIS 设置

配置信息写入 CODEC 以后，配置 IIS 模块的寄存器，主要是注意配置 IIS 控制寄存器中 SCK 分频参数。对 96M 的主频，16 位的音频数据，44.1K 采样率一般 DIV 设为 0x1f， $96M/((0x1f+1)*2)=1500k$ ， $1500/32=46.875K$ ，当 CODEC 的 SYSCLK 设为 $96M/8=12M$ 时，IIS 的 SCK 分频参数配置为 0x1f 时效果最佳。同理，

22K 采样率，16 位音频数据，*(RP)PWM4_DIV = 0x8，SCK 分频参数 DIV 为 0x3f

11K 采样率，16 位音频数据，*(RP)PWM4_DIV = 0x11，SCK 分频参数 DIV 为 0x7f

8K 采样率，16 位音频数据，*(RP)PWM4_DIV = 0x17，SCK 分频参数 DIV 为 0xaf

IIS 寄存器配置如下(以 44.1K 采样率为例)：

```
write_reg(IIS_CTRL, MUTE(0) + RESET_1(0) + ALIGN(0) + WS(0) + WID(1) + DIR(0)+
MODE(0) + MONO(0) + STOP(1) + DIV(0X1f));
*(RP)I2S_INT |= 0x1<<2;
*(RP)I2S_CTRL &= ~(STOP(1));;
```

5.4 需要注意的问题

在运行程序播放音乐时，务必保证音源的属性与代码规定的属性相对应，否则，将不能听到正常的音乐效果。另外，SEP4020 微处理器的 IIS 模块不支持全双工方式，即不能同时录放音。另外，要特别注意的是 IIS 代码初始化的主频是 96M，如果修改主频，则对应的分频参数要根据采样率进行相应的修改。