

임베디드시스템 설계 및 실험

5조 예비발표

강원우

201924407

김대영

202055513

박예찬

202055643

전민수

201829160

TODAY TOPIC

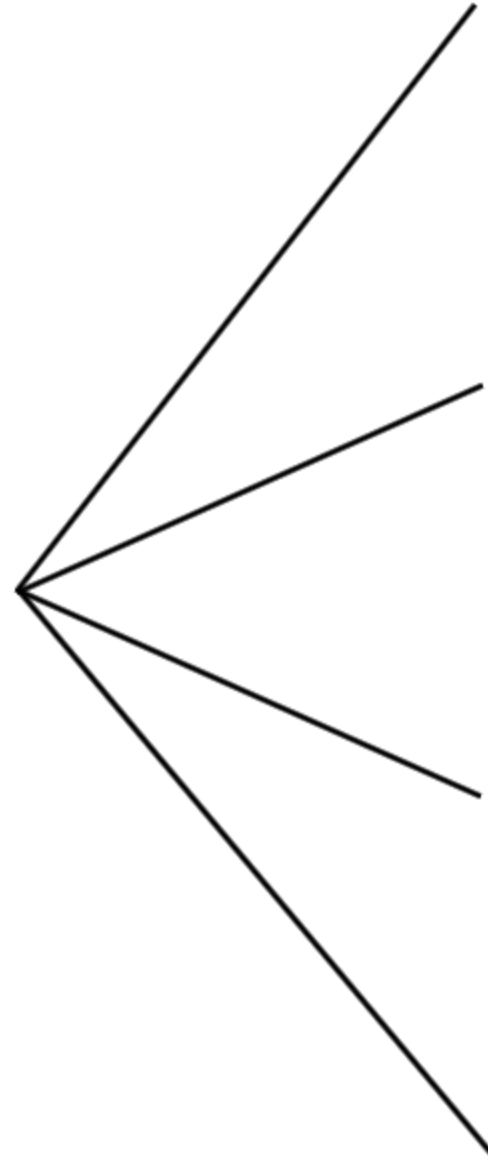
Clock

HIS Clock & HSE Clock

Clock Tree

PLL

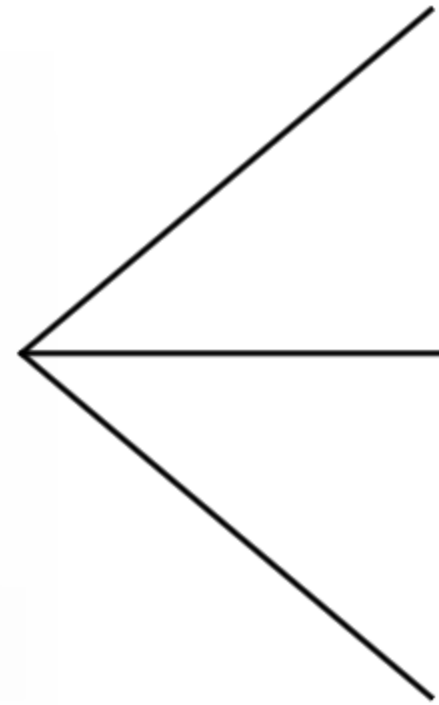
MCO



HSI Clock & HSE Clock



STM32 Clock



HSI



HSE

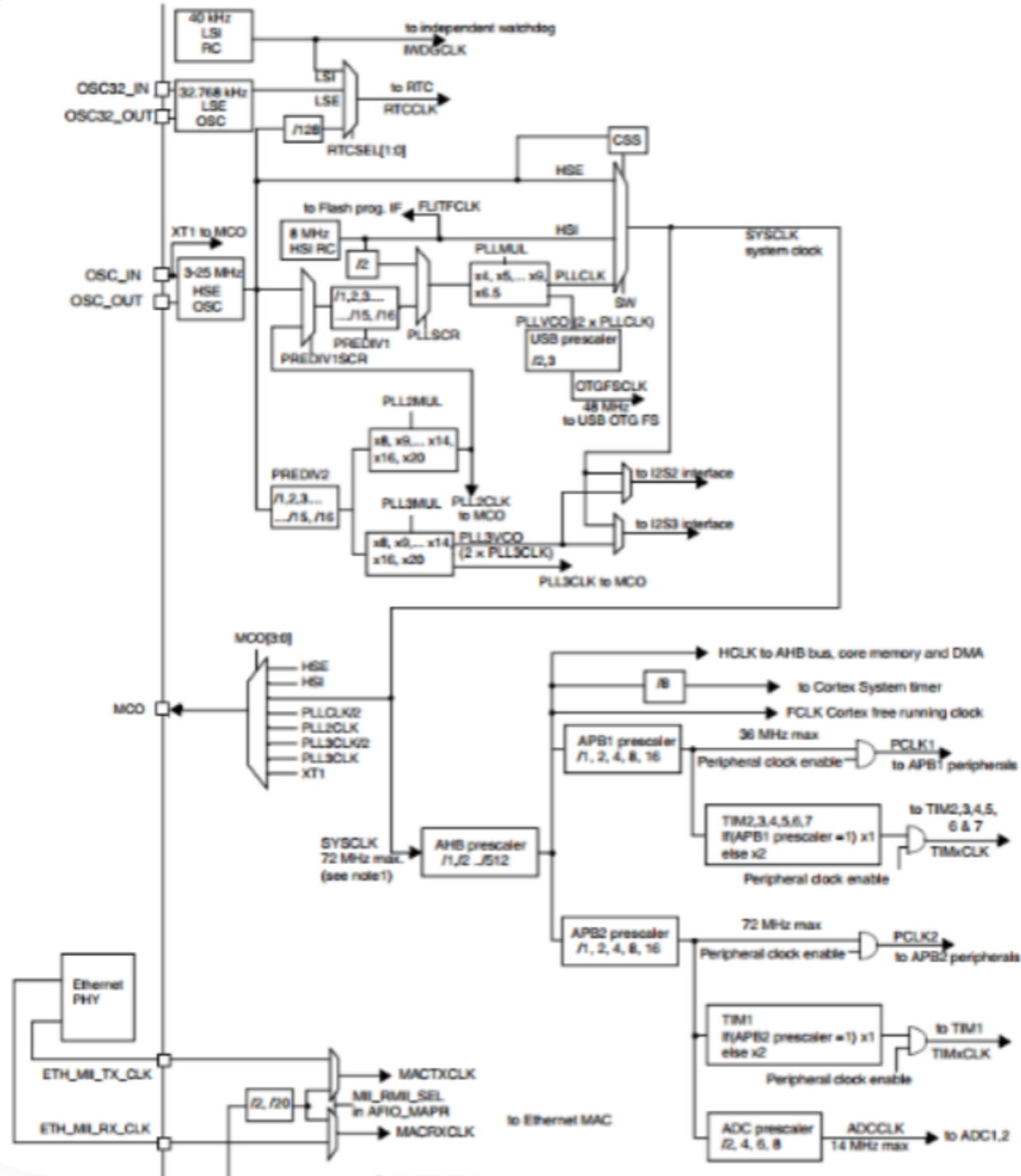


HSI (High Speed Internal)
STM32 내장되어 있는 Clock
오차 발생 확률 높음

HSE (High Speed External)
STM32 외부에서 입력되는 높은 주파수 Clock
PPL을 거쳐 System Clock으로 입력

Ex.
LSE, LSI

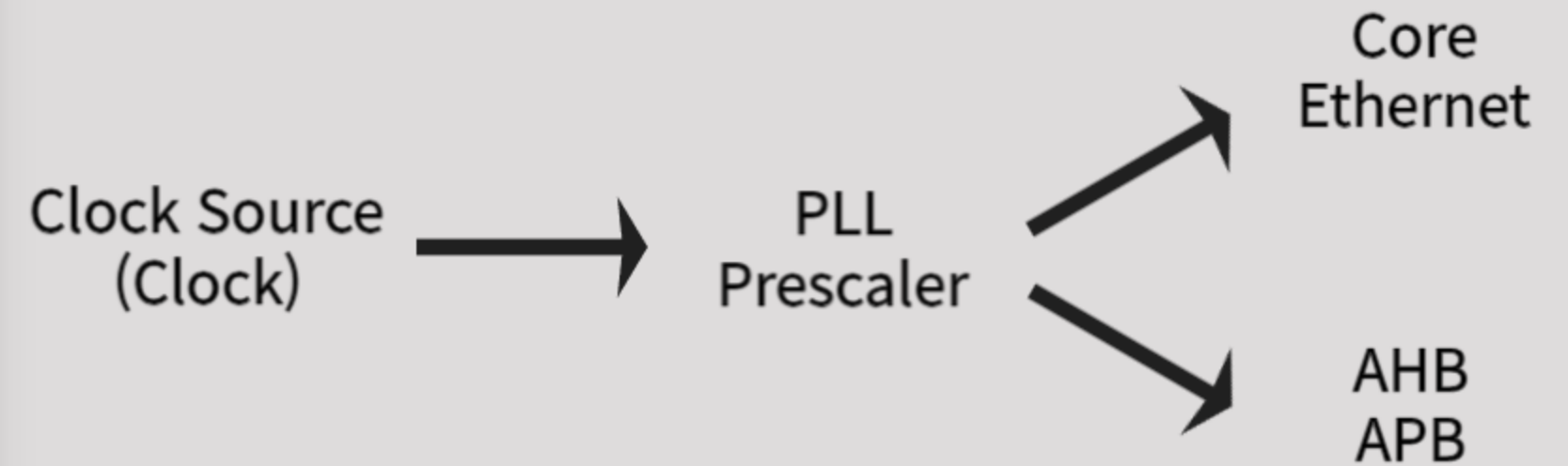
Clock Tree



Clock Tree 란?

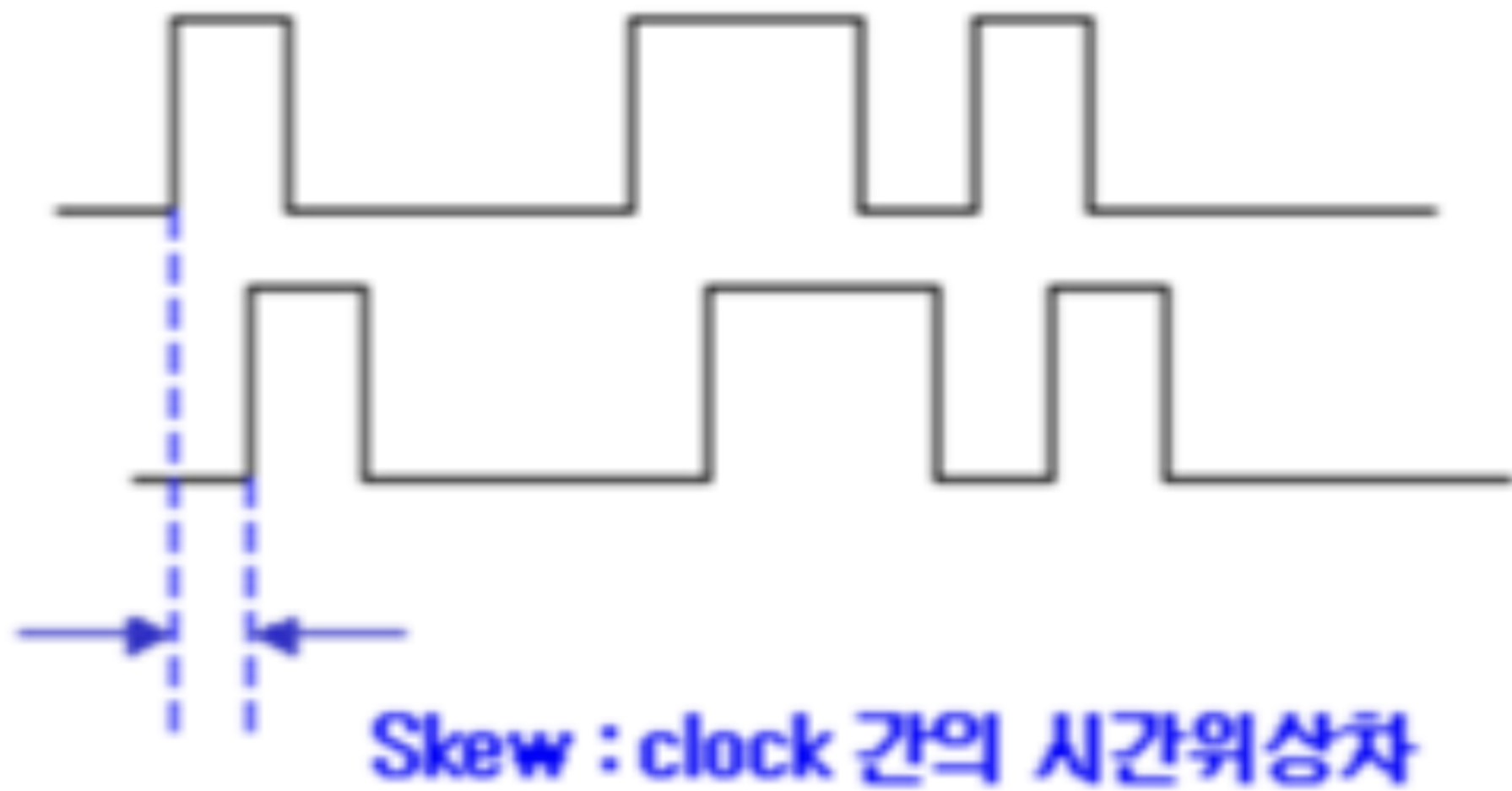
STM32 내부의 Clock 흐름을 보여준다.

-> 전체 Clock Source의 흐름이 어떻게 연결되는지 확인 가능



<< [stm32_ReferenceManual 126p]

PLL



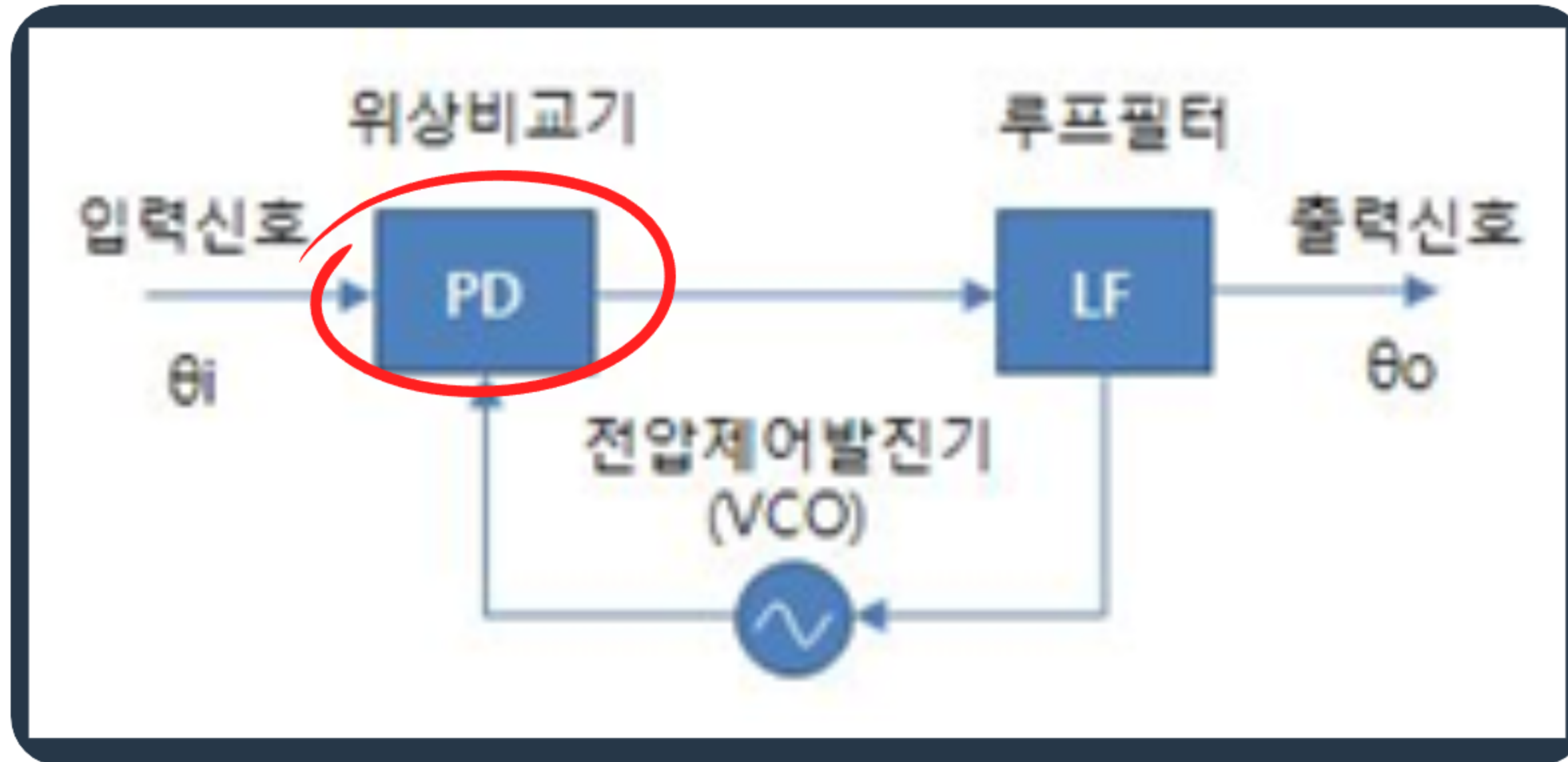
Delay

디지털 신호 전송 시, Clock의 delay가 발생
-> 위상 변화, 0과 1의 판단 기준 모호



동기화 작업 필요!

PLL



위상 비교기 (Phase Detector)

입력 신호와 VCO(전압 제어 발진기)에서 생성된 복사본 신호 사이의 위상 차를 감지합니다. 이것은 두 신호 간의 위상 차를 에러 신호로 변환합니다.

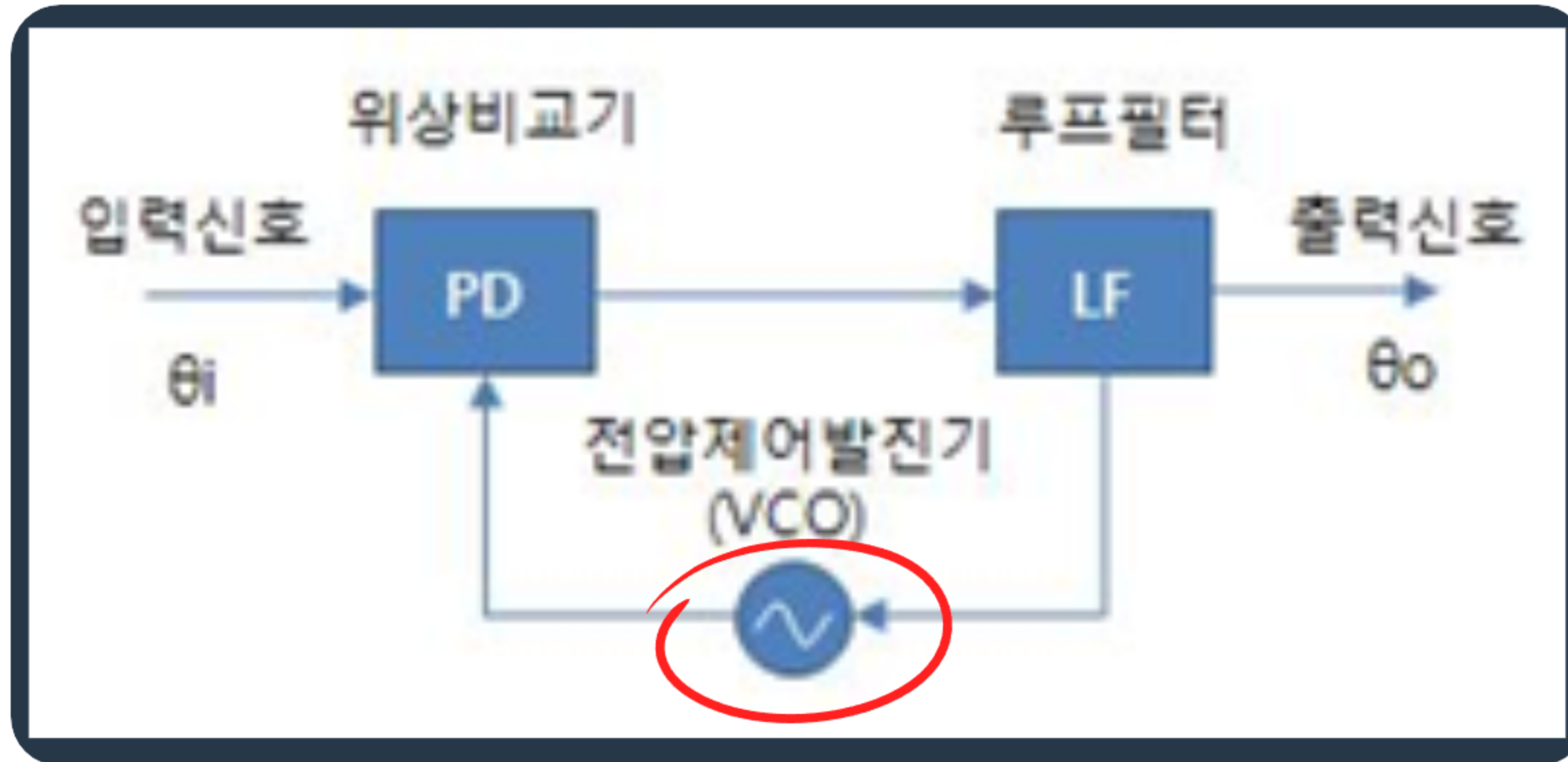
PLL



루프 필터 (Loop Filter)

위상 비교기에서 나온 에러 신호를 처리하여 고주파 성분을 제거하고 저주파 제어 전압으로 변환합니다. 이것은 빠른 주파수 변화를 방지하고 안정성을 제공합니다.

PLL



전압 제어 발진기 (Voltage-Controlled Oscillator)

제어 전압에 따라 출력 주파수를 조절하는 역할을 합니다. 제어 전압을 증가 또는 감소시켜 출력 주파수를 조절하여 에러를 최소화합니다.

PLL

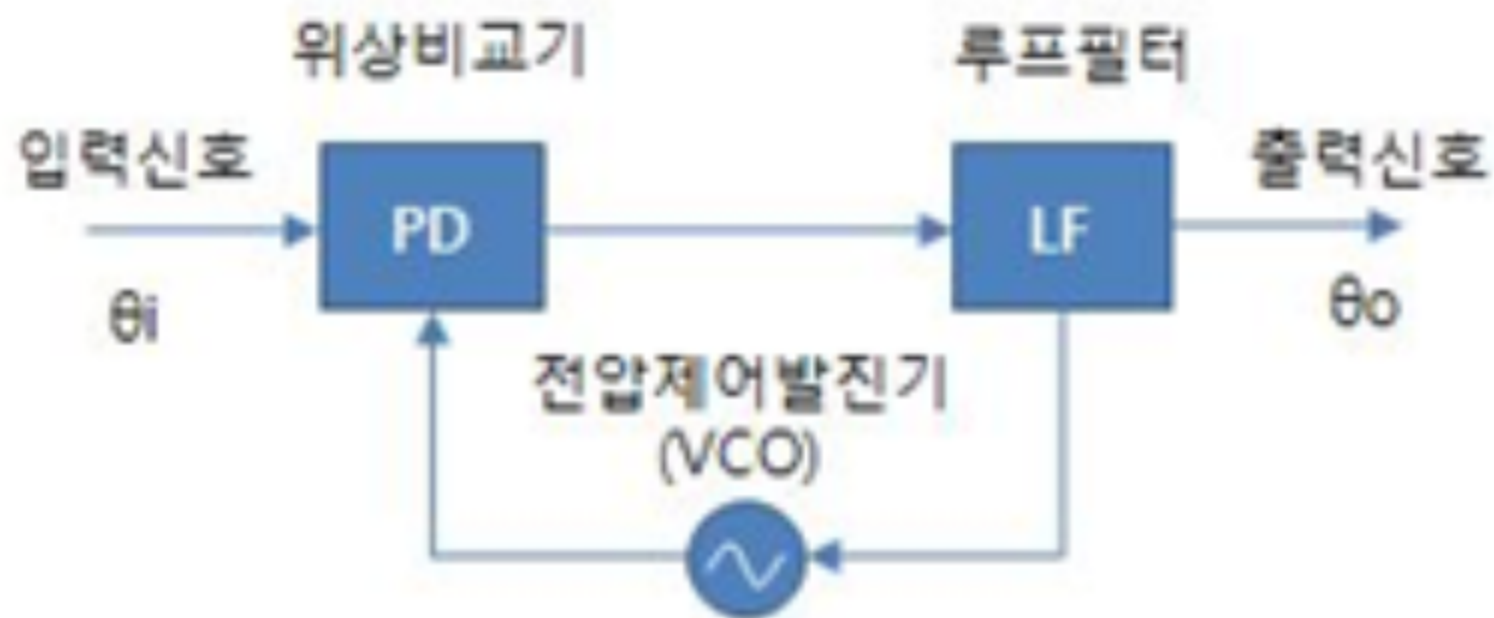
PLL 동작원리

1. 위상 비교 및 에러 생성: 위상 비교기는 입력 신호와 VCO에서 생성된 복사본 신호 사이의 위상 차를 검출하여 에러 신호를 생성합니다.

2. 루프 필터: 루프 필터는 에러 신호를 처리하여 고주파 성분을 제거하고 저주파 제어 전압으로 변환합니다. 이렇게 만들어진 제어 전압은 VCO에 입력됩니다.

3. VCO 조절: VCO는 제어 전압에 따라 출력 주파수를 조절합니다. 제어 전압이 에러를 줄이는 방향으로 변화하면 VCO의 주파수도 변경되어 입력 신호와 동기화됩니다.

4. 동기화: 위상 차이가 충분히 작아지고 루프가 잠금 상태에 들면, 출력 주파수는 입력 주파수와 일치하게 됩니다. 이로써 입력 신호의 주파수를 추적하고 동기화합니다.



MCO

-MCO란?

클럭을 외부에서 측정할 수 있게 제공하는 기능
MCO핀을 통해 MCO Clock Source를 출력

-사용용도

1. STM32의 Clock을 설정할 경우 정상적으로 설정이 되었는지 확인(오실로스코프 활용)
2. STM32 외에 Clock이 필요한 경우 Clock으로 사용.