- 1. 74LS00 芯片是 4 个 2 输入端与非门芯片。(√)
- 74LS20 芯片是2个4输入端与非门芯片。(√)
- 3. 8421BCD 码由高位到低位的 4 个权值分别是 8、4、2、1。(√)
- 4. -8 的原码是 1000, 补码是 0000。(×)
- 5. 补码运算时符号位不能相加。(×)
- 6. 当逻辑同或运算的两个输入取值不相同时,逻辑运算结构为1。(×)
- 7. 当逻辑异或运算的两个输入取值不相同时,逻辑运算结构为0。(×)
- 8. 对任何进制数权展开式的求和结果都是十进制数。(√)
- 9. 对于任意一个逻辑式 Y,若将其中所有的"+"和"•"互换,0 和 1 互换,变量保持不变,得到的结果就是 Y'。(×)
- 10. 对于任意一个逻辑式 Y, 若将其中所有的"•"和"+"互换, "0"和"1"互换, 原变量换成反变量, 反变量换成原变量, 得到的结果就是 Y 的对偶式。(×)
- 11. 二进制数原码、反码和补码之间的关系是:对原码取反得到反码,对反码加1得到补码。(×)
- 12. 或逻辑关系是指决定事件的全部条件都满足时,事件就会发生。(×)
- 13. 将一个负数的原码按位取反就得到这个负数的反码。(×)
- 14. 将一个十进制数转换为等值的二进制数时,若该十进制数包含整数和小数,则整数部分和小数部 分应按不同的方法进行转换。(√)
- 15. 卡诺图是逻辑函数的一种图形表示方式。(√)
- 16. 卡诺图是一个上下左右闭合的图形。(√)
- 17. 利用卡诺图化简逻辑函数的依据是具有相邻性的最小项可合并,消去不同因子。(√)
- 18. 逻辑变量的取值,1比0大。(×)
- 19. 逻辑函数 Y=AB'+A'B+B'C+BC'已是最简与或表达式。(×)
- 20. 逻辑函数两次求反则还原,逻辑函数的对偶式再作对偶变换也还原为它本身。(√)
- 21. 逻辑异或函数与逻辑同或函数在逻辑上互为反函数。(√)
- 22. 摩根定理包括两个逻辑运算公式,分别是(AB)'=A'+B'和(A+B)'=A' B'。(√)
- 23. 如果格雷码从 0000 开始,其最右边一位的状态按 0110 顺序循环变换。(√)
- 24. 若两个函数具有不同的逻辑函数式,则两个逻辑函数必然不相等。(×)
- 25. 若两个函数具有不同的真值表,则两个逻辑函数必然不相等。(√)
- 26. 若两个函数具有相同的真值表,则两个逻辑函数必然相等。(√)
- 27. 无关项和任意项都是约束项。(×)
- 28. 一个负数的补码的补码就是该负数的原码。(√)
- 29. 一个数的原码和补码是不相同的。(×)
- 30. 因为逻辑表达式 A+B+AB=A+B 成立, 所以 AB=0。(×)
- 31. 因为逻辑函数 Y=AB'+A'B+AB=A+B+AB 成立, 所以 AB'+A'B=A+B 成立。(×)
- 32. 引进补码概念后,数字电路中的加、减、乘、除算术运算都可以由移位运算和加法运算来实现。 (√)
- 33. 与逻辑关系是指决定事件的全部条件只要有一个满足时,事件就会发生。(×)
- 34. 原变量和反变量可以同时出现在一个最小项中。(×)
- 35. 约束项是否出现在输出逻辑表达式中对电路功能会产生很大影响。(×)
- 36. 在带符号的二进制数中,符号位为"1"表示是正数,符号位为"0"表示是负数。(×)
- 37. 在化简卡诺图时,2n个相邻最小项结合,可以消去 n / 2 个取值不同的变量从而合并为一项。(×)
- 38. 在进行二进制补码运算计算时,所用补码的有效位数应足够表示代数和的最大绝对值。(√)
- 39. 在任何一个包含 A 的逻辑等式中, 若以另外一个逻辑式代入式中 A 的位置, 则等式依然成立。(√)
- 40. 在输入变量任一取值下,有且仅有一个最小项的值为1。(√)

41. 只有模值确定后才能去求一个数的补码。(√)