

1. 4 选 1 数据选择器的数据输出 Y 与数据输入和地址码之间的逻辑表达式为 ($Y=A1'A0'X0+A1'A0X1+A1A0'X2+A1A0X3$)
2. 74HC138 是 (3 线-8 线译码器)
3. 74HC148 是 (二进制优先编码器)
4. 74HC151 是 (数据选择器)
5. 74HC238 是 (加法器)
6. 74HC48 是 (显示译码器)
7. 74HC85 是 (数值比较器)
8. 74LS112 芯片是 (双 JK 触发器)
9. 74LS74 芯片是 (双 D 触发器)
10. BS201A 是 (七段数码管)
11. JK 触发器的特性方程为 ($Q^*=JQ'+K'Q$)
12. N 个触发器可以构成能寄存 (N) 位二进制数码的寄存器。
13. SR 触发器的特性方程为 ($Q^*=S+R'Q$ 且 $SR=0$)
14. T 触发器的特性方程为 ($Q^*=TQ'+T'Q$)
15. 存储 8 位二进制信息要 (8) 个触发器。
16. 当 74HC138 的引脚使能输入端 $S1=1$ 、 $S2'=0$ 、 $S3'=0$ 时, 芯片的工作状态为 (译码状态)
17. 当 74HC148 的引脚 $S'=0$ 、 $YS'=0$ 、 $YEX'=1$ 时, 芯片的工作状态为 (工作, 但无输入)
18. 当 74HC148 的引脚 $S'=0$ 、 $YS'=1$ 、 $YEX'=0$ 时, 芯片的工作状态为 (工作, 且有输入)
19. 当 74HC148 的引脚 $S'=1$ 、 $YS'=1$ 、 $YEX'=1$ 时, 芯片的工作状态为 (不工作)
20. 对于 D 触发器, 欲使 $Q^*=Q$, 应使输入 $D=(Q)$ 。
21. 对于 JK 触发器, 若 $J=K$, 则可完成 (T) 触发器的逻辑功能。
22. 对于 T 触发器, 若原态 $Q=0$, 欲使新态 $Q^*=1$, 应使输入 $T=(1)$ 。
23. 对于 T 触发器, 若原态 $Q=1$, 欲使新态 $Q^*=1$, 应使输入 $T=(Q')$ 。
24. 若在编码器中有 50 个编码对象, 则需要输出二进制代码位数至少为 (6)
25. 为实现将 JK 触发器转换成 D 触发器, 应使 ($J=D$, $K=D'$)。
26. 一个 16 选 1 的数据选择器, 其地址输入 (选择控制输入) 端个数是 (4)
27. 一个 8 选 1 数据选择器的数据输入端的个数为 (8)
28. 一个触发器可记录一位二进制代码, 它有 (2) 个稳态。
29. 以下电路中, 加以适当辅助门电路, 能实现单输出组合逻辑电路的是 (二进制译码器)
30. 用 4 选 1 数据选择器实现函数 $Y=A1'A0+A1A0$, 应使 ($D0=D2=0$, $D1=D3=1$)
31. 在下列触发器中, 有约束条件的是 (SR)。
32. 在下列逻辑电路中, 不是组合逻辑电路的是 (寄存器)