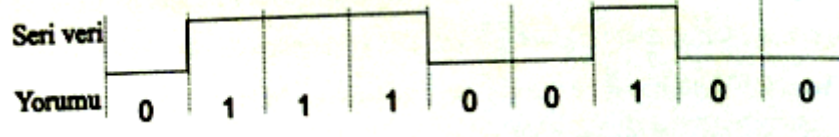


SERİ GİRİŞ/ÇIKIŞ

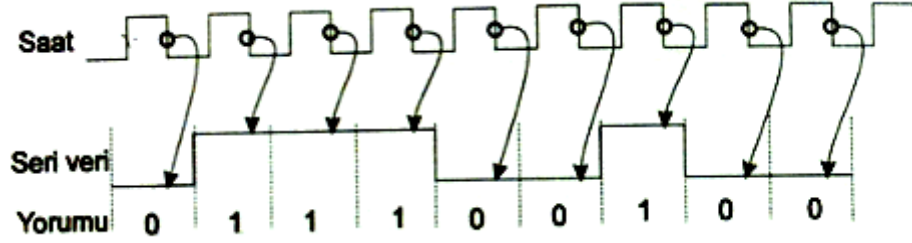
SERİ VERİ BİTLERİN BELİRLENMESİ

Seri veri akışının en belirgin özelliği verinin tek bir işaret halinde tek bir bacak üzerinden gönderilmesi ve alınmasıdır. Gönderilen işaret alıcıda nasıl değerlendirilecektir? Diğer sayısal işaretlerde olduğu gibi; bilgi işareti, lojik-1 için yüksek seviyeye (+5V) veya lojik-0 için alçak seviyeye (0V) sahip olmalıdır, Şekil 1.



Şekil 1: Seri veri örneği

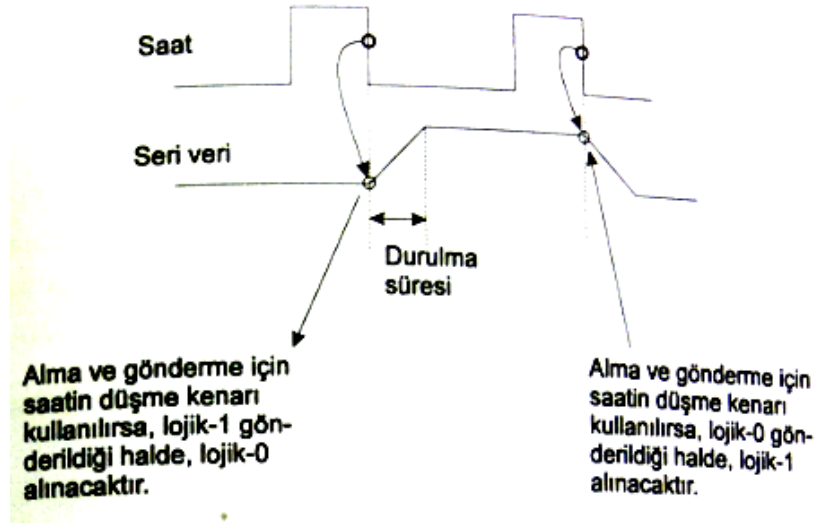
Alıcı cihaz veri biti sınırları için oldukça kesin deliller gerektirir. Alıcı cihazda, veri işaretinin değerlendirilmesi gereken anı belirleyen bir saat işareti kullanılır, Şekil 2.



Şekil 2: Seri veri bitlerinin değerlendirilişi

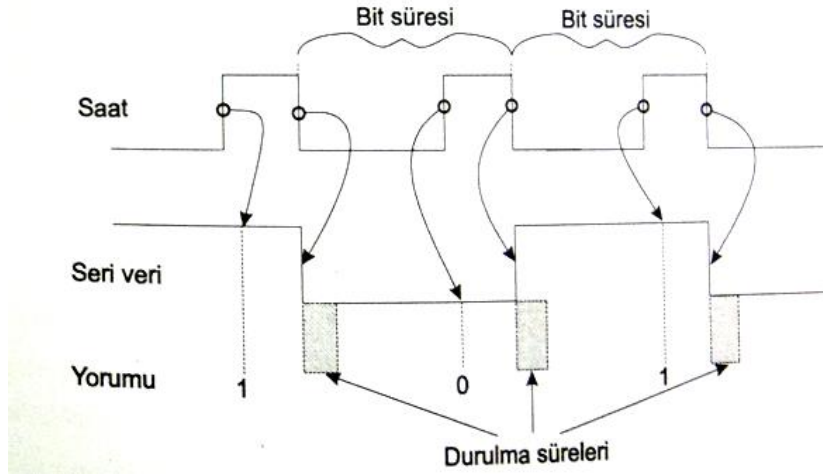
Şekil 2'de gösterildiği gibi, saat işaretinin düşen kenarı seri veri işaretinin örnekleneceği anı gösterir. Bu iş saatin yükselen kenarında da yapılabilirdi. Ayrıca seri veri akışını değerlendirmek için alıcı cihaz saat kullanırsa, seri veri işaretini doğurmak için de gönderici cihaz aynı frekanslı bir saat kullanmalıdır.

Gönderen ve alan saat işaretleri aynı olamaz, çünkü bir işaretin durum değiştirmesi için belirli bir sürenin geçmesi gerekir. Buna ***durulma süresi*** (settling time) denir. Durum değiştiren her işaret bir durulma süresi gerektirir. Seri veriyi almak ve göndermek için aynı işaret geçişi kullanıldığı zaman durulma süresinin nasıl sorun yaratacağı Şekil 3'te gösterilmiştir.



Şekil 3: Durulma süresinden dolayı hatalı algılama

Gönderen ve alan saat işaretlerinin birçok yönü olmasına rağmen bu işaretler aynı özellikli tek bir işaret olamaz. Gönderen saat işaretinin periyodu ikili hanenin, yani bir bitin, süresini belirler. Eğer saat darbesinin düşme kenarında gönderme ve bir sonraki saat darbesinin yükselme kenarında alma işlemi yapılırsa, tek saat işareti hem gönderme hem de alma için kullanılabilir, Şekil 4.



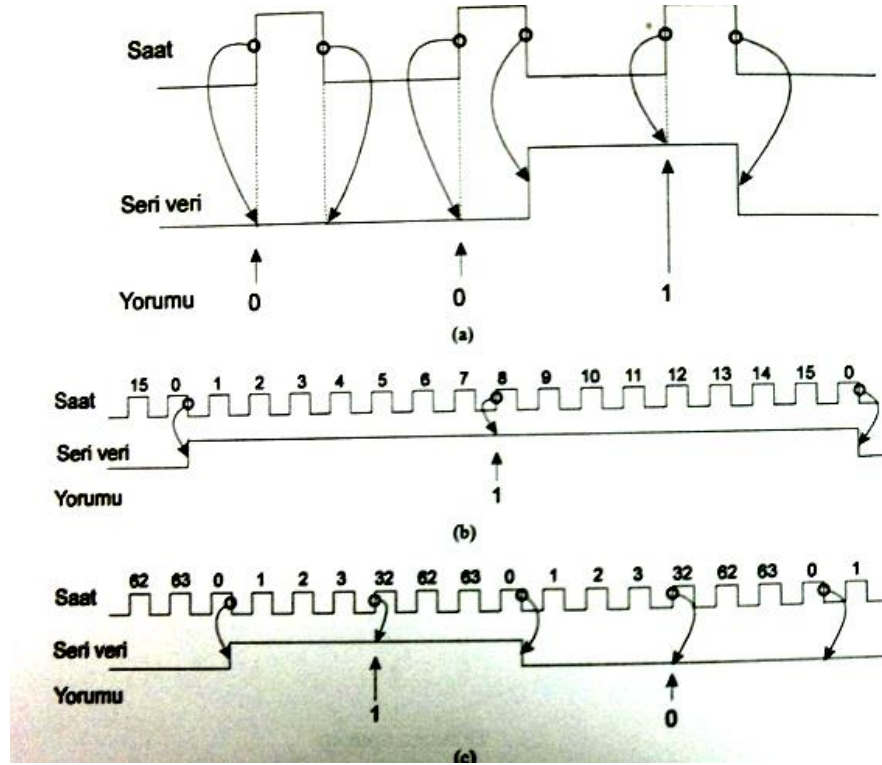
Şekil 4: Tek saat işareti ile veri gönderme ve alma

Bit süresi, veri gönderme hızı ile doğrudan ilişkilidir. Yüksek frekanslı saatin kullanılması bit süresini kısaltır. Bununla beraber seri veri akışındaki bir bitin süresi, seri veri transferinin ölçüsü değildir; onun yerine saniyede transfer edilen bit sayısı ölçülür. Bu sayıya **baud hızı** (Baud rate) denir. Örneğin saniyede 110 bit gönderiliyorsa baud hızı 110 dur.

Seri G/Ç saatin tam tamına baud hızında olması her zaman gerekmez. Ama baud hızında olma gereksinimi daha fazladır, SERİx1 SAAT İŞARETİ, Şekil 5a.

Saat frekansının baud hızının 16 katı olması çok yaygındır (SERİx16 SAAT İŞARETİ), Şekil 5b.

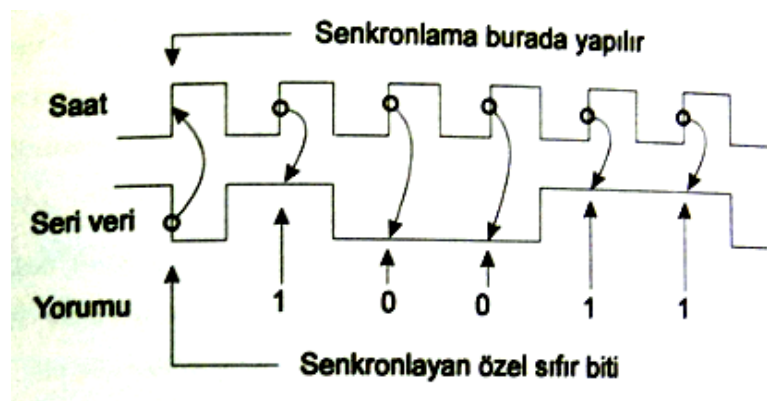
Baud hızının 64 katı olan saat frekansı da çok kullanılan bir seçenektir (SERİx64 SAAT İŞARETİ), Şekil 5c.



Şekil 5: Bit algılamada kullanılan saat frekansları

x16 ve x64 saatlerinin kullanılma nedeni, seri veri işareti örneklendiği zaman bir bitlik zaman aralığının merkezine mümkün olduğunca yaklaşabilmektir.

Seri veriye eşlik eden saat işaretine olan gereksinme, bütün seri G/Ç işlemlerin iki saat hattına ihtiyaç duyduğu anlamına gelmez. Eşlik eden saat işareti, eşlik eden iletken üzerinden gerçekten gönderileceğini göstermez. Eğer önceden belirlenen baud hızında seri veri haberleşme arayüzü kurulursa o zaman alıcı cihaz eşlik eden saat işaretini almaya gerek duymaz. Alıcı cihaz kendi yerel saat işaretini doğurur ve onu seri veri hattındaki bir geçiş ile senkronlar, Şekil 6.



Şekil 6: Veri hattındaki bir geçişle alıcı saatin senkronlanması

Şekil 6'daki gösterimde veri gönderilmediği zaman seri veri işareti sürekli olarak yüksek seviyede durur; bu durum **markalama** (marking) olarak bilinir.

x16 veya x64 saat işaretleri kullanıldığı zaman, alan saat, gönderen saatten bir veya iki darbe faz kaymış olabilir. Bu durum hiçbir problem yaratmaz; sadece alma örnekleme noktası merkezden biraz öteye kayar.

SERİ GİRİŞ/ÇIKIŞ PROTOKOLÜ

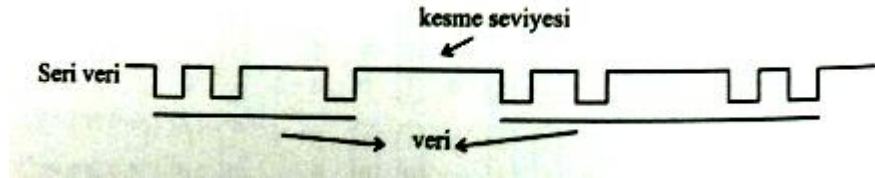
Buraya kadar incelenen seri veri transferin değişik gerekleri burada birleştirilecektir. Genel olarak ifade edilirse seri veri haberleşme protokolü **asenkron** ve **senkron** olmak üzere iki sınıfa ayrılır.

Asenkron Seri Haberleşme

Seri G/Ç kapısının en önemli uygulamalarından biri klavye arayüzüdür. Bu devrede her tuş 7-bit'lik ASCII kod üretir ve daha sonra bu kod seriye dönüştürülerek iki veya üç iletkenli bir kablo üzerinden bilgisayara gönderilir. En hızlı kişi bile dakikada 60-100 kelimeden fazla tuşlayamayacağından bilgisayarın klavye ile haberleşmesi seri haberleşme için en iyi uygulama alanıdır.

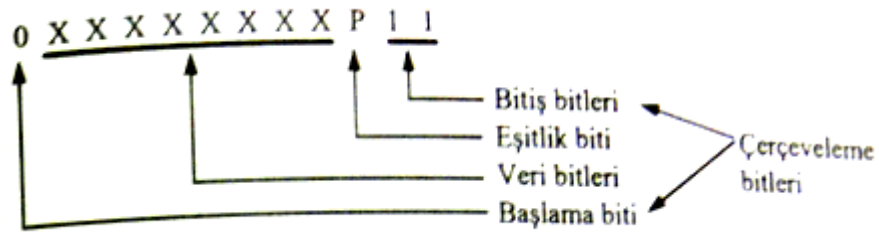
Bazen seri kapının saniyede 10-20 karaktere kadar veri transfer etmesi gerekebilir, ama bazen de veri hızı saniyede 1 veya 2 karaktere kadar düşebilir. Aslında çoğu zaman klavye kullanılmayıp boş kalmaktadır, ve bu yüzden veri hızı sıfırdır. Bu düzensiz veri transferinden dolayı **asenkron** seri haberleşme protokolünün kurulması daha uygundur.

Seri veri asenkron olarak transfer edildiği zaman, gönderen cihaz yalnız gönderilecek verisi olduğu zaman gönderme yapar. Karakterler arasında genellikle yüksek seviyeli bir işaret olan **kesme** (break) işareti sürekli olarak gönderilir, Şekil 7.



Şekil 7: Veriler arasındaki kesme seviyesi

Asenkron veri dizisinde her birim kendi senkronizasyon bilgisini taşımalıdır. Bundan dolayı asenkron veri birimi bir **başlama** (start) biti ve bir, bir buçuk, veya iki **bitiş** (stop) biti ile çerçevelenmiştir, Şekil 8.

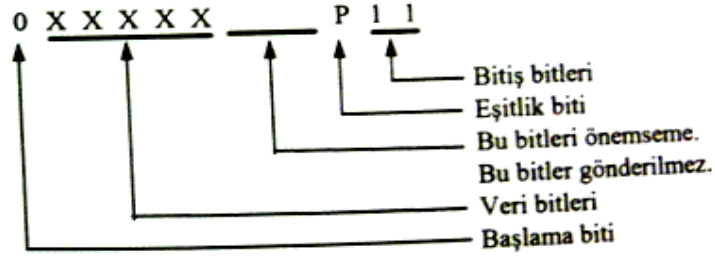


Şekil 8: Asenkron seri veri biriminin biçimi

Senkron veri dizisinin SYNC karakteri ile asenkron veri dizisinin çerçeveleme bitleri arasında bir benzerlik vardır. SYNC karakteri bir blok senkron veri karakterini çerçeveleyer. Başlama ve bitiş bitleri ise bir asenkron veri dizisinde her veri karakterini çerçeveleyer.

Sekiz veri bitinden 5, 6, 7 veya 8 tanesi anlamlı olabilir. Eğer sekizden az veri biti anlamlı ise, en sağdaki yüksek-değerli bitler önemsenmez. Örneğin eğer haberleşme protokolü her gönderilen asenkron kelimeye yalnız beş veri bitinin olduğunu şart koşarsa, o zaman alıcı cihaz beş veri biti alır, ve

alınan kelimeyi Şekil 9'daki gibi yorumlar. Böylece alıcıya eşitlik ve çerçeveleme bitleriyle birlikte toplam dokuz bitlik veri birimi gönderilir.



Şekil 9: 5-bitlik veri birimin biçimi

Eşitlik bit tek veya çift eşlik olarak kullanılabilir.

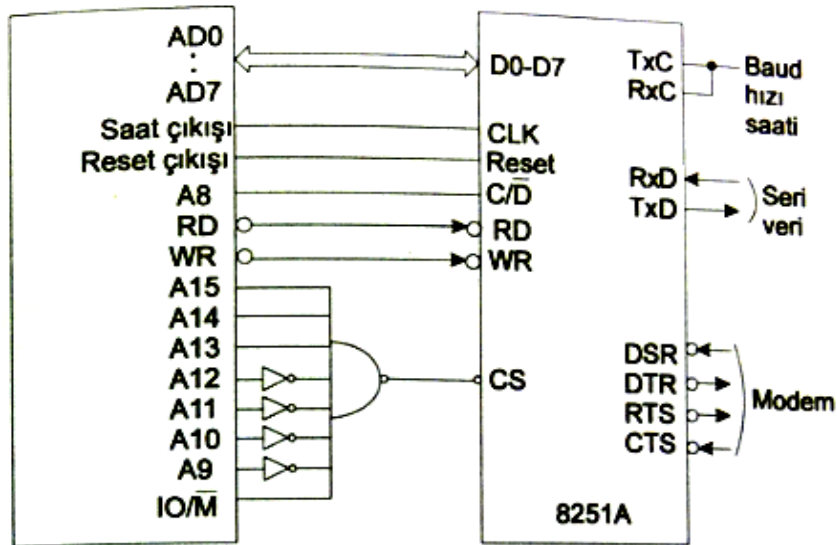
Bitiş bitleri için lojik-1 kullanılır. Bazen bir bitiş bit kullanılmakla beraber, çoğunlukla iki bitiş bit vardır. İki bitiş bit ve sekiz veri bit kullanılırsa, bir karakter için gönderilen bit sayısı 12 olur. Veri bitlerine diğer bitlerin eklenmesi veri transfer hızını düşürür. Bazı transmisyon protokollerinde bir buçuk bitiş bit vardır. Bu durumda bitiş bit genişliği, normal bit genişliğinin bir buçuk katına eşittir.

Asenkron veri haberleşme protokolunda veri bitlerini belirleyen protokol kurallarının olmasının yanında, bit süresini tanımlayan standart baud hızları da kullanılır. Baud hızı 75, 110, 150, 300, 600, 1200, 2400, 4800, 9600, ve 19200 standart değerlerini alabilir.

Asenkron veri transferinde alıcı cihaz transmisyon hatlarını denetleme olanağına sahiptir. Her veri biriminin birinci bit başlama bitini gösteren "0" ve son iki bit ise iki bitiş bitini gösteren "1" değerini alır. Alıcı cihaz herhangi bir veri birimi için başlangıç ve bitiş bitlerini algılayamazsa, **çerçeveleme hatası** olduğunu haber verir.

8251 Cihazının Yüzleştiricisi

Şekil 10a'da 8251 cihazının 8085 CPU ile yüzleştirilişi gösterilmiştir. Bu cihaz E0 ve E1H G/Ç kapı adreslerine yerleştirilmiştir.



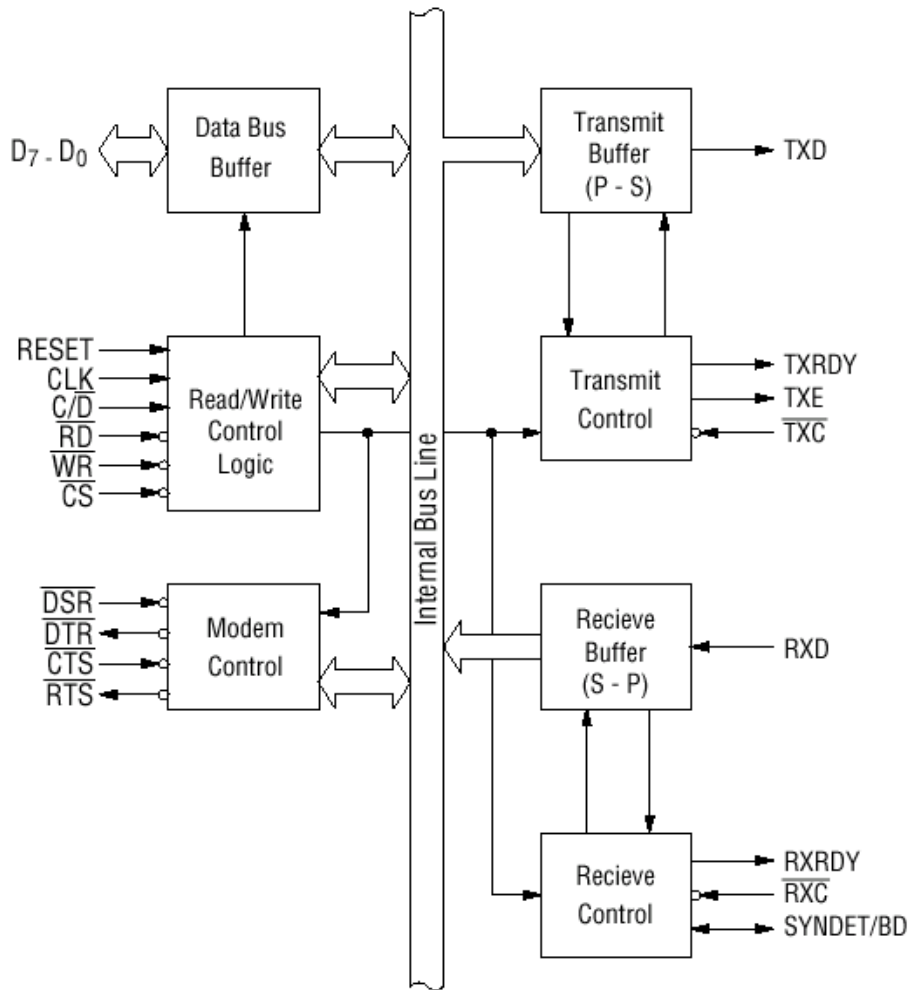
Şekil 10a: 8251 cihazının 8085 CPU ile yüzleştirilişi.

C/D' bağlantısı, hem alıcı hem de gönderici için komut/durum veya veri kaydediciyi seçer. C/D' ucu, kaydedici seçimi amacıyla A8 adres hattına bağlanmıştır. Bundan dolayı E0H adresi ile veri kaydedici, ve E1H adresi ile komut/durum kaydedici seçilecektir.

8251 cihazını seçmek için, CS' yonga seçme girişi E0H ve E1H adreslerinin kodunu çözen bir adres kod çözücüsüne bağlanmıştır. CS' girişiyle 8251 seçilip C/D' girişiyle komut/durum veya veri kaydedici belirlendikten sonra, 8251'den gönderilen RD' veya WR' işareti yardımıyla 8251'den veya 8251'e veri transfer edilir.

CLK saat girişi, dahili cihaz zamanlamasını oluşturmak için kullanılır ve RxC ve TxC deki sinyallerinden bağımsızdır. Buna karşın CLK saat girişi, (Senkron ve Asenkron) 1x modunda çalıştırıldığında RxC ve TxC'den en az 30 katı değerinde frekansa sahip bir saat kaynağına bağlanmalıdır. Bu giriş baud hızını belirlemez, yalnız iç zamanlayıcıyı sağlamak için kullanılır. Asenkron 16x ve 64x modlarında ise en az 5 katı değerinde bir frekans kaynağına bağlanmalıdır.

Baud hızı, gönderici için TxC' girişi tarafından ve alıcı için RxC girişi tarafından belirlenir. Tasarımcı bu girişler için 1x, 16x, veya 64x çarpanlarını kullanma seçeneğine sahiptir. Diğer bir deyişle 19200 Hz frekansına sahip bir saat 1x çarpanında 19200 baud, 16x'de 1200 baud veya 64x'de 300 baud hızı doğurabilir.



Şekil 10b: 8251 USART (Universal Synchronous Asynchronous Receiver Transmitter) blok diyagramı

8251 Cihazın Başlatımı

Gerilim uygulandığında veya RESET verildiği zaman, 8251 cihazı komut kaydediciye yüklenmek üzere bir mod emir kelimesi almayı bekler. Mod emir kelimesi, gelecek komutlara ve veri transferine 8251 cihazının nasıl cevap vereceğini belirler. Asenkron çalışma için bu kelimenin biçimi Tablo 1’de gösterilmiştir. B_1 ve B_2 bitleri saat frekansını belirler. L_1 ve L_2 bitleri ise transfer edilecek verideki bit sayısını gösterir; 5, 6, 7, 8 bitlik veriler kullanılabilir. PEN biti, eşlik üretme ve algılama devresini yetkilendirir. Eğer PEN aktif ise, EP biti çift veya tek eşliği seçer. S_1 ve S_2 bitleri, 8251 cihazının kullanacağı durdurma bitlerinin sayısını belirler.

Tablo 1: Mod emir kelimesi biçimi

7	6	5	4	3	2	1	0
S_2	S_1	EP	PEN	L_2	L_1	B_2	B_1

The diagram shows the bit fields S_2 , S_1 , EP, PEN, L_2 , L_1 , B_2 , and B_1 connected to the fields S_2S_1 , L_2L_1 , and B_2B_1 in the table below. The connections are as follows:

- S_2 and S_1 are connected to the S_2S_1 field.
- L_2 and L_1 are connected to the L_2L_1 field.
- B_2 and B_1 are connected to the B_2B_1 field.

S_2S_1		L_2L_1		B_2B_1		
0 0	-	5		Sync mod		
0 1	1	6		1X		
1 0	1.5	7		16X		
1 1	2	8		64X		

Bit adı	Görevi
---------	--------

- B_2B_1 : Baud hızı
- L_2L_1 : Karakter uzunluğu
- S_2S_1 : Bitiş bitleri
- PEN : Eşitlik biti yetkisi
 - 1 = Yetkili
 - 0 = Yetkisiz
- EP : Eşitlik denetimi
 - 1 = Çift
 - 0 = Tek

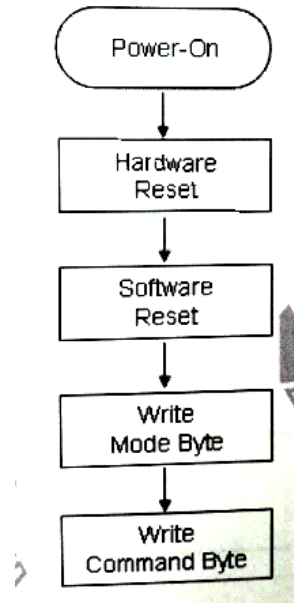
16x baud hızı çarpanında, tek eşlikli 8-bit uzunluğunda ve 1 bitiş bitinde çalışmak üzere 8251 cihazını programlayan emir dizisi aşağıda verilmiştir.

```
BAŞLA :      MVI    A,01011110B ; 8251 i başlat
              OUT    E1H
              MVI    A, 00010101B ; Alıcıyı ve vericiyi yetkilendir
              OUT    E1H
```

Özetle mod registeri; iletişim hızını, karakter bit uzunluğunu, eşlik denetimini, stop bit uzunluğunu belirler. Örneğin Mode byte=4Eh=01001110b ise, stop biti 1-bit uzunluğunda, eşlik denetimi yok, karakter bit uzunluğu 8-bit ve baud rate ise x16 clock olarak ayarlanır. B_1 ve B_0 bitleri, 1, 16 ve 64 çarpan oranlarından birini seçer ve bu da baud hızını (8251 giriş saatine) göreceli olarak belirler. Örneğin eğer 8251’in saat(clock) girişi 307200Hz ise, baud rate=307200/16= 19200 (Hz) olur.

Şekil 11, 8251’i ilk kullanıma hazırlama prosedürünü göstermektedir. İlk olarak, çipi stand-by moduna sokan donanımsal ve yazılımsal reset ile başlanır. Çip stand-by modunda iken, “Mode Byte” ve

onu takip eden "Command Byte" gönderilmesini bekler. "Mode Byte" iletişim protokolünü ayarlar ve "Command Byte" ise çipin gönderme ve alma operasyonlarını ayarlar.



Şekil 11: 8251 ilk kullanıma hazırlama prosedürü

Bu programın sırasının izlenmesi şarttır, çünkü mod kaydedici ve komut kaydedicilerinin adresleri aynıdır. Bu cihaz mod emir kelimesi ile başlatılınca, donanım veya yazılımla resetleninceye kadar, başka bir mod emir kelimesi kabul etmeyecektir. Yukarıdaki örnekteki ikinci OUT emiri komut kaydediciyi programlar.

Komut ve Durum Kaydedicileri

Komut emiri 8251 cihazının çalışmasını denetlemek için kullanılır, ve asenkron ve senkron çalışma için aynı biçim kullanılır. Komut emiri, 8251 cihazının çalışması esnasında veri bloğun herhangi bir anında bu cihaza yazılabilir. Mod emirinden sonra ya syn karakteri veya komut emiri gelmelidir. Komut emiri biçimi Tablo 2'de gösterilmiştir. Bilgi göndermek ve almak için, TxEN ve RxEN bitlerinin ikisi aktif yapılmalıdır, yani belirlenmelidir. Bu cihazın kullanımına bağlı olarak diğer bitler aktif veya pasif yapılır.

Tablo 2: 8251 komut kelimesinin biçimi

7	6	5	4	3	2	1	0
EH	IR	RTS	ER	SBRK	RxE	DTR	TxEN

Bit adı	Görevi
EH	: Avlanma moduna gir (1=syn karakterlerini araştırır).
IR	: İç reset (1=8251A cihazı başlatımlama moduna sokar).
RTS	: Modeme gönderme isteği (1= $\overline{\text{RTS}}$ çıkışını sıfırlar).
ER	: Eşitlik, işgal, ve çerçeveleme hatalarını sıfırlar.
SBRK	: Kesme karakteri gönderme (1=TxD çıkışını alçak yapar, 0=Normal çalışma).
RxE	: Alıcıyı yetkilendirir (1=Yetkili, 0=Yetkisiz).
DTR	: Veri terminali hazır (1= $\overline{\text{DTR}}$ çıkışını sıfırlar).
TxEN	: Göndericiyi yetkilendirir (1=Yetkili, 0=Yetkisiz).

8251 cihazının durum ve komut kaydedicilerinin adresleri aynıdır. Bu kaydedicilerin biri yalnız yazıldığından ve diğeri yalnız okunduğundan ortak adres kullanmak herhangi bir sorun yaratmaz. Durum kaydedici, 8251 cihazının çalışmasının herhangi bir anında okunabilir. Okuma esnasında durum güncelleştirilmesi yasaklanmıştır. Durum kaydedicinin bazı bitleri 8251 cihazının çıkış bacakları ile aynı görevi yapar. Durum kelimesinin biçimi Tablo 3’de gösterilmiştir.

FE çerçeveleme hatası, bitiş biti kaybolduğu veya yanlış sayıda bitiş bitine rastlandığı zaman setlenir. Bu hata normalde yanlış baud hızında veri alınıyorsa, veya alıcı ve gönderici frekansları toleransın dışında ise meydana gelir. Bu bitin setlenmesi 8251 cihazının çalışmasını durdurmaz. Komut kelimesinin ER biti ile sıfırlanır.

Tablo 3: Durum kelimesinin biçimi

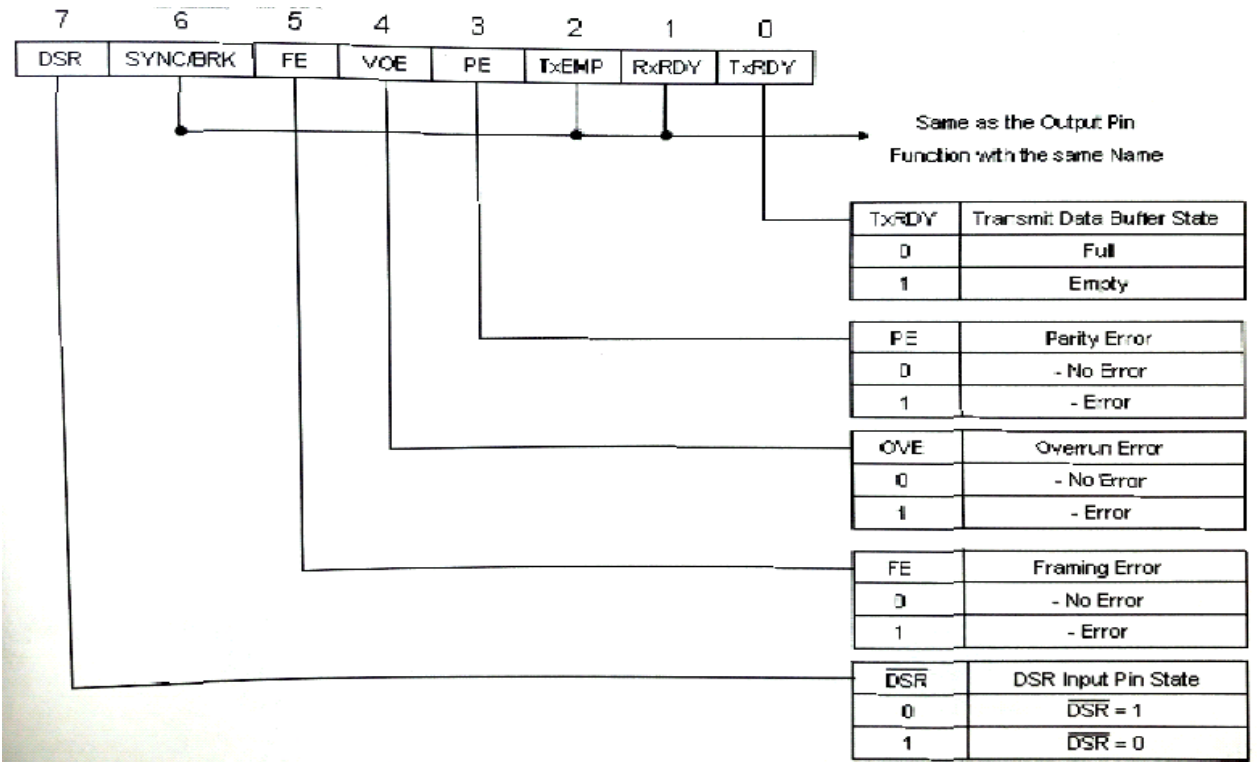
7	6	5	4	3	2	1	0
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY
Bit adı	Görevi						
DSR	: Veri seti hazır. DSR girişinin değerini alır.						
SYNDET	: SYNC karakter algılaması (senkron çalışma).						
FE	: Çerçeveleme hatası.						
OE	: İşgal hatası.						
PE	: Eşitlik hatası.						
TxE	: Gönderici boş.						
RxRDY	: Alıcı boş.						
TxRDY	: Gönderici hazır.						

OE işgal hatası, son gelen bilginin tüm bitleri alındığı halde, iç veri kaydedicide mevcut bir önceki veri CPU tarafından alınmamış ise meydana gelir. Normal çalışmada bu hata oluşmamalıdır. Eğer oluşuyorsa büyük olasılıkla yazılımda bir hata vardır.

PE eşitlik hatası, alınan veri yanlış eşitlik içerdiği zaman meydana gelir. Bu hatanın gösterilmesi veya hatalı verinin yeniden gönderilmesi programcının sorumluluğuna bırakılmıştır.

SYNDET, TxE, ve RxRDY bitleri aynı adlı G/Ç bacakları ile aynı anlama sahiptir. TxRDY durum biti, TxRDY çıkış bacağından farklı bir anlam taşır. Yani TxRDY durum biti=DB tampon boş, ve TxRDY çıkış bacağı =DB tampon boş. (CTS=0). (TxEN=1) olduğunu gösterir.

Şekil 12’de 8251 durum kelimesinin detaylı biçimi görülmektedir. TxRDY=1 iken, bu çıkış 8086’ya 8251’in gönderim buffer’ının boş(EMPTY) olduğunu ve karakter verisini göndermek için hazır olduğunu söyler. RxRDY=1 iken, bu çıkış 8086’ya 8251’in alım buffer’ının dolu(FULL) olduğunu ve karakter datasının okunabileceğinin söyler.

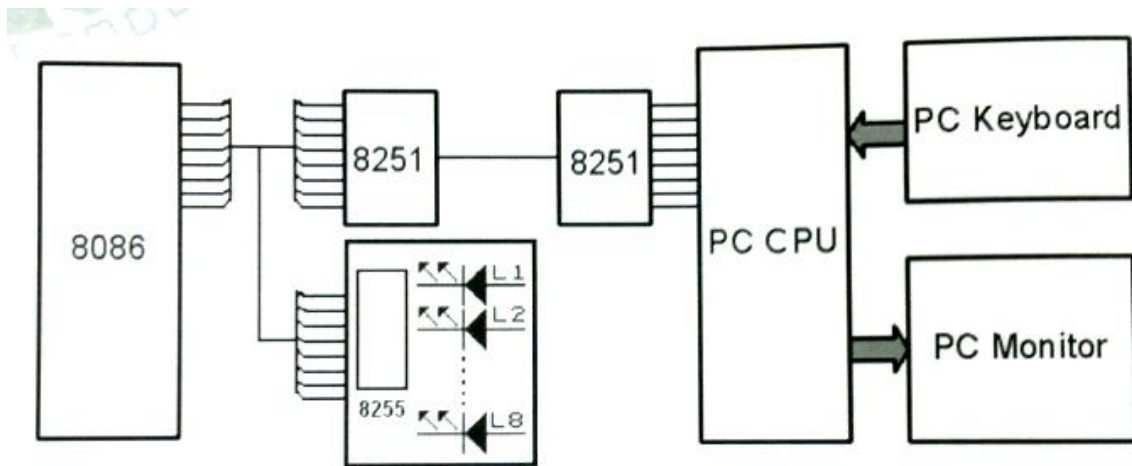


Şekil 12: Durum kelimesi(detaylı)

DENEYİN YAPILIŞI

Amaç: Program çalıştırıldığında PC klavyesinden girilen karakterler, MTS86C eğitim setine ve eğitim setinden tekrar PC'nin monitörüne RS232-1 seri kablosu aracılığıyla 19200 bps ile gönderilecektir.

Devrenin tanımı: PC klavyesinden girilen karakterin ASCII kodu MTS86C eğitim setine 8251 seri arayüzü üzerinden gönderilir. 8086 8-bitlik ASCII kodunun tamamını alır almaz, bu 8 bitlik data 8255 arayüzü üzerinden LEDlere ve tekrar seri arayüz üzerinden PC monitörüne gönderilir.



Devre şeması

Kaynak Program:

=====8251.ASM=====

```
D_PORT    EQU    0FFF0H           ;Define 8251-1 data port address
CS_PORT    EQU    0FFF2H           ;Define 8251-1 control port address
CNT3       EQU    3FD6H            ;Define 8255 portB address
BPORT3     EQU    3FD2H            ;Define 8255 control word port address
FND        EQU    3FF0H            ;Define 7-segment display address
```

```
CODE       SEGMENT
ASSUME     CS:CODE
```

```
ORG 0
MOV AL,90H
MOV DX,CNT3
OUT DX,AL
```

;<Initialize 8251>

	MOV	AL,00H	<i>;AL=0 for hardware reset</i>
	MOV	DX,CS_PORT	<i>;Enable 8251 control port address</i>
	OUT	DX,AL	<i>;Hardware reset</i>
	OUT	DX,AL	<i>;Write command byte three times with 00h to</i>
	OUT	DX,AL	<i>; unconditionally accept the new command byte</i>
	MOV	AL,40H	<i>;AL=40h for software reset</i>
	OUT	DX,AL	<i>;Software reset</i>
	MOV	AL,5EH	<i>;Setup Mode byte</i>
	OUT	DX,AL	<i>;Output</i>
	MOV	AL,27H	<i>;Setup Command byte</i>
	OUT	DX,AL	<i>;Output</i>
J1:	CALL	IN_RS	<i>;Call IN_RS subroutine</i>
	CMP	AH,0DH	<i>;IF [Enter] key detected (ASCII=0Dh)</i>
	JE	J3	<i>;Jump TO J3</i>
J2:	CALL	OUT_RS	<i>;Call OUT_RS subroutine</i>
	JMP	J1	<i>;Jump to J1 wait for next character input</i>
J3:	CALL	OUT_RS	<i>;Call OUT_RS subroutine</i>
	MOV	AH,0AH	<i>;Change [Enter] to [Change Line] (ASCII=0Ah)</i>
	JMP	J2	

;<Data transmission flow control>

IN_RS:	MOV	DX,CS_PORT	<i>;Enable 8251 control port address</i>
DEVAM:	IN	AL,DX	<i>;Receive status register from 8251</i>
	MOV	BL,AL	<i>;Back up AL for furhter use</i>
	AND	AL,2	<i>;Check RxRDY in status register</i>
	JZ	IN_RS	<i>; If Empty, jump to IN_RS</i>
	MOV	AL,BL	<i>;</i>
	AND	AL,8	<i>; Check parity error bit of status (bit 3)</i>
	JNZ	HATA	<i>;If parity error occured, jump to HATA</i>
	MOV	AL,11111111B	<i>; tun off seven segment display</i>
	MOV	DX,FND	<i>; Enable seven segment display</i>
	OUT	DX,AL	<i>; output data to display</i>
	MOV	DX,D_PORT	<i>; Enable 8251 data port address</i>
	IN	AL,DX	<i>; Input 1 character to AL (8251 Rx buffer ->AL)</i>

```

MOV DX,BPORT3      ;Enable 8255 portB address (LED)
OUT DX,AL           ;Output receive character to LED
MOV AH,AL           ;Copy character to AH to detect [Enter] key
JMP BITIR           ;Back to main routine

HATA:               ;Parity error occurred
MOV AL,10110000B    ;
MOV DX,FND
OUT DX,AL

MOV DX,BPORT3       ; Clear BPORT3
MOV AL,00H
OUT DX,AL

MOV DX,CS_PORT
JMP DEVAM

BITIR:

RET                 ;Back to main routine

;Transmit UART data (AH) to PC
OUT_RS: MOV DX,CS_PORT ;Enable 8251 control port address
IN AL,DX           ;Receive status register from 8251

AND AL,1           ;Check TcRDY of status register
JZ OUT_RS          ;If full, jump to OUT_RS
               ;If empty, go next instruction

MOV DX,D_PORT       ;Enable 8251 data port address
MOV AL,AH           ;Copy character from AH back to AL for transmit
OUT DX,AL           ;Output character data (AL ->8251 Tx buffer)
RET                 ;to main routine

CODE ENDS
END

```