

#### دستور کار آزمایشگاه معماری کامپیوتر

بخش سخت افزار، دانشکده برق و کامپیوتر، دانشگاه تهران



آزمایش سوم: پیاده سازی واحد تشخیص هازارد در پردازنده MIPS

گرد آورنده: علیرضا یزدان پناه – ادریس نصیحت کن

## پیادهسازی واحد تشخیص هازرد

#### اهداف

- ۱- یادگیری روشهای مقابله با هازارد خواندن پس از نوشتن(RAW)
  - ۲- استخراج موارد وقوع هازارد RAW
  - ۳- نحوه پیاده سازی ماژول تشخیص هازارد
    - ۴- تکمیل پردازنده Mips
  - ۵- نحوه کدنویسی Verilog با قابلیت سنتز
  - ۶- نحوه عیبیابی و تست ماژولهای جدید

## توضيحات كلي

- ۱- در این قسمت واحد تشخیص هازارد به پردازنده اضافه می گردد.
- ۲- پس از انجام این اَزمایش گزارش این بخش با ذکر تغییرات اعمال شده در پردازنده به همراه نتایج ارائه شود.

# دستور کار

در جلسات گذشته پردازندهای کامل بدون واحد تشخیص هازارد پیاده سازی شد. در معماری پردازنده پیادهسازی شده هازاردهای ساختاری و کنترلی رفع گردیده است، بنابراین تنها هازارد داده نیاز به تشخیص و رفع آن است. هازارد دادهای به صورت زیر دستهبندی می گردد:

- ۱- خواندن پس از نوشتن (RAW): هازارد خواندن بعد از نوشتن در حالتی رخ می دهد که یک دستور، رجیستری که هنوز محاسبه یا ذخیره نشده است را فراخوانی می نماید. در این حالت می بایست دستورات جدید تا محاسبه یا ذخیره شدن آن رجیستر متوقف گردند. در مثال زیر دستور ۲ نیاز به رجیستر R2 دارد که دستور ۱ آنرا محاسبه می نماید، بنابراین تا ذخیره یا محاسبه شدن مقدار R2 دستور ۲ باید متوقف گردد.
  - 1. SUB R2,R0,R1
  - 2. AND R3,R2,R1

در این آزمایش سعی در برطرف نمودن این نوع هازارد را داریم.



### دستور کار آزمایشگاه معماری کامپیوتر



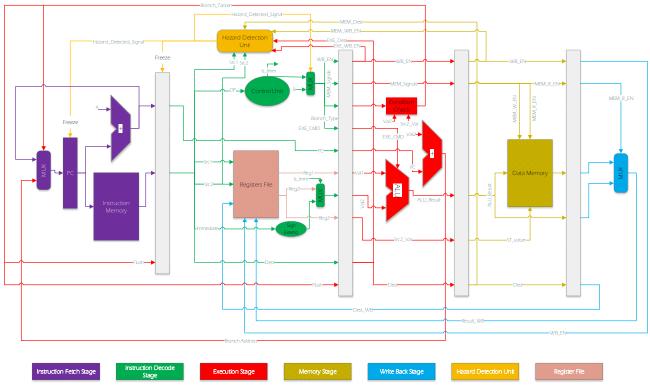
بخش سخت افزار، دانشکده برق و کامپیوتر، دانشگاه تهران

## آزمایش سوم: پیاده سازی واحد تشخیص هازارد در پردازنده MIPS

#### گرد آورنده: علیرضا یزدان پناه – ادریس نصیحت کن

- ۲- نوشتن پس از خواندن (WAR): در مثال زیر رجیستر R1 در حالاتی ممکن است قبل از خوانده شدن توسط دستور ۱ مقدار آن به وسیله دستور ۲ تغییر کند. به این رخداد هازارد دادهای از نوع WAR گفته می شود.
  - 1. SUB R2,R0,R1
  - 2. AND R1,R3,R4
    - این نوع هازارد در پردازندههای In-Order مانند پردازنده مورد بحث در این دستور کار رخ هرگز رخ نخواهد داد.
- ۳- نوشتن پس از نوشتن (WAW): هازارد دادهای نوشتن پس از نوشتن نیز همچون هازرد WAR در پردازندههای In-Order رخ نمی دهد.

برای رفع هازارد RAW ماژول Hazard Detection Unit همانند شکل زیر به پردازنده MIPS اضافه نمایید. در این واحد، منابع Src1 و EXE در مرحله ID با مقصدهای مراحل EXE و MEM مقایسه می شود و در صورت برابر بودن سیگنال کنترلی Src1 و رجیسترهای پس از آن را متوقف Hazard\_Detected\_Signal را برابر ۱ قرار می دهد. این سیگنال باید دستورات درون IF و رجیسترهای پس از آن را متوقف نماید.



شكل ١: پردازنده MIPS همراه با واحد تشخيص هازارد

برای پیادهسازی این آزمایش به روش زیر عمال نمایید:

۱- واحد تشخیص هازارد با حداقل ورودی های زیر ایجاد نمایید.



#### دستور کار آزمایشگاه معماری کامپیوتر

#### بخش سخت افزار، دانشکده برق و کامپیوتر، دانشگاه تهران



## آزمایش سوم: پیاده سازی واحد تشخیص هازارد در پردازنده MIPS

### گرد آورنده: علیرضا یزدان پناه – ادریس نصیحت کن

- ۲- تمامی حالاتی که هازارد RAW رخ می دهد را در نظر بگیرید و خروجی واحد تشخیص هازارد را یک کنید.
- ۳- به دستورات Immediate که دارای تنها یک منبع هستند توجه نمایید. در این دستورات تنها یک منبع چک می گردد. نکته: دستورات ST و BNE دستوراتی از نوع Immediate هستند که دارای دو منبع هستند.
- ۴- برای تشخیص نوع دستورات به هیچ وجه از ارسال OP-Code به واحد تشخیص هازارد استفاده ننمایید، در صورت نیاز سیگنال جدیدی برای این منظور تعریف کنید.
  - ۵- ورودیهای مورد نیاز واحد هازارد را به خروجی دیگر مراحل متصل نمایید.
- ۶- قابلیت Freeze را به رجیستر PC در مرحله IF و رجیسترهای بعد از IF اضافه نمایید و خروجی واحد تشخیص هازارد را
  به آن متصل نمایید.
  - ۷- برای ایجاد حباب در خط لوله سیگنالهای کنترلی خروجی از واحد کنترل را صفر نمایید.
    - ۸- دستورات برنامه محک را بدون تغییر اجرا نمایید.
      - ٩- نتایج را به دستیار آموزشی ارائه دهید.

موفق باشید نصیحت کن