

(http://thegioivimach.com)

Học thiết kế vi mạch qua video (24/7) (VLSI-ASIC-Verilog-Verification-SystemVerilog-UVM)

HOTLINE: 0938.868.102

Tìm kiếm...

MENU



19. Thuật toán sắp xếp trên mảng – Merge sort (http://thegioivimach.com/19-thuat-toan-sap-xep-tren-mang-merge-sort)

Merge sort (hay còn gọi là Sắp xếp trộn) là 1 thuật toán điển hình của lối thuật toán **Chia để trị** (Divide and Conquer, D&C). Về ý tưởng thì ta chia 1 mảng lớn thành 2 mảng con, đến 1 điều kiện cụ thể (thường là chỉ còn 2 phần tử) rồi so sánh, sau đó gom từng mảng con lại thành mảng lớn để ra kết quả.

Giả sử ta có 2 mảng đã được sắp xếp sẵn là A = { 1, 3, 6, 9 } và B = { 2, 4, 5 }, ta muốn trộn 2 mảng đó thành 1 mảng lớn là AB thì ta cần phải so sánh 2 vị trí đầu tiên, nếu vị trí nào bé/lớn hơn thì ta cho vào mảng trộn:

```
A = { 1, 3, 6, 9 }, B = { 2, 4, 5 }, 1 < 2 => AB = { 1 }

A = { 3, 6, 9 }, B = { 2, 4, 5 }, 3 > 2 => AB = { 1, 2 }

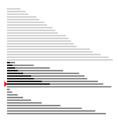
A = { 3, 6, 9 }, B = { 4, 5 }, 3 < 4 => AB = { 1, 2, 3 }

A = { 6, 9 }, B = { 4, 5 }, 6 > 4 => AB = { 1, 2, 3, 4 }

A = { 6, 9 }, B = { 5 }, 6 > 5 => AB = { 1, 2, 3, 4, 5 }

A = { 6, 9 }, B = { 5 }, B = { 5 }, B = { 1, 2, 3, 4, 5 }

A = { 6, 9 }, B = { 1, 2, 3, 4, 5, 6, 9 }
```

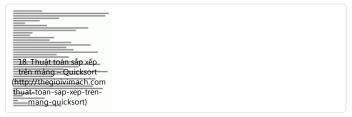


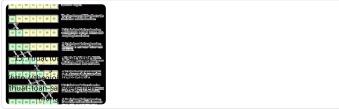
```
void Merge( int a[], int left, int mid, int right)
{
   // Tạo 2 vị trí mảng con left -> mid và mid + 1 -> right
   int left1 = left, right1 = mid, left2 = mid + 1, right2 = right;
   int index = left;
   int *b = new int [right - left + 1];
   while (left1 <= right1 && left2 <= right2)
     if (a[left1] < a[left2]) // So sánh 2 vị trí đầu trong 2 mảng con
     {
       b[index] = a[left1]; // Bắt đầu trộn
       index++; left1++; // Xê dịch vị trí để tiếp tục so sánh
     }
     else
     {
       // Tương tự trên
       b[index] = a[left2];
       index++; left2++;
     }
   }
   // Trường hợp 1 trong 2 mảng đã hết phần tử
   if (left2 > right2)
   {
     while (left1 <= right1)
     {
       b[index] = a[left1];
       index++; right1++;
     }
   }
   if (left1 > right1)
   {
     while (left2 <= right2)
     {
       b[index] = a[left2];
       index++;
       left2++;
     }
   }
   // Cuối cùng, ta gán mảng đã trộn lại vào mảng gốc
   for (index = left; index <= right; index++)</pre>
   {
     a[index] = b[index];
   }
}
void MergeSort( int a[], int left, int right)
{
   if (left < right)
   {
     int mid = (left + right) / 2;
     // Bắt đầu chia mảng lớn thành 2 mảng con
     MergeSort(a, left, mid);
     MergeSort(a, mid + 1, right);
     // Chia xong thì trộn thôi :3
     Merge(a, left, mid, right);
   }
}
```

Tất nhiên, Merge sort có ưu điểm là nhanh hơn hẳn 3 loại sort phía trên, độ phức tạp của thuật toán O(n*log(n)). Tuy nhiên bạn phải hiểu rõ cơ chế của thuật toán, cộng với việc cài đặt tương đối khó.

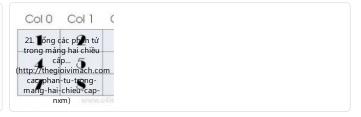
(http://trachanhso.net/)

RELATED POSTS:

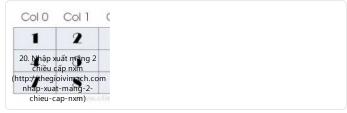




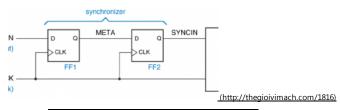












MACH ĐỒNG BÔ TÍN HIỆU ASYNCHRONOUS INPUT (HTTP://THEGIOIVIMACH.COM/1816)

Học vi mạch tực tuyến qua video 24/ Học mọi lúc mọi nơi 24/7 Verilog, Testbench, Verification

(http://thegioivimach.com/hoc-thiet-ke-vi-mach)

KHOÁ HOC THIẾT KẾ VI MACH (BASIC TO ADVANCED)

(HTTP://THEGIOIVIMACH.COM/HOC-THIET-KE-VI-MACH)

MỤC TIÊU KHÓA HỌC

**** Giảng viên ****

Gồm các kĩ sư từ 8 đến 10 năm kinh nghiệm làm việc tại các công ty thiết kế như Renesas, Esilicon, AMCC, Microchip. Chúng tôi biết bạn cần những kiến thức gì cho các buổi phỏng vấn xin việc, cũng như khi đi làm thực tế.

**** Một vài nội dung giảng dạy ****

1.Nắm vững quy trình thiết kế chip (ASIC, VLSI)

2.Thành thạo ngôn ngữ Verilog

3.Tự thực hiện thiết kế từ specficiation

4.Tự xây dựng được môi trường kiểm tra thiết kế

5.Tự thực hiện quá trình kiểm tra thiết kế

VIDEO

