



HỌC VIỆN KỸ THUẬT QUÂN SỰ KHOA VÔ TUYẾN ĐIỆN TỬ

BÀI GIẢNG ĐIỆN TỬ SỐ

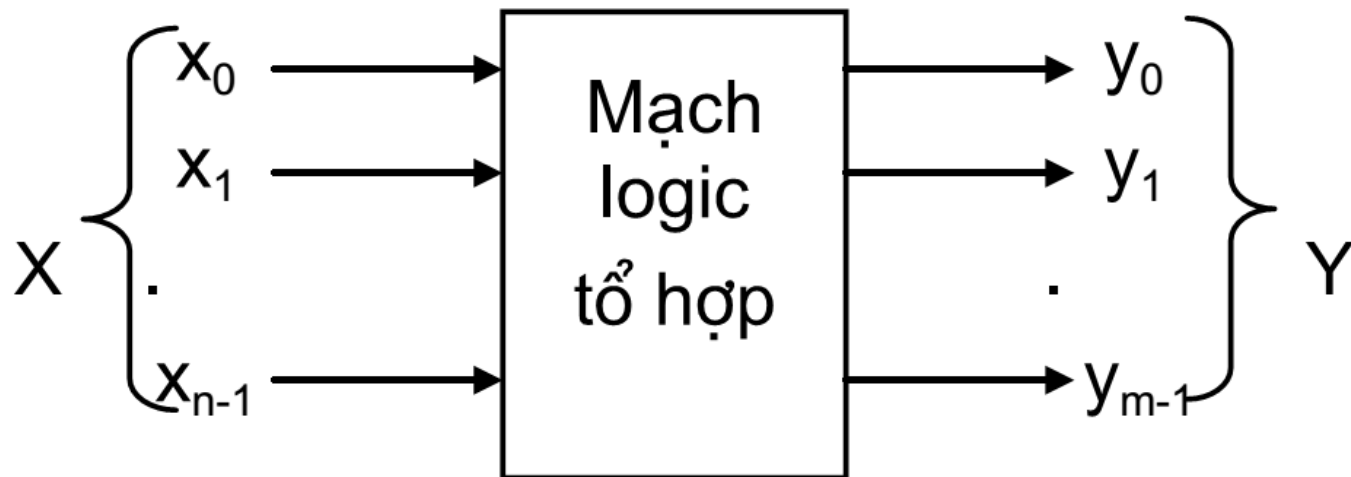
Chương 4: Mạch logic tổ hợp

TS Hoàng Văn Phúc, Bộ môn KT Vi xử lý

9/2015

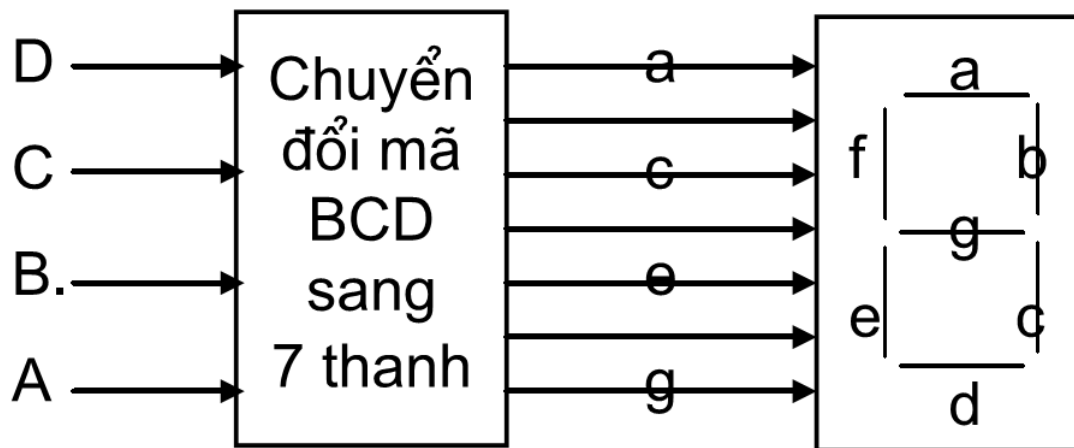
Mạch logic tổ hợp

- ❖ Mạch logic tổ hợp là mạch số mà tín hiệu ra chỉ phụ thuộc vào tín hiệu vào tại thời điểm hiện tại
- ❖ Còn được gọi là mạch không có nhớ
- ❖ Chỉ cần thực hiện bằng những phần tử logic cơ bản



Ví dụ: Mạch logic tổ hợp

- ❖ Một mạch chuyển đổi mã BCD sang mã 7 thanh để cung cấp cho đèn LED 7 thanh mắc A chung sáng các chữ số từ 0 đến 9: ứng với một tổ hợp tín hiệu vào DCBA từ 0000 (chữ số 0) đến 1001 (chữ số 9) thì tổ hợp mã đầu ra abcdefg sẽ có giá trị để LED 7 thanh sáng chữ số tương ứng





Biểu diễn mạch logic tổ hợp

- ❖ Gồm các phương pháp như với biểu diễn hàm logic



Tổng hợp (thiết kế) mạch logic tổ hợp

❖ Bước 1. Phân tích bài toán

Từ yêu cầu của nhiệm vụ thiết kế logic, ta mô tả bài toán tỉ mỉ để xác định được cái nào là nguyên nhân (ứng với tác nhân đầu vào), cái nào là kết quả (giá trị đầu ra) và mối quan hệ logic giữa chúng với nhau.

❖ Bước 2. Mô hình toán học

Từ bước 1, mô tả mối quan hệ logic trên bằng một mô hình logic nào đó. Thông thường, người ta dùng bảng giá trị hàm để mô tả bài toán thực tế.

❖ Bước 3. Tối thiểu hàm logic.

❖ Bước 4. Biến đổi đại số cho phù hợp yêu cầu

❖ Bước 5. Vẽ sơ đồ mạch logic.

Ví dụ thiết kế mạch logic tổ hợp

Ví dụ 1: Mạch chọn đa số bit 1 có 4 đầu vào

y DC \ BA				
	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

Tối thiểu ta được: $y = A.B.C + A.C.D + A.B.D + B.C.D$

Biến đổi: $y = (A.(B.C) + (B.C).D) + ((A.D).B + (A.D).C)$

Ví dụ thiết kế mạch logic tổ hợp

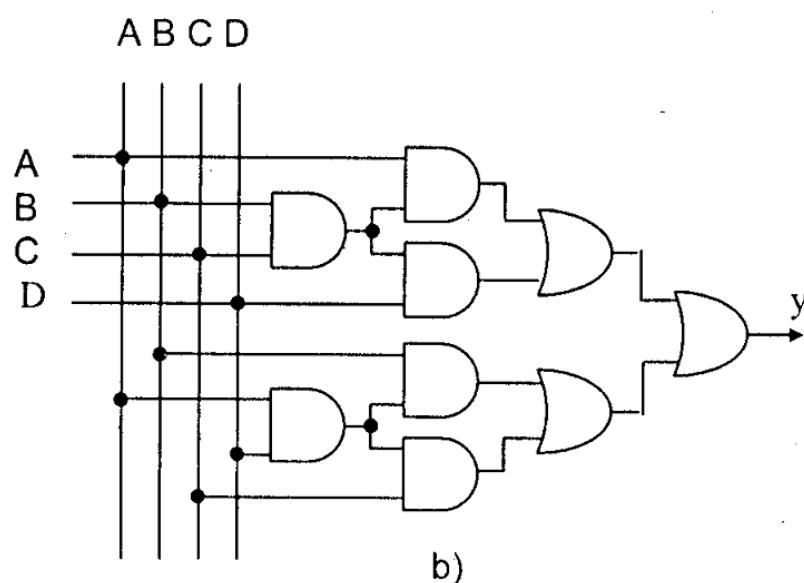
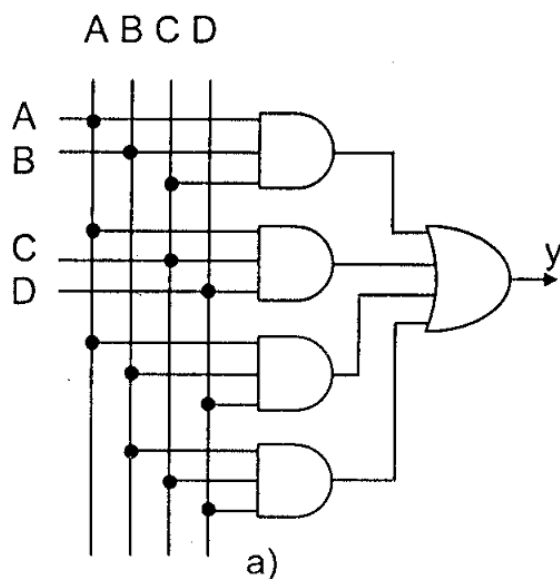
Ví dụ 1: Mạch chọn đa số bit 1 có 4 đầu vào

Tối thiểu ta được: $y = A.B.C + A.C.D + A.B.D + B.C.D$

Sơ đồ hình a)

Biến đổi: $y = (A.(B.C) + (B.C).D) + ((A.D).B + (A.D).C)$

Sơ đồ hình b) Nếu dùng cổng 2 đầu vào



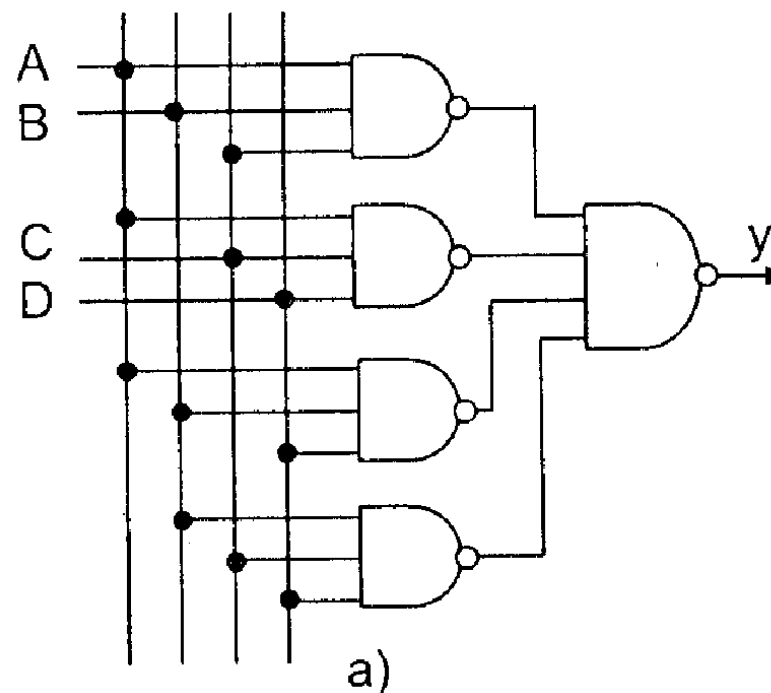
Ví dụ thiết kế mạch logic tổ hợp

+ Với NAND nhiều đầu vào.

Dùng định luật De-Moocgan, ta được

$$y = \overline{\overline{ABC + ABD + ACD + BCD}} = \overline{(\overline{ABC}) \cdot (\overline{ABD}) \cdot (\overline{ACD}) \cdot (\overline{BCD})}$$

A B C D



Ví dụ thiết kế mạch logic tổ hợp

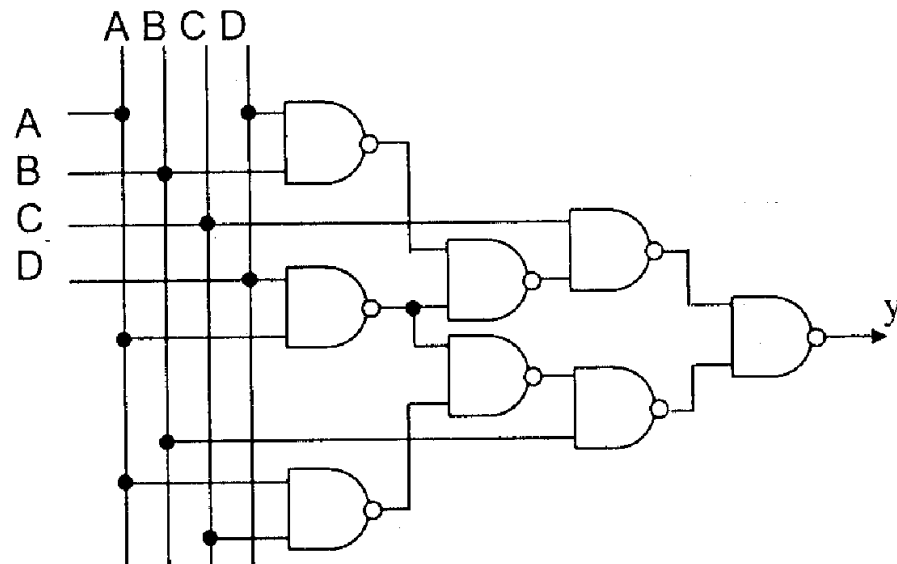
+ Với NAND hai đầu vào:

Sử dụng tính chất kết hợp

$$y = ABC + ABD + ACD + BCD = B(AC + AD) + C(AD + BD)$$

Sau đó dùng định luật De-Moocgan và biến đổi, ta được mạch nhiều cấp sử dụng NAND hai đầu vào

$$y = B.(\overline{AC} . \overline{AD}) . C.(\overline{AD} . \overline{BD})$$



Phân tích mạch logic tổ hợp

Bài toán phân tích: xuất phát từ sơ đồ mạch điện cổng để để đánh giá chức năng và hoạt động của mạch.

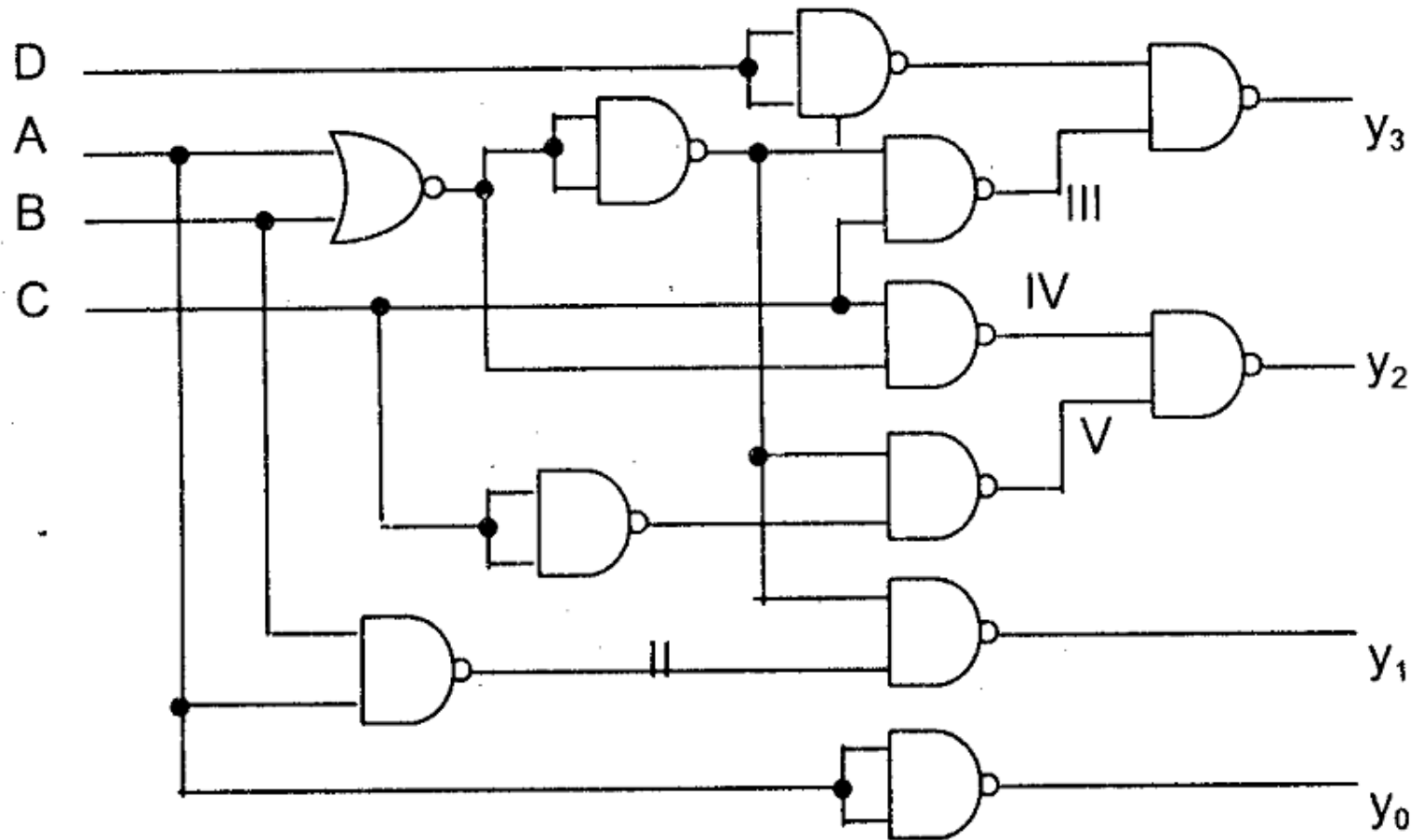


Từ sơ đồ mạch điện xác định chức năng và mối quan hệ logic giữa các tín hiệu.

Các bước:

Phân tích sơ đồ mạch -> Xây dựng hệ hàm logic -> Xây dựng bảng giá trị hàm -> Xác định chức năng và mối quan hệ logic

Ví dụ phân tích mạch logic tổ hợp



Xây dựng hệ hàm

$$I = \overline{A + B};$$

$$II = \overline{A.B};$$

$$III = \overline{\overline{I}.C} = \overline{(A + B).C}$$

$$IV = \overline{I.C};$$

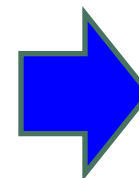
$$V = \overline{\overline{I.C}};$$



$$\left\{ \begin{array}{l} y_3 = \overline{III.D} = \overline{D + B.C + A.C} \\ y_2 = \overline{IV.V} = \overline{((A + B).C) . (A + B).\overline{C}} = \overline{A.B.C + A.\overline{C} + B.\overline{C}} \\ y_1 = \overline{\overline{I}.II} = \overline{(A + B).(\overline{A.B})} = \overline{A.B} + A.B \\ y_0 = \overline{A} \end{array} \right.$$

Xây dựng bảng giá trị

Đầu vào				Đầu ra			
D	C	B	A	y_3	y_2	y_1	y_0
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
1	0	1	0	1	1	0	1
1	0	1	1	1	1	1	0
1	1	0	0	1	1	1	1
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	1
1	1	1	1	1	0	1	0



Chức năng
mạch?



Một số mạch tổ hợp thông dụng

1. Bộ mã hóa
2. Bộ giải mã
3. Bộ chọn kênh (dồn kênh)
4. Bộ phân kênh
5. Các mạch số học (tham khảo)

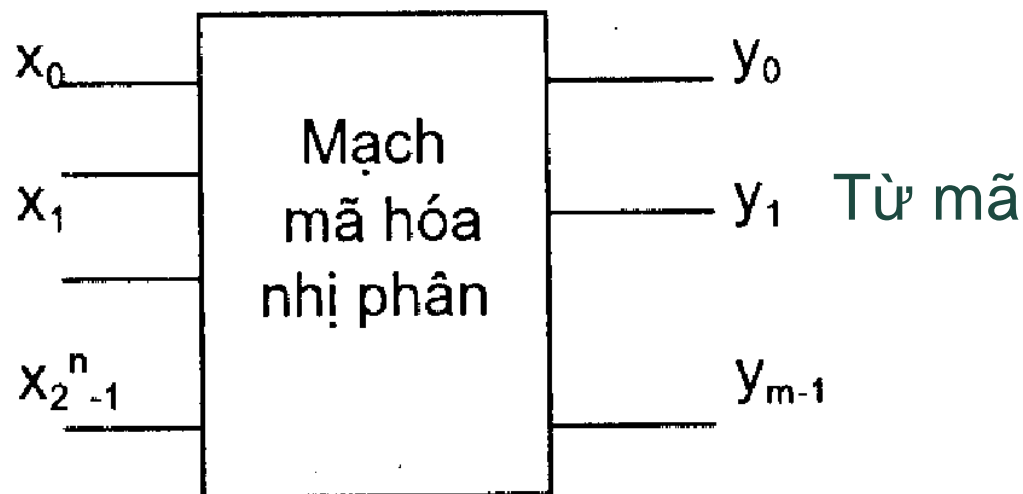
Bộ mã hóa

- ❖ Mã hóa là việc sử dụng ký hiệu để biểu diễn đặc trưng cho một đối tượng nào đó.
- ❖ Ký hiệu tương ứng với một đối tượng được gọi là từ mã.
- ❖ Ví dụ:

Đối tượng	Từ mã thập phân	Từ mã nhị phân
A	0	00
B	1	01
C	2	10
D	3	11

Bộ mã hóa

Đối tượng



Ví dụ:

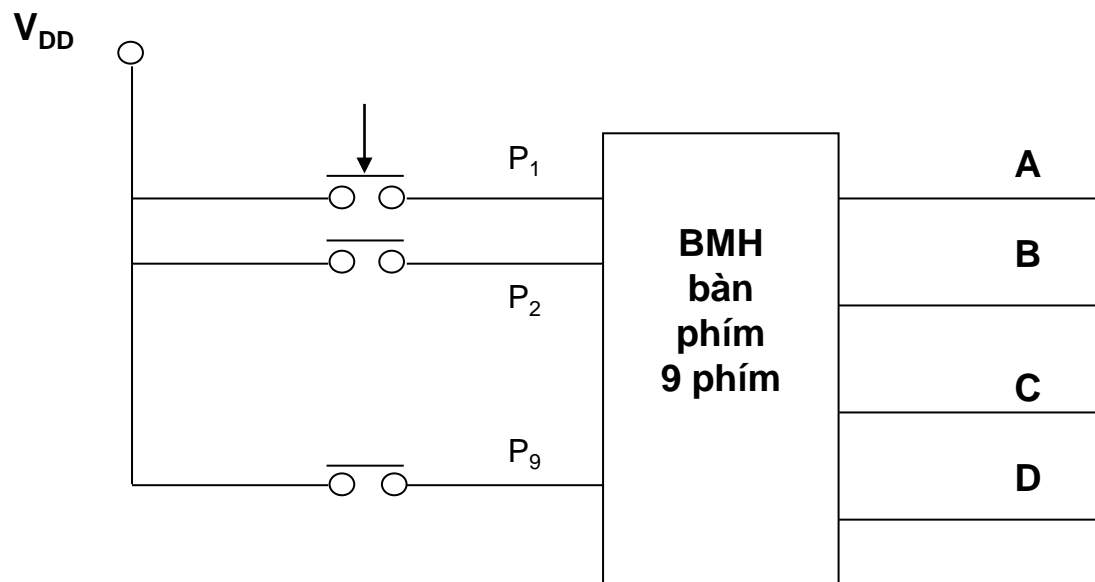


Ví dụ - Bộ mã hóa bàn phím

- ❖ Mã hóa bàn phím:
 - Mỗi phím được gán một từ mã khác nhau.
 - Khi một phím được nhấn, bộ mã hóa sẽ cho ra đầu ra là từ mã tương ứng đã gán cho phím đó.
- ❖ Hãy thiết kế bộ mã hóa cho một bàn phím gồm có 9 phím với giả thiết trong một thời điểm chỉ có duy nhất 1 phím được nhấn.

Ví dụ - Bộ mã hóa bàn phím

- ❖ Sơ đồ khối:
 - Một bộ 9 phím, phải sử dụng 4 bit để mã hóa.
 - Vậy có 9 đầu vào, 4 đầu ra.
- ❖ Mã hóa ưu tiên: Nếu 2 hoặc nhiều phím đồng thời được nhấn, thì bộ mã hóa chỉ coi như 1 phím được nhấn, và phím đó có mã cao nhất.



Ví dụ - Bộ mã hóa bàn phím

❖ Bảng mã hóa:

P	A	B	C	D
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Ví dụ - Bộ mã hóa bàn phím

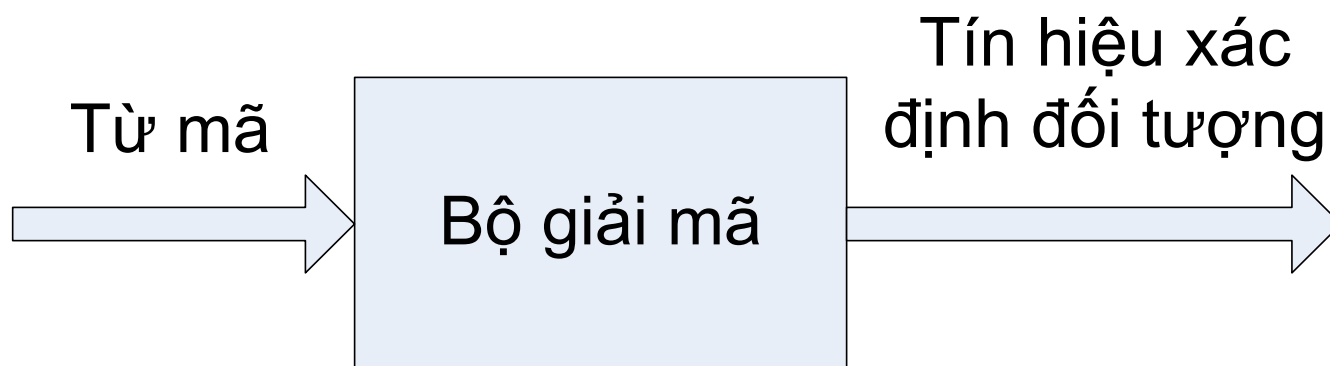
❖ Lập biểu thức đầu ra phụ thuộc đầu vào:

- $A = 1$ khi P_8 hoặc P_9 được nhấn, tức là khi $P_8 = 1$ hoặc $P_9 = 1$
Vậy $A = P_8 + P_9$
- $B = 1$ khi P_4 hoặc P_5 hoặc P_6 hoặc P_7 được nhấn, tức là khi $P_4 = 1$ hoặc $P_5 = 1$ hoặc $P_6 = 1$ hoặc $P_7 = 1$
Vậy $B = P_4 + P_5 + P_6 + P_7$
- $C = 1$ khi P_2 hoặc P_3 hoặc P_6 hoặc P_7 được nhấn, tức là khi $P_2 = 1$ hoặc $P_3 = 1$ hoặc $P_6 = 1$ hoặc $P_7 = 1$
Vậy $C = P_2 + P_3 + P_6 + P_7$
- $D = 1$ khi P_1 hoặc P_3 hoặc P_5 hoặc P_7 hoặc P_9 được nhấn, tức là khi $P_1 = 1$ hoặc $P_3 = 1$ hoặc $P_5 = 1$ hoặc $P_7 = 1$ hoặc $P_9 = 1$
Vậy $D = P_1 + P_3 + P_5 + P_7 + P_9$

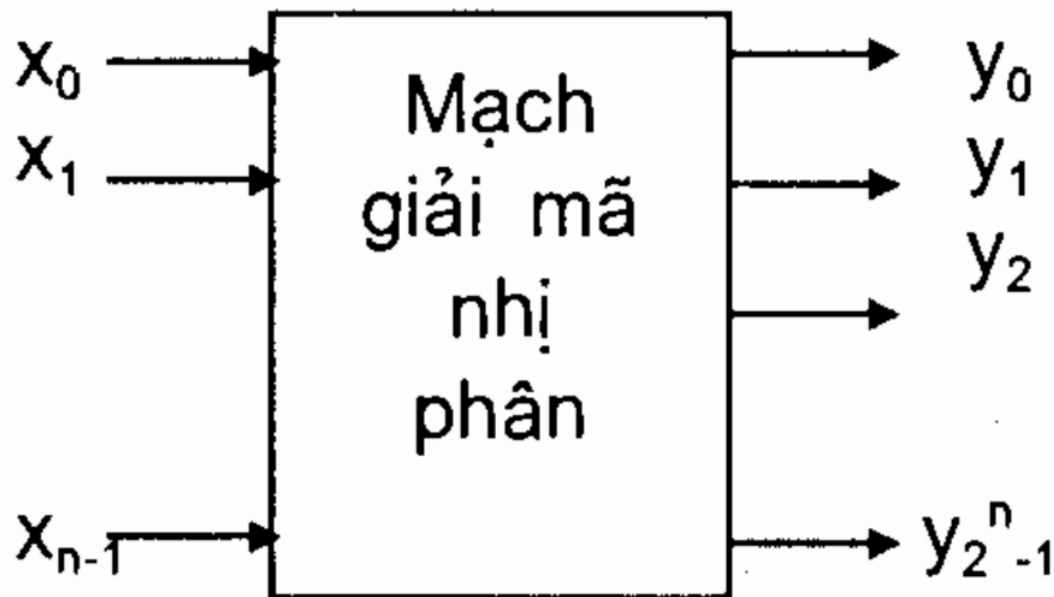
Bộ giải mã

❖ Chức năng:

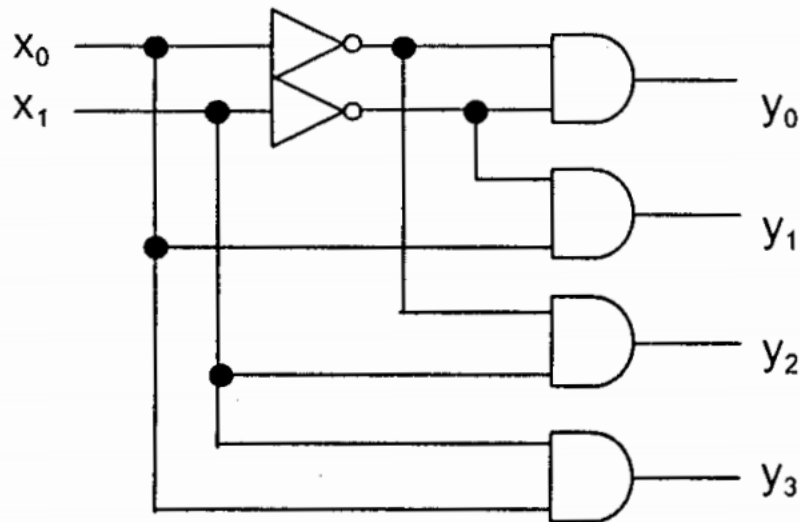
- Bộ giải mã thực hiện chức năng ngược với bộ mã hóa.
- Cung cấp thông tin ở đầu ra khi đầu vào xuất hiện tổ hợp các biến nhị phân ứng với 1 hay nhiều từ mã đã được chọn.
- Từ từ mã xác định được tín hiệu tương ứng với đối tượng đã mã hóa.



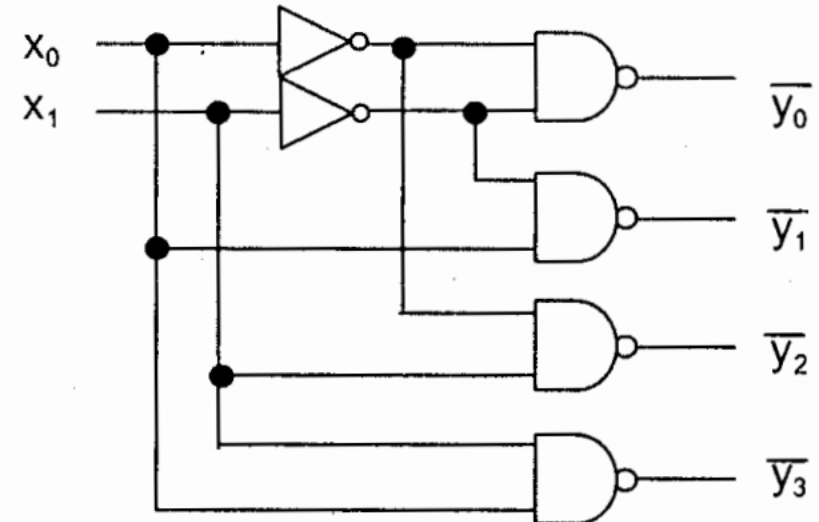
Bộ giải mã nhị phân



Bộ giải mã nhị phân

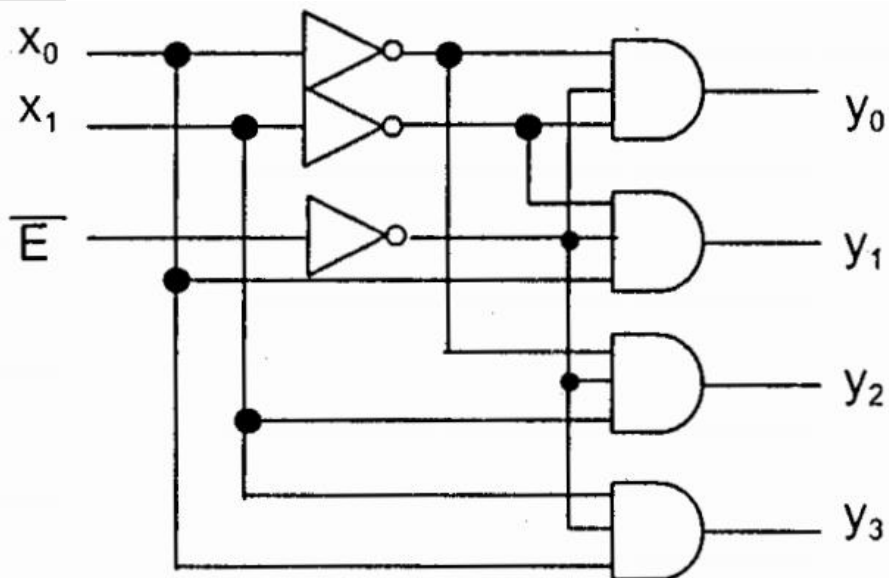


$$\begin{cases} y_0 = \overline{X_0} \cdot \overline{X_1} \\ y_1 = \overline{X_0} \cdot X_1 \\ y_2 = X_0 \cdot \overline{X_1} \\ y_3 = X_0 \cdot X_1 \end{cases}$$

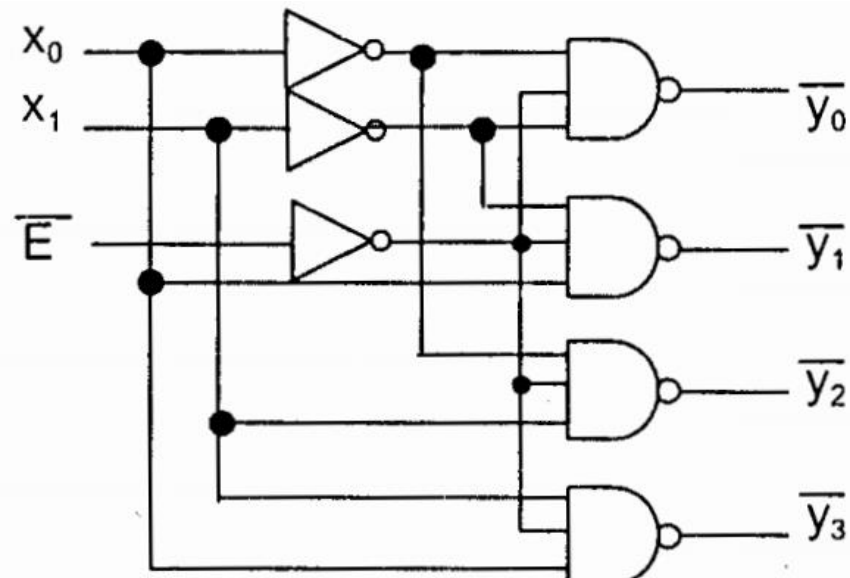


$$\begin{cases} \overline{y_0} = \overline{\overline{X_0} \cdot \overline{X_1}} \\ \overline{y_1} = \overline{\overline{X_0} \cdot X_1} \\ \overline{y_2} = \overline{X_0 \cdot \overline{X_1}} \\ \overline{y_3} = \overline{X_0 \cdot X_1} \end{cases}$$

Bộ giải mã nhị phân có thêm tín hiệu E



a) Mức tích cực cao



b) Mức tích cực thấp

XIN CHÂN THÀNH CẢM ƠN!

Q&A!

