ĐỀ CƯƠNG MÔN HỌC MÔN: KỸ THUẬT SỐ

- 1. Số tín chỉ/đyht:02
 - Lý thuyết: 02
 - Thực hành:00
- 2. Đối tượng học:
 - Bậc học: Đại học Ngành: Công nghệ Kỹ thuật điều khiển và Tự động hóa.
 - Hệ: Chính Quy Chuyên ngành: Tự động hoá
- 3. Điều kiện tiên quyết: Mạch điện, Điện tử cơ bản.
- **4. Mục tiêu/Kết quả học tập của môn học:** Sau khi học xong môn học này, sinh viên sẽ có khả năng:
 - 4.1. Về kiến thức:
 - Mô tả được hệ thống số.
 - Mô tả được các cổng logic, hàm logic.
 - Phân tích được Flip-Flop, thanh ghi, bộ đếm.
 - Thiết kế được các mạch tổ hợp, mã hoá, đa hợp...
 - Mô tả được cấu trúc bộ nhớ bán dẫn.
 - 4.2. Về kỹ năng nghề nghiệp:
 - Tính toán được các hệ thống số.
 - Úng dụng cổng logic.
 - Úng dụng được các Flip-Flop để thiết kế bộ đếm, thanh ghi,
 - Ứng dụng mạch tổ hợp.
 - Thiết kế mạch số.
 - 4.3. Về thái độ và kỹ năng mềm:
 - Rèn luyện phương pháp học tập chủ động, tự học.
 - Rèn luyện kỹ năng giao tiếp, tác phong công nghiệp.
 - Kỹ năng đọc hiểu và tìm kiếm tài liệu.

5. Nội dung chi tiết môn học.

| Số tiết | | |
|---------|--------------|------------------------|
| Lý | Thực | HT |
| thuyết | hành | khác |
| | | |
| | | |
| | | |
| 3 | 0 | |
| | | |
| | | |
| | | |
| | Lý thuyết | Lý Thực thuyết hành |

| 2. Cổng logic và hệ số Boole. 2.1. Trạng thái logic 0 và 1. 2.2. Hàm (cổng) AND, OR, NOT, NAND, NOR, EX — OR, và EX — NOR. 2.3. Áp dụng định lý đại số Boole rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.4. Áp dụng bán đỏ Karnaugh rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch chốt Plip — Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch dấm hợp và mạch giải đa hợp 5. Mạch dốm. 5.1. Mạch dốm nhị phân không đồng bộ. 5.2. Mạch đốm không đồng bộ không theo nhị phân. 5.3. Mạch đốm ởng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ băn. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. 7.4. Mở rộng bộ nhớ | | | | |
|--|---|---|---|--|
| 2.2. Hàm (cổng) AND, OR, NOT, NAND, NOR, EX - OR, và EX - NOR. 2.3. Áp dung định lý đại số Boole rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.4. Áp dung bàn đồ Karnaugh rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tố hợp 4.1. Mạch mã hóa. 4.2. Mạch dấm thông dồng bộ 5.2. Mạch dấm không đồng bộ không theo nhị phân. 5.1. Mạch đếm vòng. 5.4. Mạch đếm ởng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2. Công logic và hệ số Boole. | | | |
| - OR, và EX - NOR. 2.3. Áp dụng đinh lý đại số Boole rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.4. Áp dụng bản đồ Karnaugh rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip - Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm dồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi địch 6.1. Các loại IC ghi địch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2.1. Trạng thái logic 0 và 1. | | | |
| 2.3. Áp dụng định lý đại số Boole rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.4. Áp dụng bàn dồ Karnaugh rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Dặc tính Flip Flop TL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tố hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch dếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2.2. Hàm (cổng) AND, OR, NOT, NAND, NOR, EX | | | |
| logic và thiết kế logic tổng hợp. 2.4. Áp dụng bàn đồ Karnaugh rút gọn biểu thức logic và thiết kế logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch dém nhị phân không đồng bộ. 5.2. Mạch đém không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | – OR, và EX – NOR. | | | |
| logic Va thiết kẻ logic tổng hợp. 2.4. Áp dụng bản đồ Karnaugh rút gọn biểu thức logic và thiết kể logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 4. O 3.4. FLIP Flop T (TFF). 3.5. Dặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch dém nhị phân không đồng bộ. 5.2. Mạch dếm shông đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kể các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2.3. Áp dụng định lý đại số Boole rút gọn biểu thức | 2 | _ | |
| và thiết kế logic tổng hợp. 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 4. 0 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đếm. 5.1. Mạch đếm không đồng bộ không theo nhị phân. 5.2. Mạch đếm kông đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch dếm dồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | logic và thiết kế logic tổng hợp. | 3 | 0 | |
| 2.5. Cổng logic TTL và CMOS. 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đếm. 5.1. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm vòng. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2.4. Áp dụng bản đồ Karnaugh rút gọn biểu thức logic | | | |
| 2.6. Mạch ứng dụng cổng logic. 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đém. 5.1. Mạch đém nhị phân không đồng bộ. 5.2. Mạch đém không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm vòng. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán đần 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | và thiết kế logic tổng hợp. | | | |
| 3. Mạch Flip – Flop 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đém nhị phân không đồng bộ. 5.1. Mạch đém. 5.1. Mạch đém không đồng bộ không theo nhị phân. 5.3. Mạch đém vòng. 5.4. Mạch đém vòng. 5.5. Thiết kế các mạch đém. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2.5. Cổng logic TTL và CMOS. | | | |
| 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch dâm nhị phân không đồng bộ. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ băn. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 2.6. Mạch ứng dụng cổng logic. | | | |
| 3.1. Mạch chốt RS và Flip Flop RS (RSFF). 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch dâm nhị phân không đồng bộ. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ băn. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 3. Mach Flip – Flop | | | |
| 3.2. Flip Flop JK (JKFF). 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đếm dàng bộ theo nhị phân chóng đồng bộ. 5.1. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm dồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bân. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | , - | | | |
| 3.3. Mạch chốt D và Flip Flop D (DFF). 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đần hợp và mạch giải đa hợp 5. Mạch đểm. 5.1. Mạch đểm không đồng bộ không theo nhị phân. 5.3. Mạch đểm vòng. 5.4. Mạch đểm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đểm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bân. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | | | |
| 3.4. FLIP Flop T (TFF). 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đếm dàn hợp và mạch giải đa hợp 5. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | 4 | 0 | |
| 3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS. 3.6. Ứng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đám họp và mạch giải đa hợp 5. Mạch đếm. 5.1. Mạch đếm không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | 4 | U | |
| 3.6. Úng dụng Flip Flop. 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm dồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | • ` ` / | | | |
| 4. Mạch tổ hợp 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đa hợp và mạch giải đa hợp 5. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 8 0 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | | | |
| 4.1. Mạch mã hóa. 4.2. Mạch giải mã. 4.3. Mạch đa hợp và mạch giải đa hợp 5. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 8 0 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 3.6. Ong dúng Php Plop. | | | |
| 4.2. Mạch giải mã. 4.3. Mạch đa hợp và mạch giải đa hợp 5. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 4. Mạch tổ hợp | | | |
| 4.2. Mạch giai ma. 4.3. Mạch đa hợp và mạch giải đa hợp 5. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 8 0 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 4.1. Mạch mã hóa. | 6 | 0 | |
| 5. Mạch đếm. 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 8 0 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | 0 | U | |
| 5.1. Mạch đếm nhị phân không đồng bộ. 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 8 0 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 4.3. Mạch đa hợp và mạch giải đa hợp | | | |
| 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 5. Mạch đếm. | | | |
| 5.2. Mạch đếm không đồng bộ không theo nhị phân. 5.3. Mạch đếm vòng. 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 5.1. Mạch đếm nhị phân không đồng bộ. | | | |
| 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | , - , | | | |
| 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | , | 8 | 0 | |
| phân. 5.5. Thiết kế các mạch đếm. 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | 5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị | - | | |
| 6. Thanh ghi dịch 6.1. Các loại IC ghi dịch cơ bản. 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | | | |
| 6.1. Các loại IC ghi dịch cơ bản. 3 0 6.2. Thiết kế mạch ghi dịch 3 0 7. Bộ nhớ bán dẫn 7.1. ROM. 3 0 7.2. RAM. 3 0 7.3. FLASH ROM. 3 0 | 5.5. Thiết kế các mạch đếm. | | | |
| 6.1. Các loại IC ghi dịch cơ bản. 3 0 6.2. Thiết kế mạch ghi dịch 3 0 7. Bộ nhớ bán dẫn 7.1. ROM. 3 0 7.2. RAM. 3 0 7.3. FLASH ROM. 3 0 | 6. Thanh ghi dịch | | | |
| 6.2. Thiết kế mạch ghi dịch 7. Bộ nhớ bán dẫn 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. | | 3 | 0 | |
| 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. 3 0 | | 5 | | |
| 7.1. ROM. 7.2. RAM. 7.3. FLASH ROM. 3 0 | 7 Bộ nhớ bán dẫn | | | |
| 7.2. RAM. 7.3. FLASH ROM. | | | | |
| 7.3. FLASH ROM. | | 2 | Λ | |
| | | 3 | U | |
| 7.4. Mở rộng bộ nhớ | | | | |
| | 7.4. Mở rộng bộ nhớ | | | |

6. Đánh giá:

- ❖ Tiêu chuẩn đánh giá sinh viên:
 - Điểm quá trình: 50% (đánh giá dựa trên các chủ đề của bài học)
 - Điểm kết thúc: 50% (thi tự luận)

Nội dung đánh giá cuối môn học:

Biến đổi từ số thập phân sang nhị phân, thập lục phân, mã BCD và ngược lại; Tính toán số học trong các hệ thống số; Ứng dụng Flip Flop, cổng logic và đại số Boole để thiết kế mạch ghi dịch và mạch đếm; Giải thích bộ nhớ bán dẫn.

7. Tài liệu học tập

Tài liệu tham khảo chính.

- [1] Thạch Thị Via Sa Na, "Tài liệu giảng dạy môn Vi mạch tương tự và số", Bộ môn Điện, Điên tử.
- [2] Lê Thành Nam, "Tài liệu giảng dạy môn Kỹ thuật xung số", Bộ môn Điện, Điện tử.

Tài liệu tham khảo phụ.

[3] Nguyễn Hữu Phương, "Mạch số", NXB thống kê, 2001.

Trà Vinh, ngày tháng năm 2018

Bộ môn Điện, Điện tử

Giáo viên biên soạn

Đã ký Đã ký

ThS. Nguyễn Thanh Hiền

ThS. Thạch Thị Via Sa Na

Giảng viên phản biện

Đã ký

Kim Anh Tuấn