

ĐỀ CƯƠNG MÔN HỌC
MÔN: KỸ THUẬT SỐ

1. Số tín chỉ/đvht:02

- Lý thuyết: 02
- Thực hành:00

2. Đối tượng học:

- Bachelor: Đại học
- Ngành: Công nghệ kỹ thuật điện, Điện tử.
- Hệ: Chính Quy
- Chuyên ngành: Điện Công nghiệp

3. Điều kiện tiên quyết: Mạch điện, Điện tử cơ bản.

4. Mục tiêu/Kết quả học tập của môn học: Sau khi học xong môn học này, sinh viên sẽ có khả năng:

4.1. Về kiến thức:

- Mô tả được hệ thống số.
- Mô tả được các cổng logic, hàm logic.
- Phân tích được Flip-Flop, thanh ghi, bộ đếm.
- Thiết kế được các mạch tổ hợp, mã hoá, đa hợp...
- Mô tả được cấu trúc bộ nhớ bán dẫn.

4.2. Về kỹ năng nghề nghiệp:

- Tính toán được các hệ thống số.
- Ứng dụng cổng logic.
- Ứng dụng được các Flip-Flop để thiết kế bộ đếm, thanh ghi,
- Ứng dụng mạch tổ hợp.
- Thiết kế mạch số.

4.3. Về thái độ và kỹ năng mềm:

- Rèn luyện phương pháp học tập chủ động, tự học.
- Rèn luyện kỹ năng giao tiếp, tác phong công nghiệp.
- Kỹ năng đọc hiểu và tìm kiếm tài liệu.

5. Nội dung chi tiết môn học.

| Chủ đề/bài học | Số tiết | | |
|--|-----------|-----------|---------|
| | Lý thuyết | Thực hành | HT khác |
| 1. Hệ thống số và mã số. 1.1. Hệ thống số nhị phân. 1.2. Hệ thống số bát phân 1.3. Hệ thống số thập lục phân. 1.4. Mã BCD. 1.5. Tính toán số học với các hệ thống số 1.6. Thêm bit chẵn lẻ để phát hiện sai. | 3 | 0 | |

| | | | |
|--|---|---|--|
| <p>2. Cổng logic và hệ số Boole.</p> <p>2.1. Trạng thái logic 0 và 1.</p> <p>2.2. Hàm (cổng) AND, OR, NOT, NAND, NOR, EX – OR, và EX – NOR.</p> <p>2.3. Áp dụng định lý đại số Boole rút gọn biểu thức logic và thiết kế logic tổng hợp.</p> <p>2.4. Áp dụng bản đồ Karnaugh rút gọn biểu thức logic và thiết kế logic tổng hợp.</p> <p>2.5. Cổng logic TTL và CMOS.</p> <p>2.6. Mạch ứng dụng cổng logic.</p> | 3 | 0 | |
| <p>3. Mạch Flip – Flop</p> <p>3.1. Mạch chốt RS và Flip Flop RS (RSFF).</p> <p>3.2. Flip Flop JK (JKFF).</p> <p>3.3. Mạch chốt D và Flip Flop D (DFF).</p> <p>3.4. FLIP Flop T (TFF).</p> <p>3.5. Đặc tính Flip Flop TTL và Flip Flop CMOS.</p> <p>3.6. Ứng dụng Flip Flop.</p> | 4 | 0 | |
| <p>4. Mạch tổ hợp</p> <p>4.1. Mạch mã hóa.</p> <p>4.2. Mạch giải mã.</p> <p>4.3. Mạch đa hợp và mạch giải đa hợp</p> | 6 | 0 | |
| <p>5. Mạch đếm.</p> <p>5.1. Mạch đếm nhị phân không đồng bộ.</p> <p>5.2. Mạch đếm không đồng bộ không theo nhị phân.</p> <p>5.3. Mạch đếm vòng.</p> <p>5.4. Mạch đếm đồng bộ theo nhị phân và không theo nhị phân.</p> <p>5.5. Thiết kế các mạch đếm.</p> | 8 | 0 | |
| <p>6. Thanh ghi dịch</p> <p>6.1. Các loại IC ghi dịch cơ bản.</p> <p>6.2. Thiết kế mạch ghi dịch</p> | 3 | 0 | |
| <p>7. Bộ nhớ bán dẫn</p> <p>7.1. ROM.</p> <p>7.2. RAM.</p> <p>7.3. FLASH ROM.</p> <p>7.4. Mở rộng bộ nhớ</p> | 3 | 0 | |

6. Đánh giá:

❖ Tiêu chuẩn đánh giá sinh viên:

- Điểm quá trình: 50% (*đánh giá dựa trên các chủ đề của bài học*)
- Điểm kết thúc: 50% (*thi tự luận*)

❖ **Nội dung đánh giá cuối môn học:**

Biến đổi từ số thập phân sang nhị phân, thập lục phân, mã BCD và ngược lại; Tính toán số học trong các hệ thống số; Ứng dụng Flip Flop, cổng logic và đại số Boole để thiết kế mạch ghi dịch và mạch đếm; Giải thích bộ nhớ bán dẫn.

7. Tài liệu học tập

Tài liệu tham khảo chính.

- [1] Thạch Thị Via Sa Na, “Tài liệu giảng dạy môn Vi mạch tương tự và số”, Bộ môn Điện, Điện tử.
- [2] Lê Thành Nam, “Tài liệu giảng dạy môn Kỹ thuật xung số”, Bộ môn Điện, Điện tử.

Tài liệu tham khảo phụ.

- [3] Nguyễn Hữu Phương, “Mạch số”, NXB thống kê, 2001.

Trà Vinh, ngày tháng năm 2018

Bộ môn Điện, Điện tử

Giáo viên biên soạn

Đã ký

Đã ký

ThS. Nguyễn Thanh Hiền

ThS. Thạch Thị Via Sa Na

Giảng viên phản biện

Đã ký

Kim Anh Tuấn