

ĐỀ CƯƠNG ÔN TẬP

I. Phần lý thuyết:

a. Phần lý thuyết ch1+2: Giới thiệu KTMT + Biểu diễn số học trong máy tính

Câu 1. Nêu sơ đồ và các đặc điểm của kiến trúc máy tính von-Neumann. Kiến trúc máy tính von-Neumann hiện đại khác kiến trúc máy tính von-Neumann cổ điển ở những điểm chính nào?

Câu 2. Nêu sơ đồ và các đặc điểm của kiến trúc máy tính Harvard. Kiến trúc máy tính Harvard có những ưu điểm gì so với kiến trúc máy tính von-Neumann. Các máy tính hiện đại ngày nay sử dụng kiến trúc nào?

Câu 3: Giải thích các khái niệm biên dịch, thông dịch và máy ảo.

Câu 4: Tại sao nói phần cứng và phần mềm là tương đương về mặt logic? Lấy ví dụ minh họa.

Câu 5: Liệt kê các mức máy tính hiện đại. Mức nào là mức có ngôn ngữ lập trình thực sự?

Câu 6: Giải thích định luật Moore? Định luật này có ý nghĩa gì trong việc phát triển hệ thống máy tính.

Câu 7: Ba thành phần cơ bản của một hệ thống máy tính và chức năng của nó là gì?

Câu 8: Phần cứng (Hardware) là gì? Phần mềm (Software) là gì? Phần sụn (Firmware) là gì? Với mỗi định nghĩa hãy chỉ ra một số ví dụ minh họa?

Câu 9: Kể tên các thành phần chính trong máy tính PC? Chức năng của các thành phần này? Vẽ sơ đồ tổng quát để minh họa nguyên lý làm việc của một máy PC?

Câu 10: Giải thích các cách biểu diễn số nguyên: phương pháp dấu lượng, phương pháp bù 2, phương pháp số dịch.

b. Phần lý thuyết Ch3: Mạch logic

Câu 1: Xây dựng các cổng AND, OR, NOT từ các cổng NOR?

Câu 2: Xây dựng các cổng AND, OR, NOT từ các cổng NAND?

Câu 3: Cổng là gì? Trình bày sơ đồ nguyên lý, ký hiệu, phương trình logic biểu diễn chức năng của cổng NAND và NOR?

Câu 4: Mạch phân kênh là gì? Xây dựng mạch phân kênh cho 4 đường dữ liệu ra?

Câu 5: Mạch dồn kênh là gì? Xây dựng mạch dồn kênh cho 4 đường dữ liệu vào?

Câu 6: Bìa các-nô là gì? Trình bày dạng 2 biến A,B, 3 biến A,B,C, 4 biến A,B,C,D

c. Phần lý thuyết Ch4: Bộ xử lý trung tâm (CPU)

Câu 1: Hãy giải thích rõ khái niệm kiến trúc và tổ chức máy tính? Cho biết chức năng và cấu trúc của máy tính thế hệ hiện nay?

Câu 2. Chế độ địa chỉ của vi xử lý là gì ? Mô tả chế độ địa chỉ gián tiếp qua ô nhớ. Cho ví dụ minh họa.

Câu 3: Trình bày và giải thích các bước thực thi lệnh của bộ xử lý?

Câu 4: Thanh ghi PC và IR là gì, và nó làm nhiệm vụ gì trong quá trình thực thi lệnh của bộ xử lý?

Câu 5: Các yếu tố nào được sử dụng để đánh giá hiệu năng của bộ nhớ?

Câu 6: Mối quan hệ giữa các thuộc tính dung lượng, giá thành và thời gian truy cập của bộ nhớ là gì?

Câu 7: Thanh ghi là gì? Nêu chức năng một số thanh ghi có bên trong CPU?

Câu 8: Hãy cho biết các thành phần chính có trong CPU và chức năng chính của chúng?

Câu 9: Viết sơ đồ thuật toán để mô tả cách thức đọc một địa chỉ từ bộ nhớ vào CPU để xử lý

Câu 10. Thanh ghi của vi xử lý là gì? Nêu chức năng và đặc điểm của thanh ghi tích lũy A

Câu 11. Nêu sơ đồ và đặc điểm của hai dạng kiến trúc cache: Look Aside và Look Through. Trong hai dạng kiến trúc trên, dạng nào được sử dụng nhiều hơn trong thực tế hiện nay? Tại sao?

Câu 12: Trình bày khái niệm Data path khi đề cập đến tổ chức của bộ xử lý.

Câu 13: Giải thích quá trình thực thi lệnh của bộ xử lý với việc áp dụng kỹ thuật đường ống lệnh (pipelining).

Câu 14. Cơ chế xử lý xen kẽ dòng lệnh (ống lệnh – pipeline) là gì ? Nêu các đặc điểm của cơ chế ống lệnh.

Câu 15. Hãy giải thích 5 bước trong việc xử lý một lệnh của CPU: instruction fetch, instruction decode, operand fetch, instruction execute, write-back.

Anh/chị hiểu thế nào về cơ chế pipeline ? Một lệnh của CPU xử lý bằng cơ chế pipeline có nhanh hơn một lệnh CPU không xử lý bằng cơ chế pipeline không? Tại sao?

Câu 16. Trình bày cấu trúc cơ bản về Ngôn ngữ Assembler

d. Phần lý thuyết Ch5: Phân cấp hệ thống nhớ

Câu 1. Nêu cấu trúc phân cấp của hệ thống bộ nhớ máy tính. Tại sao cấu trúc phân cấp của hệ thống bộ nhớ có thể giúp tăng hiệu năng và giảm giá thành sản xuất máy tính?

Câu 2. Phân biệt bộ nhớ RAM tĩnh và RAM động. Tại sao bộ nhớ RAM động cần quá trình làm tươi và RAM động thường rẻ hơn RAM tĩnh?

Câu 3: Vì sao bộ hệ thống bộ nhớ lại chia làm hai phần: Bộ nhớ chính và bộ nhớ phụ? Giải thích rõ vì sao bộ nhớ RAM được coi là khả biến còn ổ cứng là bất biến?

Câu 4: Hãy cho biết chức năng của bộ nhớ RAM, ROM, CACHE? Và so sánh (*tổ chức, nguyên tắc hoạt động*) bộ nhớ SRAM và DRAM?

Câu 5: Trình bày về RAID. So sánh RAID-0 và RAID-5

Câu 6. RAID là gì? Tại sao RAID có thể nâng cao được tính tin cậy và tốc độ truy nhập hệ thống lưu trữ? Cấu hình RAID nào phù hợp hơn với máy chủ cơ sở dữ liệu trong ba loại RAID 0, RAID 1 và RAID 10?

Câu 7: Hiện nay trên thị trường đang sử dụng 2 loại ổ cứng HDD và SSD.

- Trình bày đặc điểm giữa 2 ổ cứng trên?
- So sánh giống và khác nhau giữa 2 ổ cứng?
- Ổ cứng nào chiếm ưu thế hơn?

Câu 8: Tại sao phải phân cấp bộ nhớ? Hãy chỉ ra sơ đồ phân cấp bộ nhớ trong kiến trúc máy tính? Chức năng của các cấp bộ nhớ?

Câu 9. Bộ nhớ cache là gì ? Nêu vai trò của cache. Giải thích hai nguyên lý hoạt động của cache.

Câu 10. So sánh 3 phương pháp ánh xạ cache: ánh xạ trực tiếp, ánh xạ kết hợp đầy đủ và ánh xạ tập kết hợp? Phương pháp ánh xạ nào trong các phương pháp trên được sử dụng nhiều nhất trong thực tế? Tại sao?

Câu 11: Thành phần nào trong cấu trúc phân cấp bộ nhớ giúp làm tăng hiệu năng hệ thống và làm giảm giá thành sản xuất của máy tính? Tại sao?

Câu 12: Trình bày phương pháp ánh xạ trực tiếp trong các phương pháp ánh xạ bộ nhớ cache.

Câu 13: Trình bày phương pháp ánh xạ liên kết trong các phương pháp ánh xạ bộ nhớ cache.

Câu 14: Trình bày phương pháp ánh xạ liên kết tập hợp trong các phương pháp ánh xạ bộ nhớ cache.

Câu 15. Nêu các phương pháp đọc ghi và các chính sách thay thế dòng cache. Tại sao thay thế dòng cache sử dụng phương pháp LRU có khả năng cho hệ số đoán trúng (hit) cao nhất?

Câu 16: Trình bày các phương thức truy cập bộ nhớ. So sánh ưu nhược điểm các phương thức truy cập bộ nhớ đó.

Câu 17: Hãy cho biết cách thức đọc và ghi trên bề mặt đĩa từ và so sánh cách thức này đối với ổ đĩa quang?

Câu 18. Nêu đặc điểm chính của đĩa CD và đĩa DVD.

Câu 19. Trình bày các kỹ thuật phát hiện lỗi và sửa lỗi.

e. Phần lý thuyết Ch6: Hệ thống vào ra I/O

Câu 1: Hãy cho biết sự tương tác giữa 3 thành phần của máy tính (*Memory, CPU, I/O Module*)? Vẽ hình minh họa?

Câu 2: Nêu các chức năng của module điều khiển vào ra?

Câu 3: Nêu chức năng và đặc điểm của bộ đếm chương trình PC.

Câu 4: Module nhớ được tổ chức như thế nào? Có các loại tín hiệu nào trên module nhớ?

Câu 5: Trình bày phương pháp tổ chức I/O được lập: Chương trình, ngắt, DMA.

Câu 6: Bus là gì? Trình bày các cách phân loại bus. So sánh bus đồng bộ và bus không đồng bộ.

Câu 7: Bus hệ thống là gì? Bus được phân chia thành mấy nhóm đường? Nêu chức năng của từng nhóm đường đó? Cho biết nguyên tắc hoạt động của các module thông qua Bus hệ thống?

Câu 8: Hãy cho biết sự khác nhau giữa hai nguyên lý: Nguyên lý truy cập bộ nhớ trực tiếp và nguyên lý truy nhập bộ nhớ gián tiếp? Vẽ hình minh họa?

Câu 9: Hãy cho biết các bước xử lý của hệ thống khi dữ liệu đi từ các thiết bị **input** đến các thiết bị **output**? Vẽ sơ đồ minh họa? Cho biết chu kỳ và thực thi chỉ thị lệnh của CPU?

Câu 10: Vì sao hệ thống PC phải cần đến Module I/O? Vẽ sơ đồ và nêu chức năng chính của các thành phần trong Module I/O?

BÀI TẬP FULL

Chương 2: Biểu diễn số học trong máy tính

Câu 1: Xây dựng giải thuật nhân dạng cải tiến MxQ. Áp dụng với (-5x14)

Câu 2: Xây dựng giải thuật nhân dạng cải tiến MxQ. Áp dụng với (-6x15)

Câu 3: Xây dựng giải thuật nhân dạng cải tiến MxQ. Áp dụng với (-7x14)

Câu 4: Xây dựng giải thuật nhân dạng cải tiến MxQ. Áp dụng với (-8x13)

Câu 5: Xây dựng giải thuật nhân dạng cải tiến MxQ. Áp dụng với (-9x12)

Chương 3: Mạch logic

Câu 1.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$\overline{A.B} + (\overline{C.D + E.F})$$

Câu 2.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A + B).(\overline{A.B.C}).(A + C)$$

Câu 3.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A + \bar{A}).(A.\bar{B} + \bar{A}B).(\overline{A.B.C})$$

Câu 4.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.\bar{A}).(\bar{B} + B).(A.B.C)$$

Câu 5.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.C).(\overline{A.B}).(\overline{A.B} + B.C)$$

Câu 6.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.\bar{E}).(\overline{D + C.B}) + (\bar{A}.\bar{B} + B.\bar{D})$$

Câu 7.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A + A.B).(\overline{E.F + C.D}).(\overline{A.B.C.D})$$

Câu 8.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$C.\bar{D} + (\overline{\bar{A}.B + \bar{B}.A}).(A.B.C.D)$$

Câu 9.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(E.F + \bar{A}.\bar{B}).(\overline{E.F + A.B}).(\bar{C} + \bar{D})$$

Câu 10.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.B.C + \bar{A}.\bar{B}.\bar{C}).(\overline{A.C + \bar{C}.B})$$

Câu 11.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(\overline{A.F + \bar{B}.C + \bar{C}.D}).(\overline{A.B.C.D})$$

Câu 12.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(\overline{\bar{A} + \bar{B}}).(\overline{A.B + \bar{A}.\bar{B}}).(\overline{E.F})$$

Câu 13.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$\overline{(\bar{A}.C + A.\bar{B}).(\overline{E.F + C.D})}$$

Câu 14.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(\overline{\bar{A} + \bar{B}}).(\overline{A.B + \bar{A}.\bar{B}}).(\bar{A}.\bar{B})$$

Câu 15.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$\overline{(\bar{A}.B.C + A.\bar{B}.C + A.B.\bar{C})}$$

Câu 16.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.\bar{F} + \bar{A}.F + A.F + \bar{A}.\bar{F}).(\overline{B.C + D.E})$$

Câu 17.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.C + \bar{A}.B.\bar{C}).(\overline{\bar{B}.D + \bar{D}.B})$$

Câu 18.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$\overline{(A + C).(B + D)}.(A.\bar{B}.C + A.B.\bar{C})$$

Câu 19.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(\overline{A.B} + A.B.C).(\overline{E.F + A.E.\bar{F}})$$

Câu 20:

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$(A.\bar{B}.\bar{C} + B.E).(A.\bar{C}.F + E.C)$$

Câu 21.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$\overline{AB + \bar{A}\bar{B}} = \bar{A}B + A\bar{B}$$

Câu 22.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$AB + \bar{A}C = (A + C)(\bar{A} + B)$$

Câu 23.

Xây dựng sơ đồ và đánh giá OUTPUTs của mạch logic:

$$\overline{AC + B\bar{C}} = \bar{A}C + \bar{B}\bar{C}$$

Câu 24.

Cho hàm logic dạng tuyển sau:

$$Z = F(A, B, C) = \sum (1, 2, 3, 5, 7)$$

Hãy tối giản hóa bằng phương pháp đại số.

Câu 25.

Cho hàm logic dạng hội sau:

$$Z = F(A, B, C) = \prod (0, 4, 6)$$

Hãy tối giản hóa bằng phương pháp đại số.

Câu 26.

Cho hàm logic dạng tuyển sau:

$$Z = F(A, B, C, D) = \sum (1, 2, 4, 5, 6, 8, 9, 10, 14)$$

Xây dựng sơ đồ mạch hàm Z và đánh giá OUTPUTs của mạch logic trên.

Câu 27.

Cho hàm số:

$$Y = F(A, B, C, D) = \prod (0, 1, 3, 7, 8, 9, 11, 12, 13, 15)$$

Xây dựng sơ đồ mạch hàm Y và đánh giá OUTPUTs của mạch logic trên.

Câu 28.

Cho hàm logic dạng tuyển sau:

$$Z = F(A, B, C) = \sum (1, 2, 3, 5, 7)$$

Thiết kế mạch logic trên

Câu 29.

Chứng minh các biểu thức sau:

- $\overline{AB} + \overline{A}\overline{B} = \overline{A}B + A\overline{B}$
- $AB + \overline{A}C = (A + C)(\overline{A} + B)$
- $\overline{AC + BC} = \overline{A}C + \overline{B}C$

Câu 30.

Rút gọn các hàm sau dùng các định lý của Boolean algebra:

- $x = ACD + \overline{A}BCD$
- $y = AB + A(CD + C\overline{D})$
- $z = (B\overline{C} + \overline{A}D)(\overline{A}B + C\overline{D})$

Câu 31.

Tối thiểu hóa các hàm sau bằng phương pháp đại số:

$$F(A, B, C, D) = (A + BC) + \overline{A}(\overline{B} + \overline{C})(AD + C).$$

Câu 32.

Tối thiểu hóa các hàm sau bằng phương pháp đại số:

$$F(A, B, C, D) = (A + B + C)(A + B + \overline{C})(\overline{A} + B + C)(\overline{A} + B + \overline{C})$$

Câu 33.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \sum (0, 2, 5, 6, 9, 11, 13, 14)$$

Câu 34.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \sum (0, 1, 3, 5, 8, 9, 13, 14, 15)$$

Câu 35.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \sum (2, 4, 5, 6, 7, 9, 12, 13)$$

Câu 36.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \prod (1, 4, 6, 7, 9, 10, 12, 13)$$

Câu 37.

Tối thiểu hóa các hàm sau bằng bìa Các-nô*:

$$F(A, B, C, D, E) = \sum (0, 1, 9, 11, 13, 15, 16, 17, 20, 21, 25, 26, 27, 30, 31)$$

Câu 38.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \prod (0, 2, 3, 4, 6, 7, 9, 12, 13)$$

Câu 39.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \prod (0, 2, 8, 9, 10, 11, 13, 14)$$

Câu 40.

Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \sum (0, 2, 6, 8, 9, 10, 11, 13)$$

Câu 41. Tối thiểu hóa các hàm sau bằng bìa Các-nô:

$$F(A, B, C, D) = \sum (0, 1, 2, 3, 4, 6, 7, 8, 9, 10, 11, 13)$$

Câu 42. Tối thiểu hóa các hàm sau bằng bìa Các-nô.

$$F(A, B, C, D) = \sum (1, 3, 4, 5, 7, 9, 11, 14) + d(6, 12, 13)$$

Câu 43. Cho hàm bool dùng bản đồ Các_nô đề:

$$F(A, B, C, D) = \sum (0,1,6,8,9,11,14,15) + d(2,3,10)$$

- Xác định dạng chuẩn tổng các tích của hàm f (gọi là hàm g)
- Xác định dạng chuẩn tích các tổng của hàm f (gọi là hàm h)
- So sánh hai hàm g và h
- Xây dựng sơ đồ hàm g và đánh giá OUTPUTs của mạch logic trên.

Câu 44. Cho hàm bool dùng bản đồ Các_nô đề:

$$F(A, B, C, D) = \sum (3,4,5,7,10,12,13) + d(8,9,11)$$

- Xác định dạng chuẩn tổng các tích của hàm f (gọi là hàm g)
- Xác định dạng chuẩn tích các tổng của hàm f (gọi là hàm h)
- So sánh hai hàm g và h
- Xây dựng sơ đồ hàm g và đánh giá OUTPUTs của mạch logic trên.

Câu 44. Trình khái niệm mạch tổ hợp và Xây dựng mạch logic bộ dồn kênh (Multiplexer)? Lấy ví dụ minh họa?

Câu 45. Trình khái niệm mạch tổ hợp và Xây dựng mạch logic bộ phân kênh (Demultiplexer)? Lấy ví dụ minh họa?

Câu 46. Trình khái niệm mạch tổ hợp và Xây dựng mạch logic bộ giải mã (Decoder)? Lấy ví dụ minh họa?

Câu 47. Trình khái niệm mạch tổ hợp và Xây dựng mạch logic mạch so sánh (Comparator)? Lấy ví dụ minh họa?

Câu 48. Trình khái niệm mạch tính toán và Xây dựng mạch dịch (Shifter)? Lấy ví dụ minh họa?

Câu 49. Trình khái niệm mạch tính toán và Xây dựng mạch cộng bán phần (Half adder)? Lấy ví dụ minh họa?

Câu 50. Trình khái niệm mạch tính toán và Xây dựng mạch cộng toàn phần (Full adder)? Lấy ví dụ minh họa?

Chương 4. Bộ xử lý trung tâm (CPU):

Câu 1: Viết chương trình bằng ngôn ngữ lập trình Assembly hiện ra câu “Hello Assembly”.

Câu 2: Viết chương trình bằng ngôn ngữ lập trình Assembly hiện ra hai câu “Chao mung ban den voi Assembly” “Assembly that de!”. Mỗi câu trên một dòng.

Câu 3: Viết chương trình bằng ngôn ngữ lập trình Assembly yêu cầu “nhập một ký tự và xuất ra màn hình ký tự vừa nhập”.

Câu 4: Viết chương trình bằng ngôn ngữ lập trình Assembly yêu cầu “nhập vào một ký tự. Chuyển ký tự đó sang ký tự hoa”.

Chương 5. Hệ thống nhớ:

Câu 1: Chỉ dùng các chip nhớ SRAM có dung lượng 16K x 8 bit và các bộ giải mã 2→4, hãy thiết kế module nhớ có dung lượng 256KB.

Câu 2: Cho các chip nhớ SRAM có dung lượng 8K x 8 bit Thiết kế module nhớ có dung lượng 16K x 16 bit

Câu 3:

Cho chip nhớ SRAM 4K x 4 bit

Thiết kế mô-đun nhớ 4K x 8 bit

Câu 4:

Cho chip nhớ SRAM 4K x 8 bit

Thiết kế mô-đun nhớ 8K x 8 bit

Câu 5:

Cho chip nhớ SRAM 4K x 8 bit

Thiết kế mô-đun nhớ 16K x 8 bit

Câu 6:

Cho chip nhớ SRAM 4K x 8 bit

Thiết kế mô-đun nhớ 32K x 8 bit

Câu 7:

Cho chip nhớ SRAM 4K x 4 bit

Thiết kế mô-đun nhớ 8K x 8 bit

Câu 8: Cho bộ nhớ chính có dung lượng là 20MB, bộ nhớ Cache 8KB, mỗi block gồm 128B, mỗi tập hợp 4 đường. Hãy xác định giá trị của Line(block), Tag và Word, Set yêu cầu trình bày các phương pháp:

- a) Ánh xạ trực tiếp
- b) Ánh xạ Hoàn toàn
- c) Ánh xạ tập hợp

Câu 9: Giả thiết rằng máy tính có 128KB cache tổ chức theo kiểu ánh xạ liên kết tập hợp 4-line. Cache có tất cả là 1024 Set từ S0 đến S1023. Địa chỉ bộ nhớ chính là 32-bit và đánh địa chỉ cho từng byte.

- a) Tính số bit cho các trường địa chỉ khi truy nhập cache ?
- b) Xác định byte nhớ có địa chỉ 003D02AF(16) được ánh xạ vào Set nào của cache ?

Câu 10: Hãy xác định giá trị của Line(block), Tag và Word trong địa chỉ có kích thước 32 bit là 3FE9704Ah, biết rằng:

- ✓ Bộ nhớ sử dụng cơ chế ánh xạ trực tiếp.
- ✓ 1 word=2 byte:
- ✓ Kích thước cache 16K line
- ✓ Kích thước của 1 block = 1 line = 16 word