LTE\_FFT开发需求

**开发需求：**

1、实现LTE的2048点FFT/IFFT（调用Altera和Xilinx的IP实现）和加CP/去CP过程（可用RAM等方式实现）；

2、通过条件编译语句兼容CycloneV和ZYNQ（或者Artix-7）的FFT IP core（Altera用QuarutsII 13.1或者15，Xilinx用ISE或者Planahead）；

3、主时钟速率可以选择153.6MHz和184.32MHz（通过参数化选择），采样率固定为30.72MHz；

4、FFT为定点化FFT（不能选择浮点或者块浮点，定点化才能保证性能）；

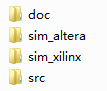
5、支持20M/15M/10M/5M的LTE（也就是说采样率固定为30.72MHz，固定用2048点FFT，但是根据LTE带宽选择来决定用多少个有用子载波）；

6、对于FFT，先是将30.72MHz的数据依次收下来，存满2048点后启动FFT，通过这种方式减小FFT的资源开销；

7、对于IFFT，做完2048点IFFT后，一次性写入RAM，然后按照30.72MHz速率输出，通过这种方式减小IFFT的资源开销；

8、尽量减小逻辑资源和DSP资源的开销，越少越好。出方案时需要沟通一下，以保证资源最小化；

**交付件：**

按照如下目录交付：

包括：

1、《LTE\_FFT方案说明书》，其中包括了Altera和Xilinx的IP设置，代码实现方案等。

2、源代码；

3、altera模式对应的仿真程序；

4、xilinx模式对应的仿真程序；

**沟通：**

1、代码的顶层请严格按照\src目录下的LTE\_FFT.v来操作，如有异议，请及时沟通。

2、尽量及时沟通，不要等到交付时发现理解不一致。

**LTE时频结构确认：**

