《数字逻辑与处理器基础》第三次作业

**作业内容：**

**1.** **《数字逻辑与处理器基础》第三章课后题1**

根据下列布尔函数的定义，写出化简过程及最简两级与或表达式；并利用或非门（输入端口数不限）和非门实现电路；判断电路是否存在冒险，若存在，实现其无冒险电路。

a.

b.

c.

**2.** **《数字逻辑与处理器基础》第三章课后题3**

用一个4:1多路选择器和其他任意逻辑单元，但附加的逻辑要尽可能最少，来实现函数：，应当使用哪两个信号来控制多路选择器？利用由下列输入信号组合控制的多路选择器实现上述函数。哪一种结果需要更少的逻辑？为什么？

a. 将A和B作为4:1多路选择器的控制输入

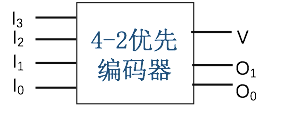
b. 将B和C作为4:1多路选择器的控制输入

c. 将B和D作为4:1多路选择器的控制输入

d. 将C和D作为4:1多路选择器的控制输入

**3. 《数字逻辑与处理器基础》第三章课后题4**

设计一种优先编码器如下图所示，为4bit有权输入，为编码输出，同时该编码器将同时输出结果有效位，表示输出有效，输出为输入中权重最大的1出现的位置（例如，输入1111时输出11，输0001时输出00）；时表示输出无效，此时输入均为0。请画出该编码器的卡诺图，并使用与非门和非门来实现该电路功能。



**4. 《数字逻辑与处理器基础》第三章课后题9**

使用多个2:4译码器实现一个4:16译码器（无需考虑使能信号端）。

**5.** **《数字逻辑与处理器基础》第三章课后题10(a)(b)。**注：10(c)选做不做要求

请类比加法器，完成下述题目：

1. 计算的一位全减器与一位全加器类似，其包含两个数据输入（1bit被减数与减数），一个低位的借位输入（），一个高位的借位请求输出（）和一个1bit差结果输出（）。请列出一位全减器的真值表，并给出具体的电路实现；
2. 类比超前进位加法器，考虑3bit超前借位减法器，输入信号为与，完成的运算后输出差，及借位输出信号，请写出各级借位传播信号、借位产生信号的布尔表达式，并利用写出各级计算差输出与借位输出的布尔表达式
3. 根据上面的分析结果，设计一个**模式可调、超前进/借位的3bit加减法器。**要求：输入两个3bit有符号A与B（1bit符号位+2bit数据位，负数为2补码形式表示），当模式控制信号M=0时，该**超前进/借位**加减法器完成A+B的计算，当模式控制信号M=1时，该**超前进/借位**加减法器完成A-B的计算，并在设计中添加一个1bit溢出指示位Overflow，Overflow=1时表示运算有溢出，Overflow=0时计算无溢出。可供使用的电路模块包括：与门、或门、非门、异或门、2选1多路选择器，请使用**尽可能少的电路模块**完成加减法器设计。

**作业说明：**

1. 请各位同学独立完成作业，禁止抄袭；

2. 提交方式：

1）无特殊情况在学校线下上课的同学请于下周上课时提交**纸版作业**。纸版作业方便助教在批改作业时进行批注，请各位同学理解；

2）作业需要**给出具体的分析作答步骤**，不能只写最后结论

2）近期因冬奥志愿者隔离等原因无法线下上课的同学请于【**3月14日中午12:00前**】将电子版作业提交至网络学堂。无法线下上课的同学请发送邮件至老师与助教邮箱说明情况（[yu-wang@tsinghua.edu.cn](mailto:yu-wang@tsinghua.edu.cn), [zhuzhenh18@mails.tsinghua.edu.cn](mailto:zhuzhenh18@mails.tsinghua.edu.cn)）已发送邮件的同学无需重新发送邮件。