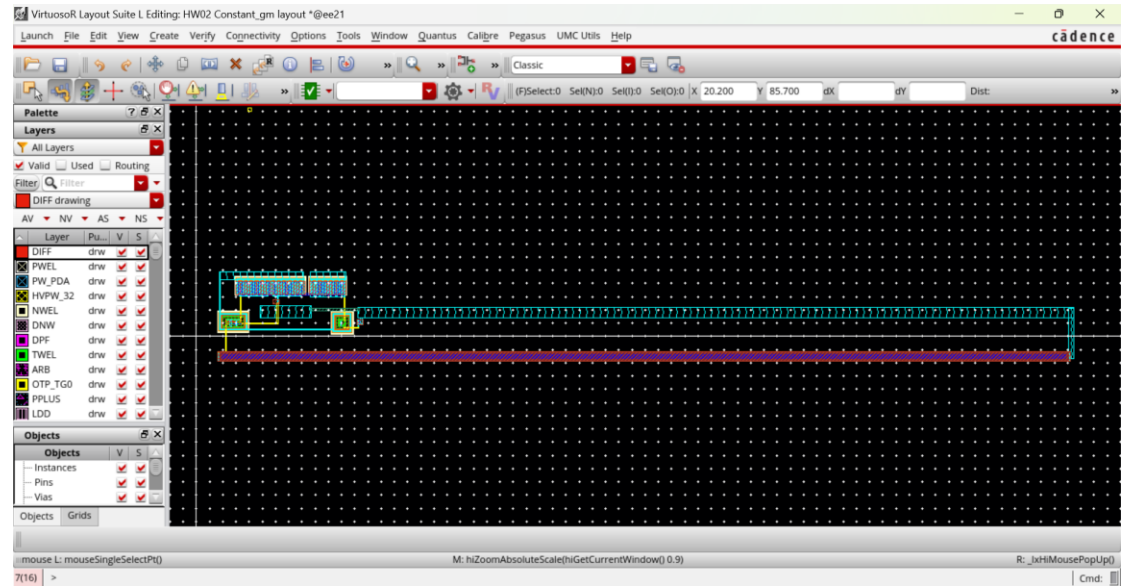


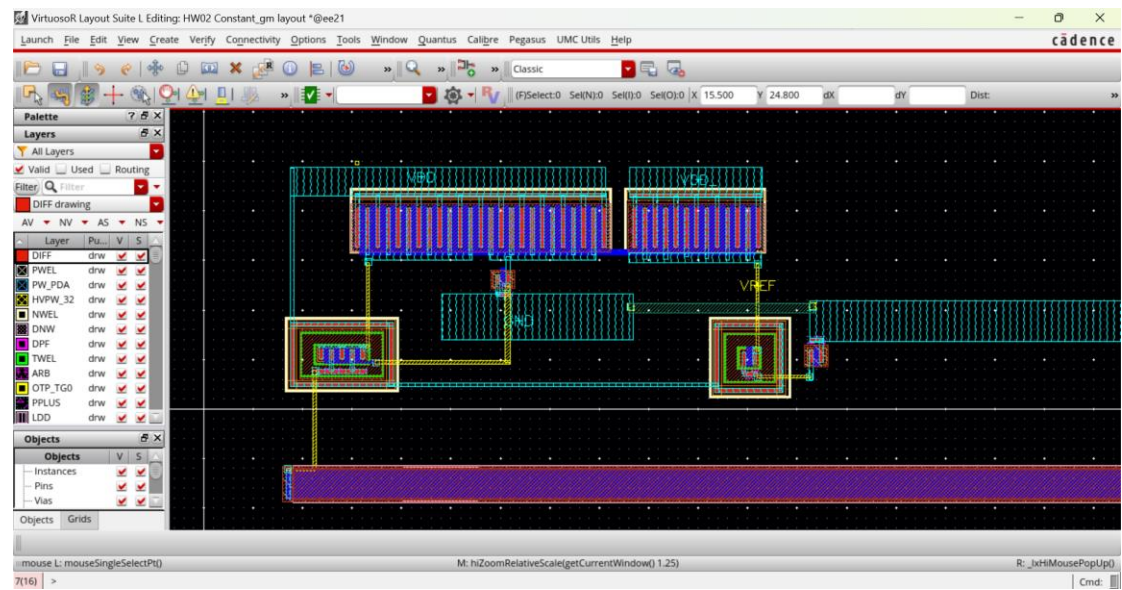
PMIC HW2_report

110511277 蔡東宏

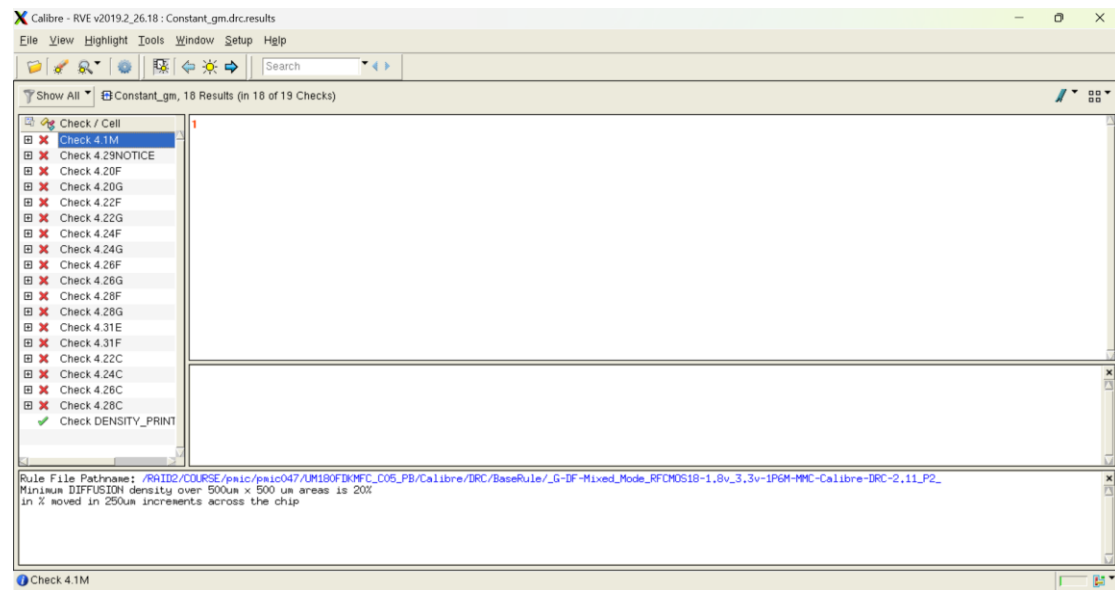
1. Layout



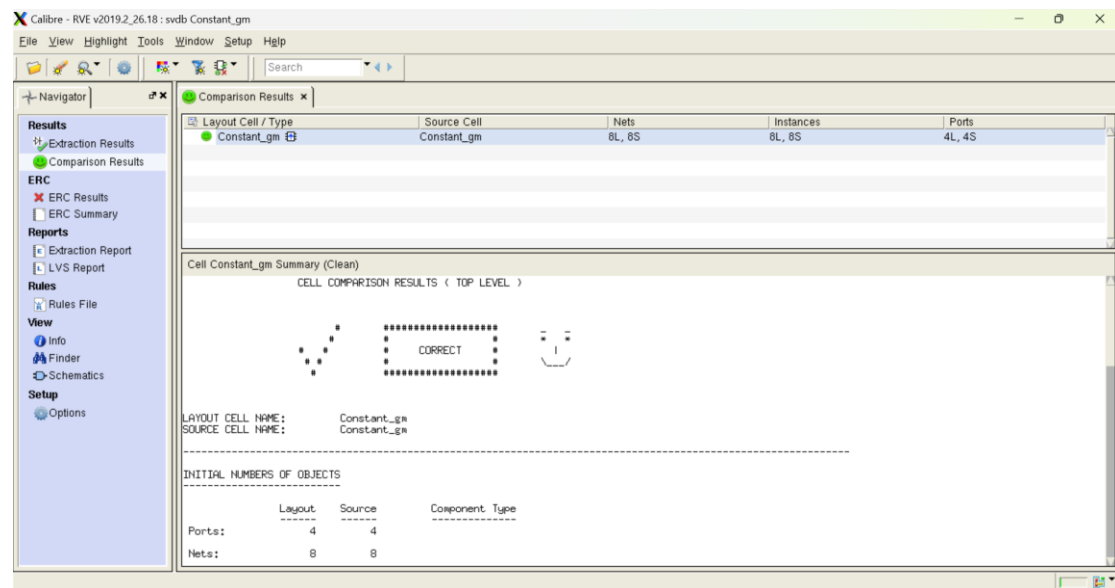
(放大)



2. DRC



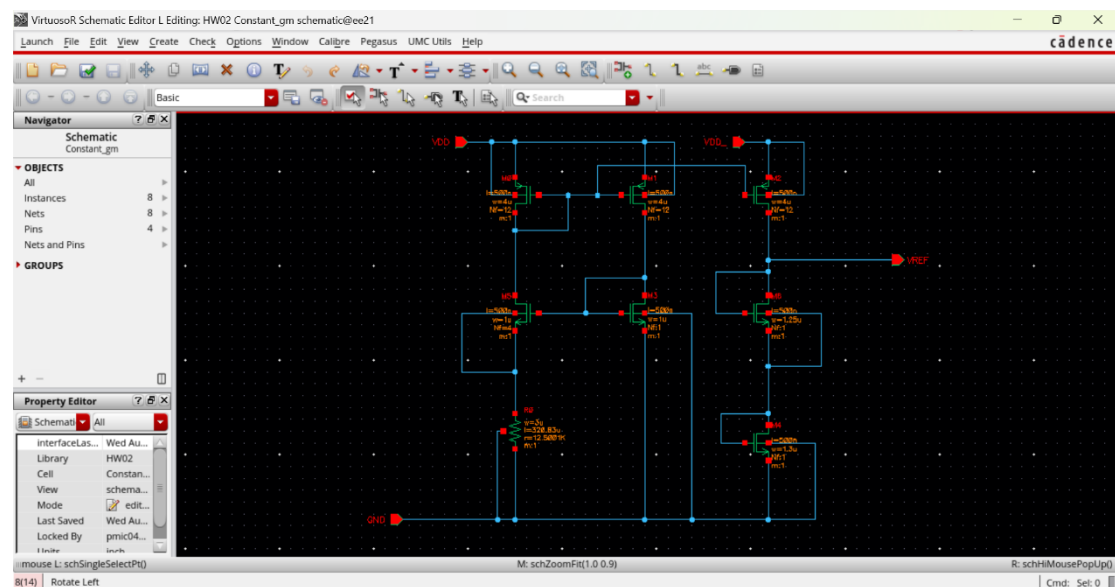
3. LVS



4. Result table

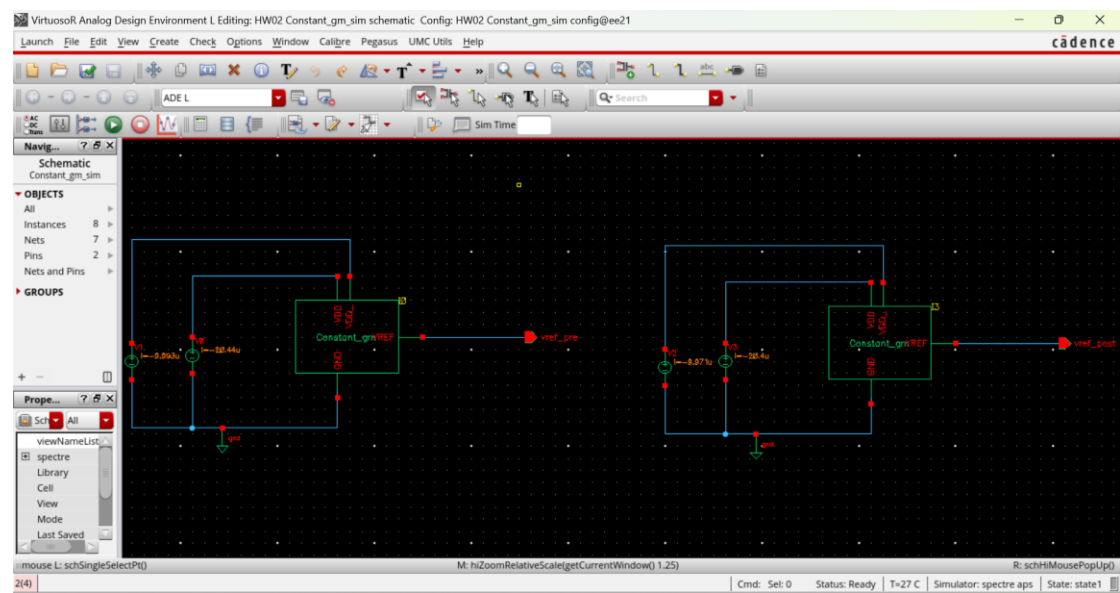
Parameters	Target spec.		Pre-sim.	Post-sim.
V_{REF}	1.2V (+/- 1%) @ $V_{DD}=1.8V$	Value (V)	1.1992V	1.1992V
		Error (%)	-0.061%	-0.061%
V_{REF}	1.2V (+/- 1%) @ $V_{DD}=1.7V-1.9V$	Value (V)	1.1922V ~ 1.2059V	1.1923V ~ 1.2060V
		Error (%)	-0.65% ~ 0.492%	-0.642% ~ 0.5%
I_{REF}	10 μ A (+/- 1%) @ $V_{DD}=1.8V$	Value (μ A)	9.9926 μ A	9.9912 μ A
		Error (%)	-0.074%	-0.288%
I_{REF}	10 μ A (+/- 5%) @ $V_{DD}=1.7V-1.9V$	Value (μ A)	9.6187 μ A ~ 10.3640 μ A	9.5981 μ A ~ 10.3420 μ A
		Error (%)	-3.183% ~ 3.64%	-4.019% ~ 3.42%
P_{VDD}	<150 μ W @ $V_{DD}=1.8V$	Power (μ W)	54.799 μ W	54.668 μ W

5. schematic



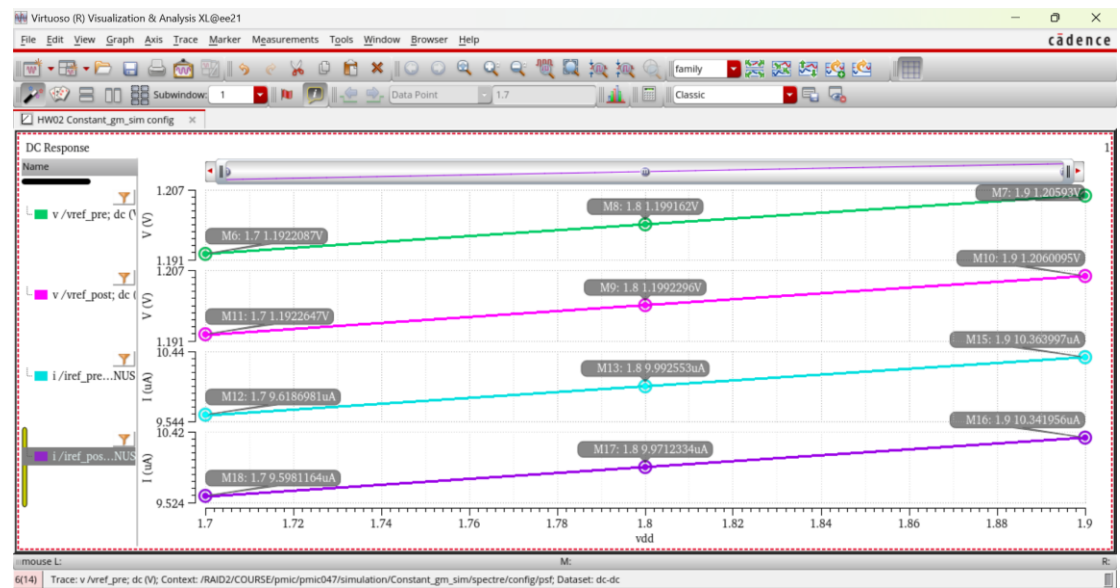
設計考量:先利用調整 R1 來使 I_{REF1} 約等於 10 μ A，因為電路上面是 current mirror，所以 $I_{REF1} = I_{REF2} = I_{REF3}$ ，接下來再利用調整 M6 以及 M7 的 w 來決定 V_{REF} ，因為此時的 I_{REF} 已經被電阻值固定住了，所以根據 NMOS 在 saturation 的特性(在固定電流以及 L 的情況下 W 和 V_{ov} 成反比)，調整 M6 和 M7 的 w 來使 V_{REF} 約等於 1.2V。

模擬用電路

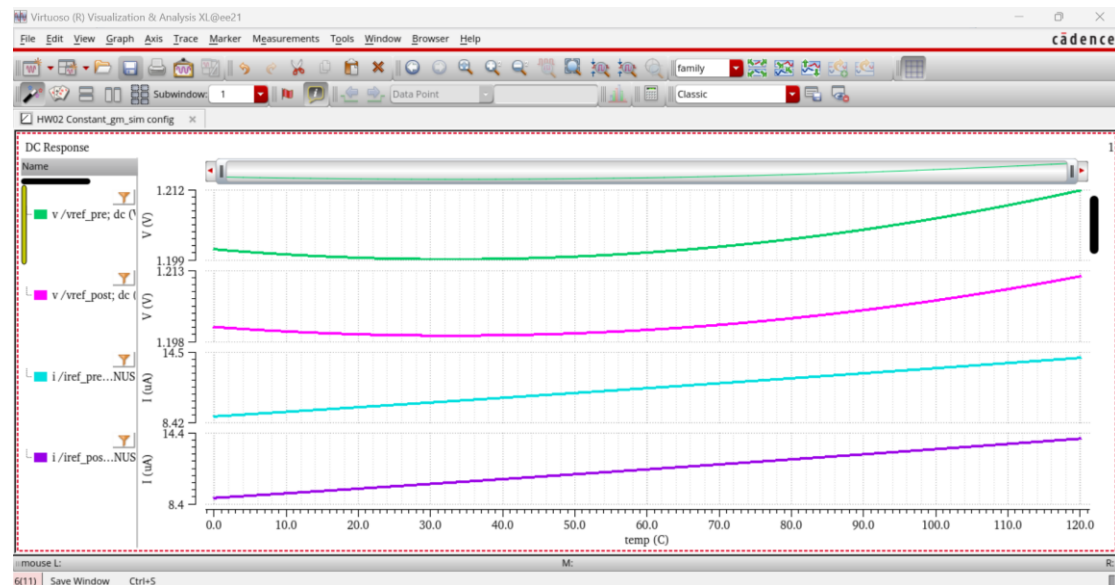


6. 波型

V_{ref} 以及 I_{ref} 對 $V_{DD}(1.7V\sim1.9V)$ 的圖(包含 pre-layout simulation 以及 post-layout simulation)

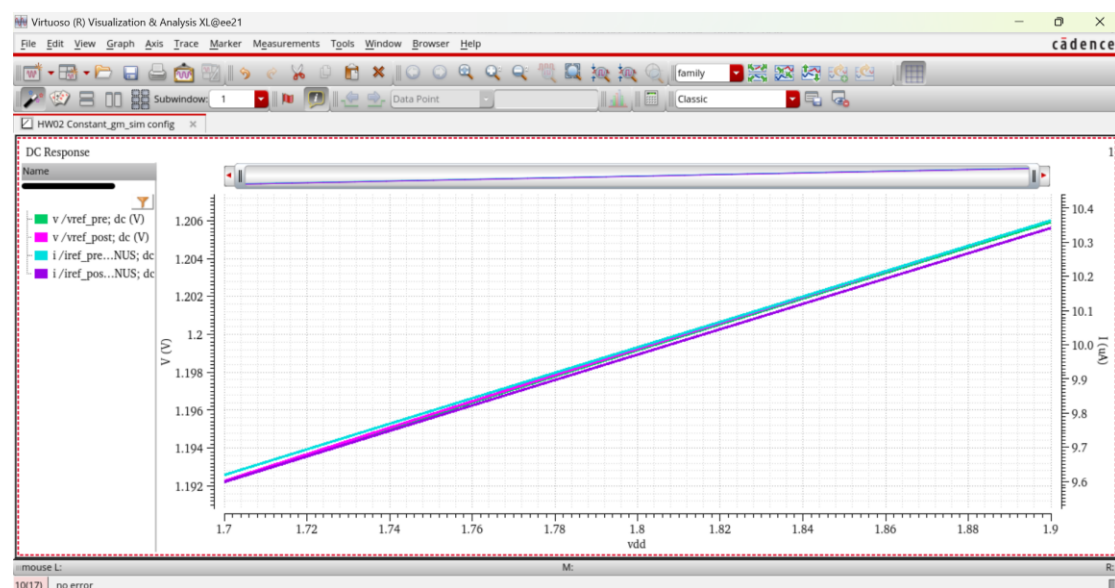


V_{ref} 以及 I_{ref} 對溫度($0^{\circ}\text{C}\sim 120^{\circ}\text{C}$)的圖(包含 pre-layout simulation 以及 post-layout simulation)



7. Summary

VDD 從 $1.7\text{V}\sim 1.9\text{V}$



溫度從 0°C 到 120°C (VDD=1.8V)

