

龙芯杯参赛总结

李航

在参加龙芯杯之前，尽管作为计算机专业的学生，我对计算机硬件方面的了解也是少之又少，正是基于这个原因，加上陆老师课上的介绍，我抱着提升自己计算机系统能力的心态报名了本次比赛。在准备比赛的过程中认识了很好的朋友，也培养了相应的能力，尽管最后没能进入决赛，但是对我而言整个过程也收获了很多，在此总结自己这次参赛积累的经验和教训。

• 完成的工作

首先说一下我在这次比赛中负责完成的工作：

1. 实现 CPU 流水线架构以及完成大部分 MIPS 指令功能，在设计上按照学长的建议参考了《数字设计和计算机体系结构》这本书的架构，在此基础上实现了一个符合初赛标准的 CPU
2. 负责调试所有代码中的 BUG 以及适配 IP 核 cache
3. 相关文档

总结来说自己完成的工作是实现 CPU 大部分的内容以及调试解决 BUG，所以在这次准备比赛的过程中自己的 verilog 和调试能力都得到了很大提高。虽然第一次写出来的代码还存在很多 BUG，但是最后都通过看波形和下板调试解决了。此外，因为是系统能力培养大赛，除了写好一个 CPU 之外，还要了解如何适配大赛一些框架，起初这些是由队友来完成，所以在这方面并没有太多了解，但在后续的调 BUG 的过程也不得不去看文档和代码才能方便调试，因此最后在系统能力这方面也有了一定程度的提高。

• 经验和教训

我自己对这次大赛的总结是，我们队基本上完成了和去年学长预赛阶段相同的工作，并在此基础上做了性能的优化，提高了 CPU 的主频。但是由于时间限制以及团队分工存在一定的不合理，最后还是没能自己写 cache，只能使用 IP 核，导致分数并没有上两位数。总结几点经验和教训如下：

1. 写代码的工作 1-2 人来完成即可，但是一定都能理解整个架构，这样方便后续分担调试 BUG 的压力，否则只能由写代码的人独自调试，效率很低；

2. 合理分配时间。我们组在有了一个性能较差的裸 CPU 之后，分成提高性能和加 cache 两个方向去做，在提高性能方面贺隽文做了很多努力，并通过不断优化使得不加 cache 的性能能达到 1 以上；对于 cache 部分，虽然有大概 2-3 周的准备时间，可能由于自己写确实存在一定难度，负责这部分的同学最终还是参考学长的经验，选择直接适配 IP 核。事后想想如果一开始分配两个人（至少有一个人能写代码）手写 cache，这个时间应该是充裕的；
3. 理论知识的重要性。在优化的过程中，有一种很明显的不知道从哪里下手的感觉，我觉得根本原因是我们不清楚朝着什么目标去优化，所以我觉得去读参考资料、相关书籍和论文还是必不可少的。

• 自我总结

在整个准备比赛的这一个学期里，从刚刚加入时候的无从下手，到跟着《自己动手写 CPU》照猫画虎写了另外一种架构的 CPU，再到假期的调试、完善和适配框架，对比来看虽然自己完成的都是一些再基础不过的内容，但正是这个从 0 到 1 的过程让我收获了很多。