



آزمایشگاه مدارهای منطقی

دانشکده مهندسی کامپیوتر دانشگاه صنعتی شریف

تابستان ۱۴۰۲



گروه شماره ۱

۴۰۱۱۰۶۲۹۹	-	سعید فراتی کاشانی
۴۰۱۱۰۵۵۶۱	-	معین آعلی
۴۰۱۱۰۶۲۰۹	-	حورا عابدین

فهرست عناوین

۱.	هدف از انجام آزمایش :	۲
۲.	تراشه و قطعات استفاده شده :	۲
۳.	شرح آزمایش :	۲
۳.۱.	پیاده سازی مدار در proteus :	۲
۳.۱.	لود کردن ۱۰۱۰ در رجیستر :	۳
۳.۲.	ساخت شمارنده جانشون :	۴
۳.۳.	شیفت رجیستر دوطرفه :	۴
۳.۴.	شیفت رجیستر دوطرفه با استفاده از تراشه ۷۴۹۵ :	۷
۳.۵.	طراحی مداری حساس به رشته های ۱۱۰۱ و ۱۱۱۰ و ۰۰۱۰ و ۰۰۰۱ :	۸

۱. هدف از انجام آزمایش :

هدف از این آزمایش ، پیاده سازی یک شیفت‌رجیستر با استفاده از تراشه ۷۴۹۵ می‌باشد .

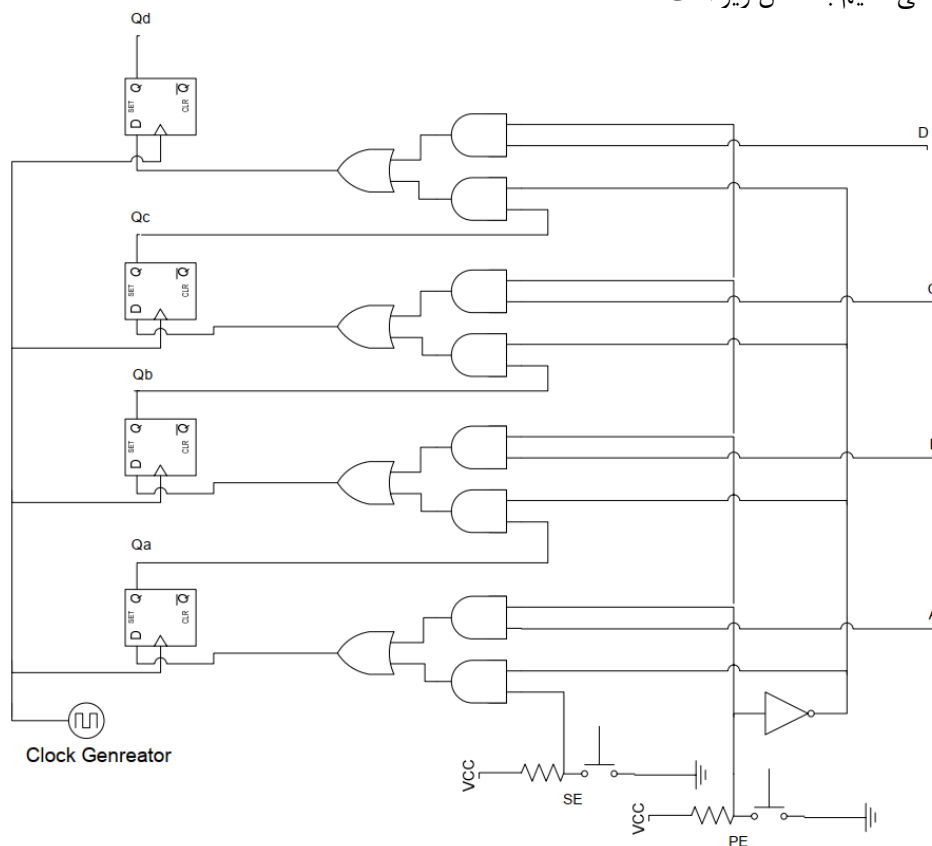
۲. تراشه و قطعات استفاده شده :

- برد بورد
- فلیپ‌فلاپ
- تراشه ۷۴۹۵
- مقاومت
- گیت OR
- گیت NOT

۳. شرح آزمایش :

۳/۱. پیاده سازی مدار در proteus :

مداری که می‌خواهید طراحی کنیم به شکل زیر است :

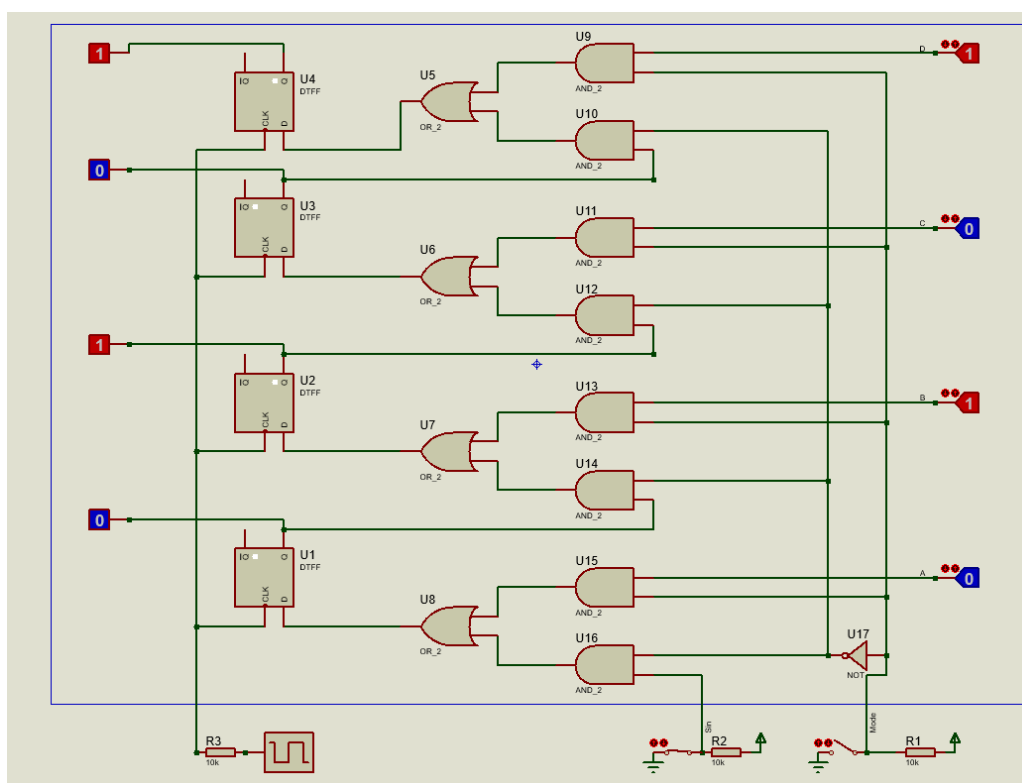


با استفاده از گیت های D-FlipFlop , OR , AND ، یک شیفت‌رجیستر ۴ بیتی با قابلیت بارگذاری موازی می‌سازیم .

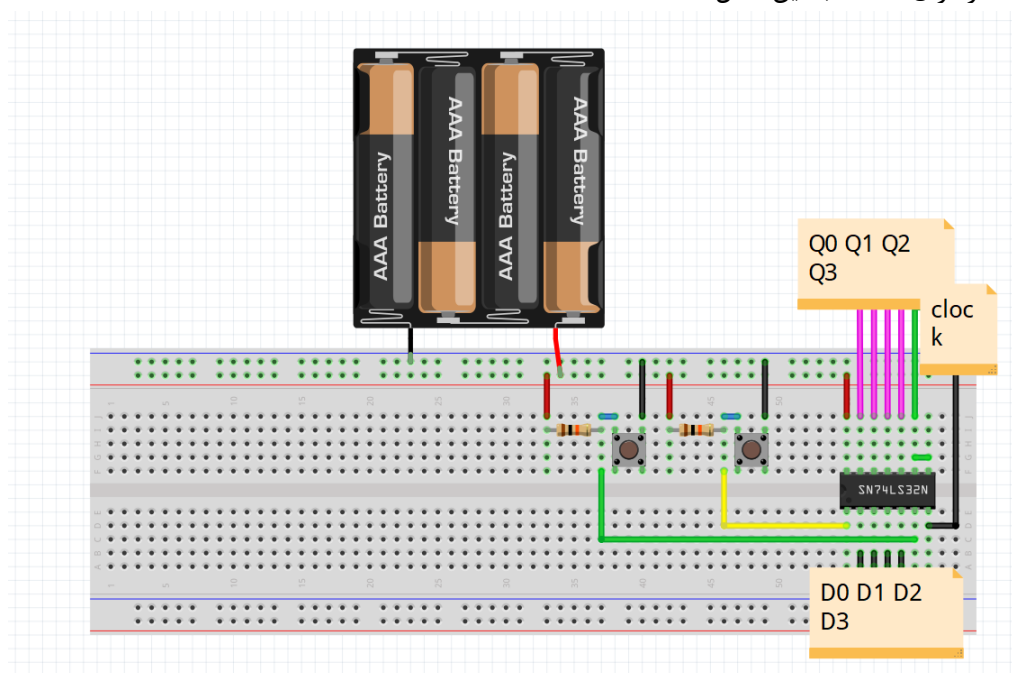
اگر بیت Mode برابر یک باشد ، با فعال شدن Clock ، رجیستر به صورت موازی Load میشود .

و اگر بیت Mode برابر صفر باشد ، با فعال شدن Clock ، رجیستر یک بیت به سمت راست شیفت می‌خورد و بیت S به جای MSB داخل رجیستر قرار می‌گیرد .

شکل مدار داخل نرم افزار Proteus :



همچنین پیاده سازی مدار در fritzing به این شکل است :

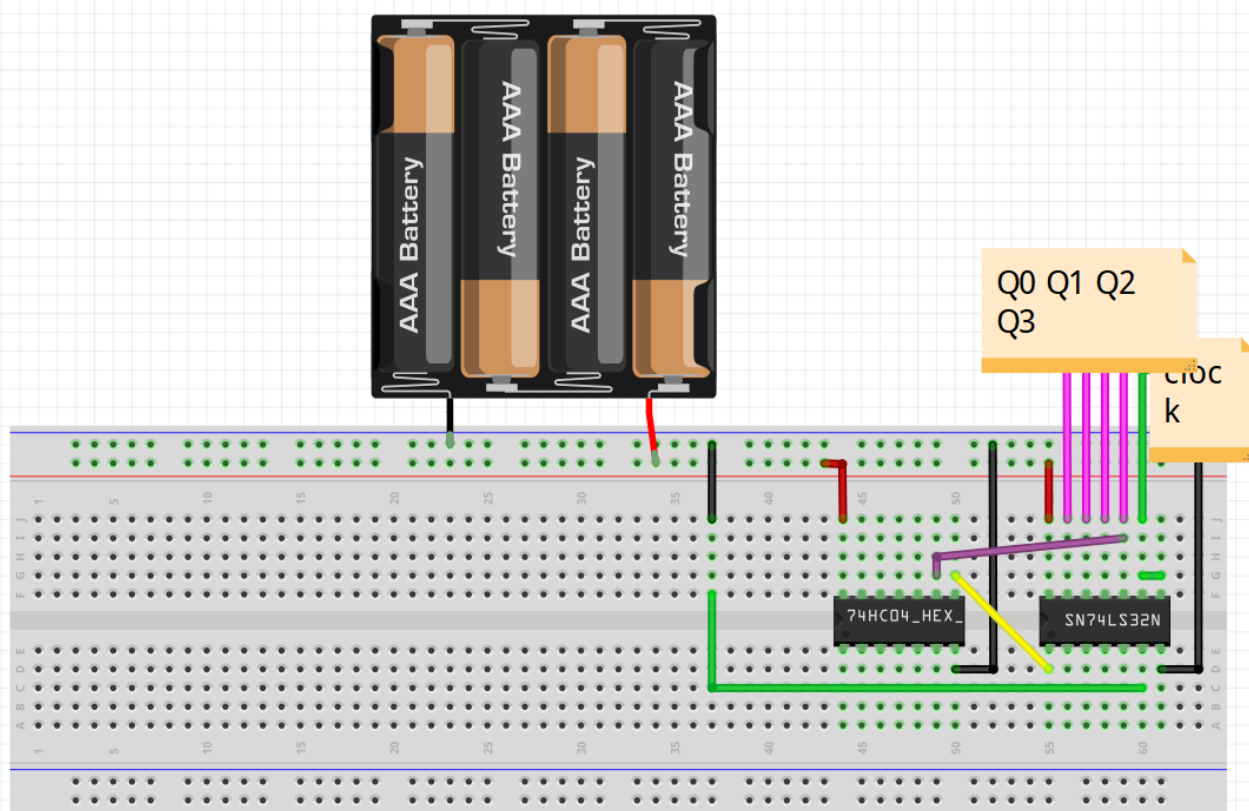
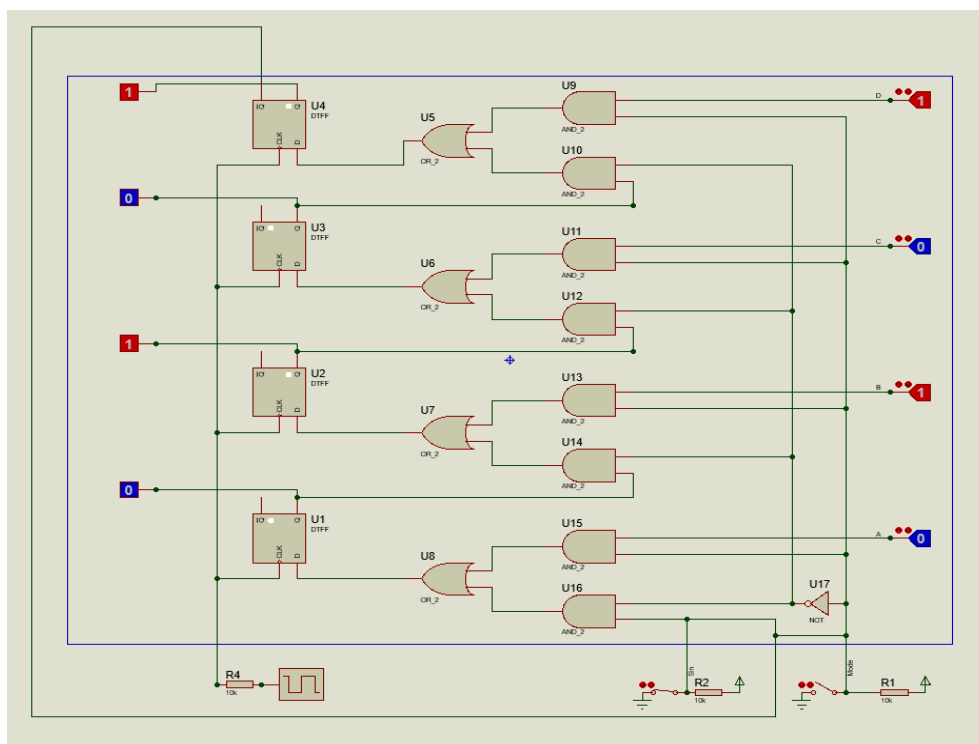


۳/۱. لود کردن ۱۰۱۰ در رجیستر:

برای اینکه مقدار ۱۰۱۰ را در رجیستر ذخیره کنیم ، به ورودی همین مقدار را می‌دهیم و بیت Mode را برابر یک قرار داده تا رجیستر Load شود . برای این کار کافیت تا یک بار دکمه ی Clock را فشرده و رها کنیم . (این کار در تصویر بالا انجام شده است !)

۳/۲. ساخت شمارنده جانسون :

Q' را به ورودی های مدار متصل کرده و داریم :



۳/۳. شیفت رجیستر دوطرفه :

حال با اعمال تغییراتی در مدار ، مدار را به یک شیفت رجیستر دوطرفه تبدیل کرده و قابلیت Load همزمان را از آن میگیریم !
 ورودی های مدار S , Mode هستند ، اگر Mode صفر باشد ، شیفت به راست و اگر Mode یک باشد ، شیفت به چپ انجام میشود و به ترتیب به جای بیت های MSB و LSB ، بیت S قرار میگیرد .

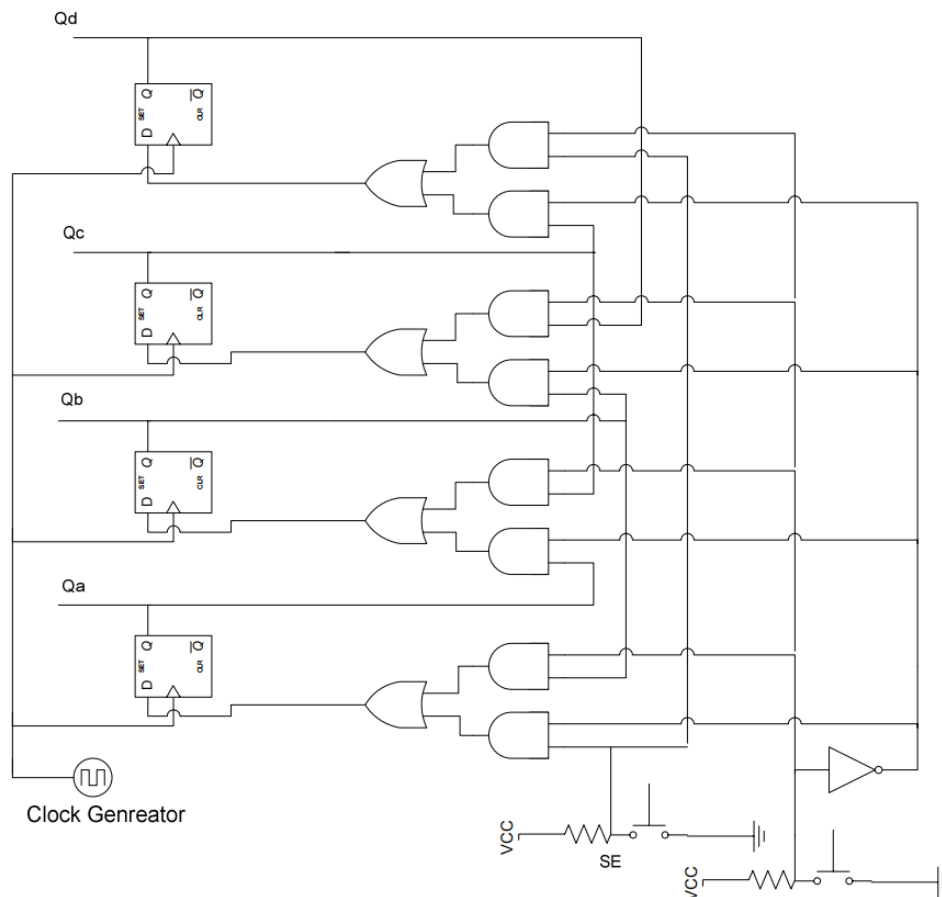
برای شیفت به راست روابط زیر برقرار است :

- $D_a = \text{Mode}.S$
- $D_b = \text{Mode}.A$
- $D_c = \text{Mode}.B$
- $D_d = \text{Mode}.C$

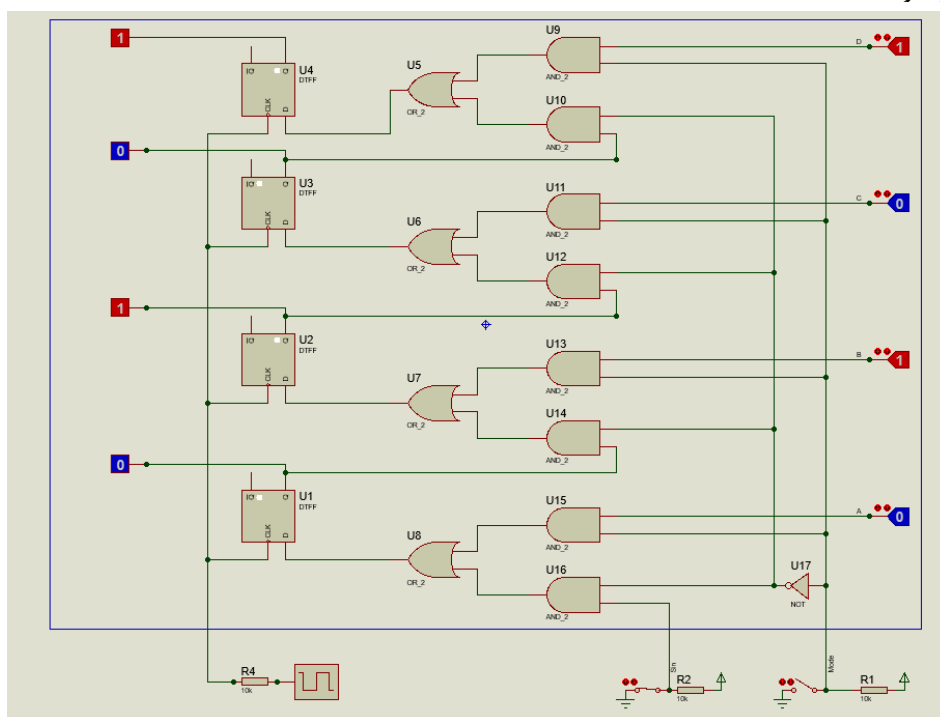
برای شیفت به چپ روابط زیر برقرار است :

- $D_a = \text{Mode}.B$
- $D_b = \text{Mode}.C$
- $D_c = \text{Mode}.D$
- $D_d = \text{Mode}.S$

مداری که میخواهیم طراحی کنیم به شکل زیر است :



بنابراین مدار به شکل زیر خواهد شد :

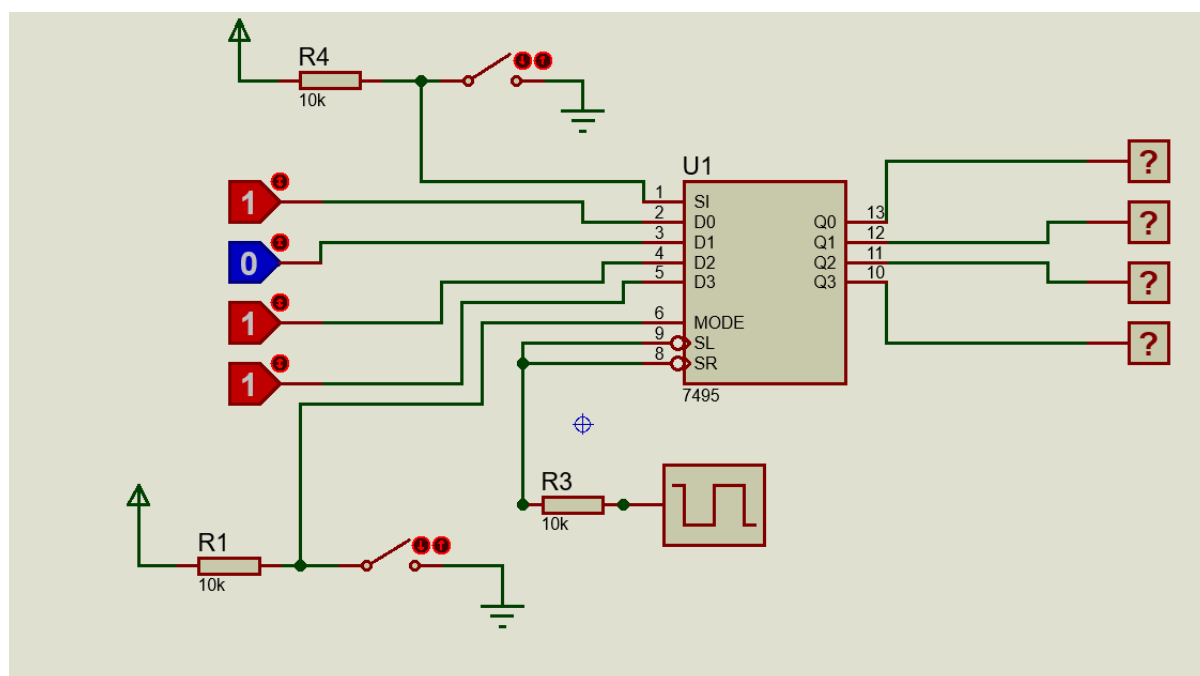
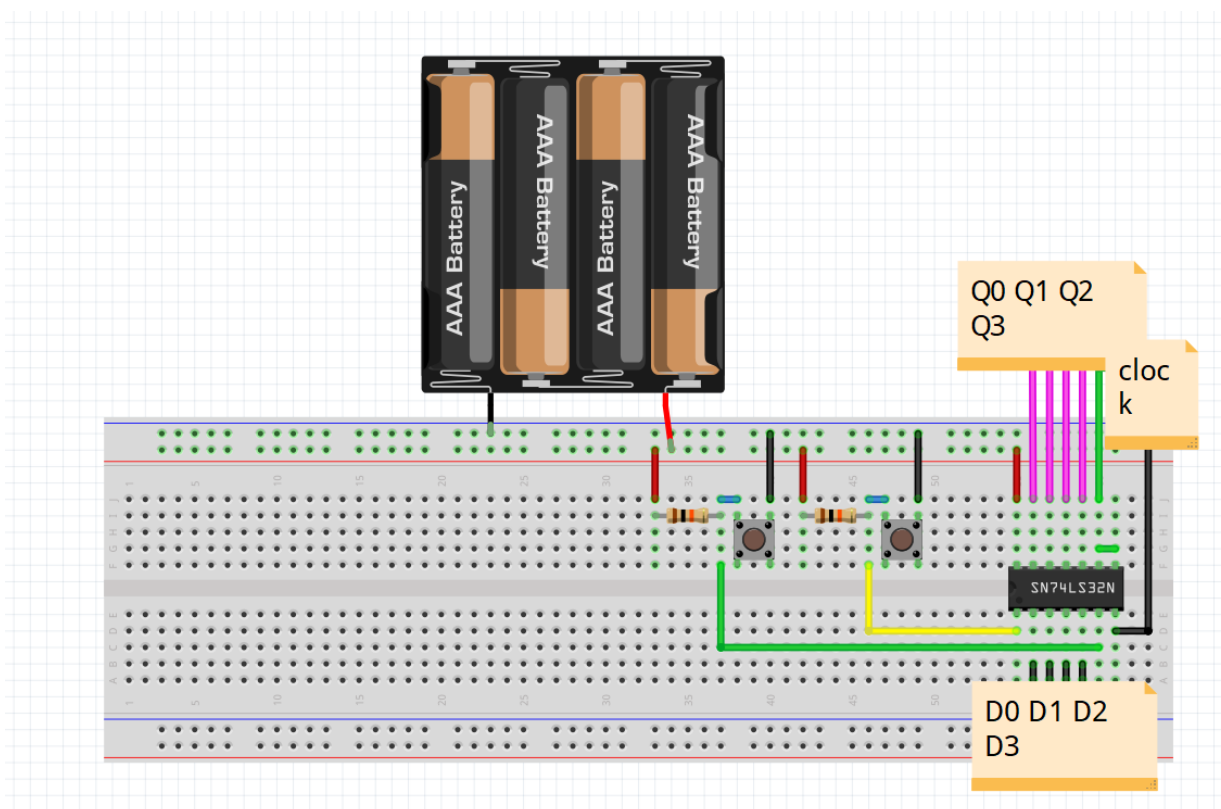


درنهایت برای شیفت به چپ و راست داریم :

- $D_a = \text{Mode.S} + \text{Mode.B}$
- $D_b = \text{Mode.A} + \text{Mode.C}$
- $D_c = \text{Mode.B} + \text{Mode.D}$
- $D_d = \text{Mode.C} + \text{Mode.S}$

۳/۴. شیفت رجیستر دو طرفه با تراشه ۷۴۹۵:

تراشه ۷۴۹۵ یک شیفت رجیستر آماده می‌باشد. در شکل زیر از آن استفاده کرده‌ایم. در این مدار، زمانی که Mode صفر باشد، با رسیدن Clock در SR شیفت به راست و با رسیدن Clock در SL، Load انجام می‌شود. پس SL و SR را به یک Clock متصل می‌کنیم.



۳/۵. طراحی مداری حساس به رشته‌های ۱۱۰۱ و ۱۱۱۰ و ۰۰۱۰ و ۰۰۰۱ :

در این مرحله مداری طراحی میکنیم که به هنگام مشاهده یکی از رشته‌های بالا خروجی آن یک شود و در غیر این صورت خروجی صفر باشد. مطابق جدول صحت مقابل و به کمک جدول کارنو داریم :

	A	B	C	D	0	1
0	0	0	0	0	1	0
1	0	0	0	1	0	1
2	0	0	1	0	0	1
3	0	0	1	1	1	0
4	0	1	0	0	1	0
5	0	1	0	1	1	0
6	0	1	1	0	1	0
7	0	1	1	1	1	0
8	1	0	0	0	1	0
9	1	0	0	1	1	0
10	1	0	1	0	1	0
11	1	0	1	1	1	0
12	1	1	0	0	1	0
13	1	1	0	1	0	1
14	1	1	1	0	0	1
15	1	1	1	1	1	0

- $$Z = A'B'C'D + A'B'CD' + ABC'D + ABCD'$$

حال مدار را به این شکل پیاده‌سازی میکنیم :

