



آزمایشگاه مدارهای منطقی

دانشکده مهندسی کامپیوتر دانشگاه صنعتی شریف

تابستان ۱۴۰۲



گروه شماره ۱

- | | | |
|-----------|---|-------------------|
| ۴۰۱۱۰۶۲۹۹ | - | سعید فراتی کاشانی |
| ۴۰۱۱۰۵۵۶۱ | - | معین آعلی |
| ۴۰۱۱۰۶۲۰۹ | - | حورا عابدین |

فهرست عناوین

۱.	عنوان آزمایش:.....	۲
۲.	هدف از انجام آزمایش :	۲
۳.	تراشه و قطعات استفاده شده :	۲
۴.	شرح آزمایش :	۲
۴.۱.	طراحی شمارنده با قابلیت شمارش رو به پایین:	۲
۴.۲.	طراحی شمارنده با قابلیت مقداردهی موازی:	۳
۴.۳.	ساخت شمارنده BCD مود ۶۴ (۰ تا ۶۳):.....	۴
۴.۴.	طراحی شمارنده سنکرونی که اعداد ۰ تا ۷ را سه تا سه تا بشمارد:.....	۴

۱. عنوان آزمایش:

هدف از این آزمایش ساخت شمارنده ها با استفاده از تراش های ۷۴۷۶ و ۷۴۹۰ میباشد .

۲. هدف از انجام آزمایش :

هدف از انجام این آزمایش پیاده سازی شمارنده دودویی و BCD می باشد. در این آزمایش یک شمارنده با استفاده از فلیپ فلاپ JK (JKFF) ساخته و سپس مدار را تست می نماییم.

پ.ن: با توجه به این که تعداد قابل توجهی از قطعات استفاده شده در این آزمایش در فریتزینگ موجود نبودند، مدارها صرفا با پروتئوس رسم شده اند.

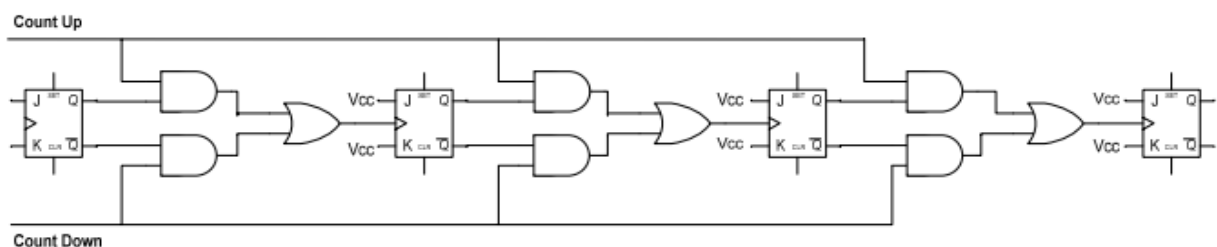
۳. تراشه و قطعات استفاده شده :

- برد بورد
- تراشه ۷۴۷۶
- تراشه ۷۴۹۰
- گیت AND
- گیت OR
- گیت XOR
- گیت NOT
- VSEG-BCD

۴. شرح آزمایش :

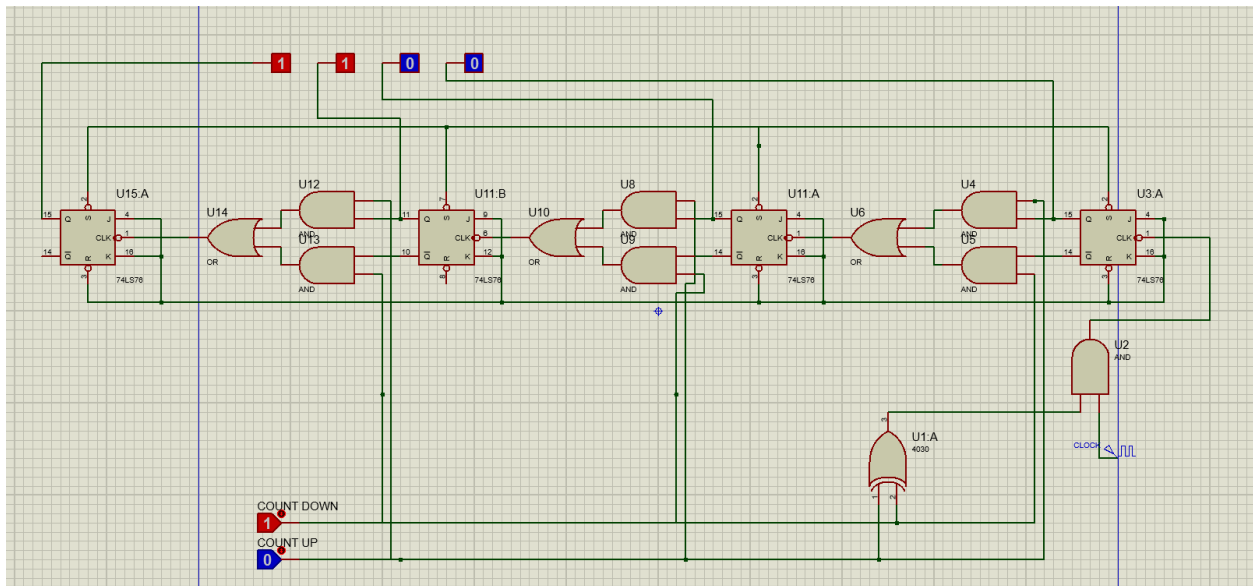
۴/۱. طراحی شمارنده با قابلیت شمارش رو به پایین:

با استفاده از ۴ فلیپ فلاپ JK، مدار را مانند شکل ۲ طراحی می کنیم (کلاک برای لود کردن مقدار جدید و فلیپ فلاپ ها برای ذخیره ی مقادیر استفاده شده اند)



شکل ۲- مدار شمارنده پیشنهادی با قابلیت شمارش رو به بالا و رو به پایین

مدار طراحی شده، قابلیت شمارش رو به بالا و پایین را دارد؛ زیرا ۲ ورودی COUNT UP و COUNT DOWN با یکدیگر XOR شده اند و به طور مثال اگر ورودی COUNT DOWN = ۱ و ورودی COUNT UP = ۰ باشد، مدار طراحی شده پایین شمارنده است و بالعکس، اگر ورودی COUNT DOWN = ۰ و ورودی COUNT UP = ۱ باشد، مدار طراحی شده بالا شمارنده است. اکنون، مدار طراحی شده را در پروتئوس رسم می کنیم:

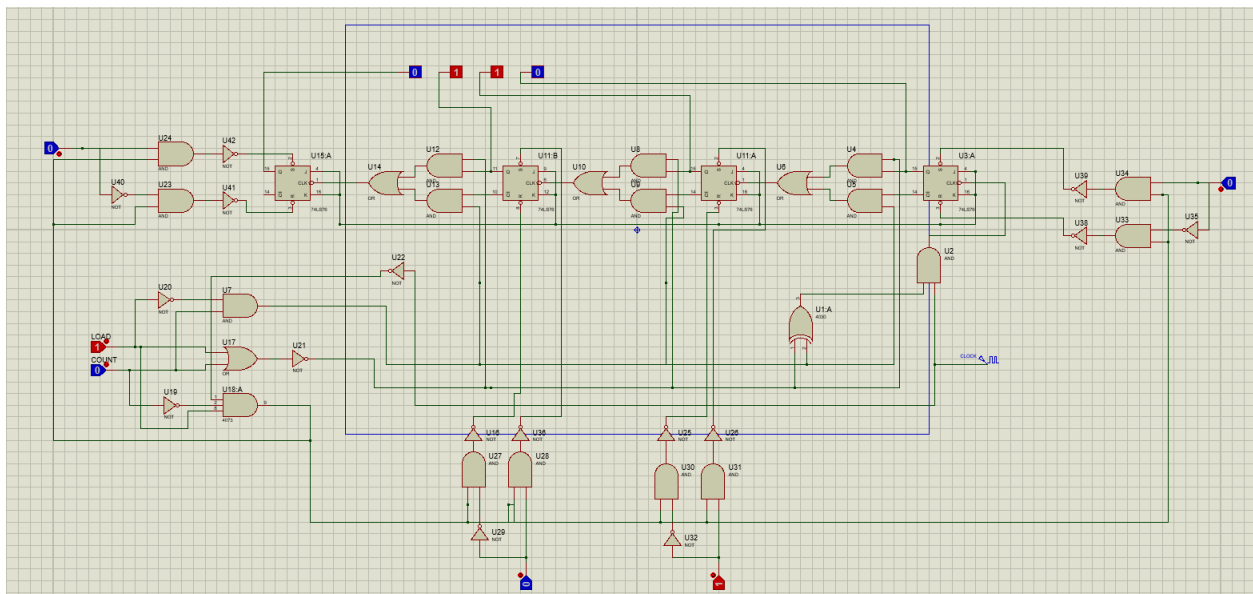


۴/۲. طراحی شمارنده با قابلیت مقداردهی موازی:

برای پیاده سازی این شمارنده، به جای COUNT UP و COUNT DOWN، دو ورودی LOAD و COUNT را به مدار اضافه می‌کنیم؛ با توجه به گیت‌های AND و OR اضافه شده، در حالتی که $COUNT = 1$ و $LOAD = 0$ است، حالت COUNT DOWN = 1 مدار قسمت الف را داریم و در حالتی که $COUNT = 0$ و $LOAD = 0$ است، حالت COUNT UP = 1 مدار قسمت الف را داریم.

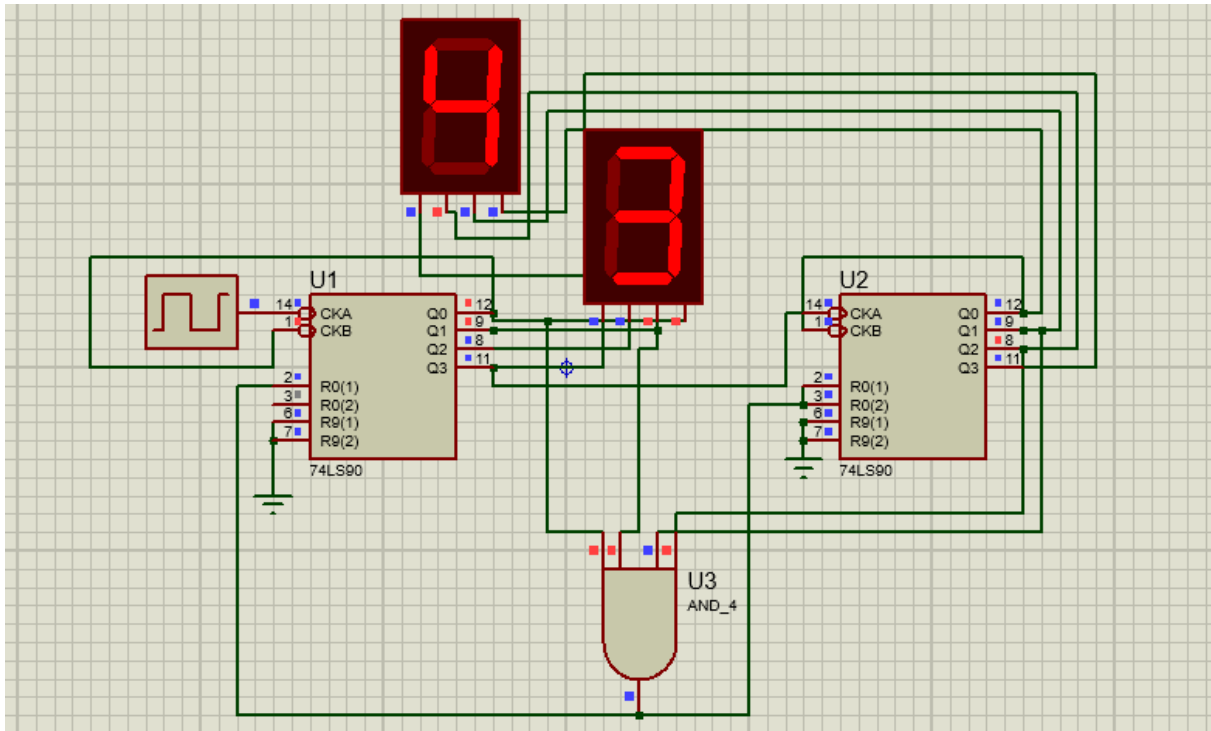
همچنین با اضافه کردن ۴ گیت به عنوان ورودی‌های موازی، این حالت را کنترل کرده ایم که اگر $COUNT = 1$ و $LOAD = 1$ باشد، مدار بدون تغییر بماند.

اکنون، مدار طراحی شده را در پروتئوس رسم می‌کنیم:



۴/۳. ساخت شمارنده BCD مود ۶۴ (۰ تا ۶۳):

با توجه به این که تراشه ۷۴LS۹۰ یک شمارنده BCD با قابلیت شمارش رو به بالا و رو به پایین و مقدار دهی اولیه است، با کنار هم قرار دادن ۲ تراشه ۷۴LS۹۰ مدار مورد نظر را طراحی می‌کنیم. (خروجی شمارنده‌ها را با نمایشگرهای ۷ قطعه ای مشاهده می‌کنیم). اکنون، مدار طراحی شده را در پروتئوس رسم می‌کنیم:



۴/۴. طراحی شمارنده سنکرونی که اعداد ۰ تا ۷ را سه تا سه تا بشمارد:

مطابق خواسته‌ی آزمایش، مدار مورد نظر باید اعداد ۰ تا ۷ را به گونه ای بشمارد که هر ۲ عدد متوالی ۳ واحد اختلاف داشته باشند؛ به عبارتی، شمارنده طراحی شده باید دنباله $\{0 \rightarrow 5 \rightarrow 2 \rightarrow 7 \rightarrow 4 \rightarrow 1 \rightarrow 6 \rightarrow 3 \rightarrow 0\}$ را بشمارد. با توجه به این که قرار است مدار با JKFF طراحی شود، ابتدا با رسم جدول حالت با توجه به مقدار ورودی، مقادیر هر کدام از J و K ها را تعیین می‌کنیم:

Q ₂	Q ₁	Q ₀	X = ۰			X = ۱			J ₂		K ₂		J _۱		K _۱		J _۰		K _۰	
			Q ₂	Q ₁	Q ₀	Q ₂	Q ₁	Q ₀	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱	X = ۰	X = ۱
۰	۰	۰	۱	۰	۱	۰	۱	۱	۱	x	۰	x	۰	x	۱	x	۱	x	۱	x
۰	۰	۱	۱	۱	۰	۱	۰	۰	۱	x	۱	x	۱	x	۰	x	x	۱	x	۱
۰	۱	۰	۱	۱	۱	۱	۰	۱	۱	x	۱	x	x	۰	x	۱	۱	x	۱	x
۰	۱	۱	۰	۰	۰	۱	۱	۰	۰	x	۱	x	x	۱	x	۰	x	۱	x	۱
۱	۰	۰	۰	۰	۱	۱	۱	۱	x	۱	x	۰	۰	x	۱	x	۱	x	۱	x
۱	۰	۱	۰	۱	۰	۰	۰	۰	x	۱	x	۱	۱	x	۰	x	x	۱	x	۱
۱	۱	۰	۰	۱	۱	۰	۰	۱	x	۱	x	۱	x	۰	x	۱	۱	x	۱	x
۱	۱	۱	۱	۰	۰	۰	۱	۰	x	۰	x	۱	x	۱	x	۰	x	۱	x	۱

سپس، با رسم جدول کارنو، هر یک از J و K ها را به دست می‌آوریم. (جدول کارنو در چرک نویس رسم شده اند و در اینجا صرفا جواب نهایی آمده است).

$$J^2 = 1$$

$$K^2 = 1$$

$$J^1 = Q \cdot X + Q \cdot X' + Q \oplus X$$

$$K^1 = Q \cdot X + Q \cdot X' + X \oplus Q$$

$$J^0 = Q \cdot X' + Q \cdot X + Q \cdot Q'$$

$$K^0 = Q \cdot X' + Q \cdot X + Q \cdot Q'$$

اکنون با استفاده از ۳ فلیپ فلاپ و گیت های مورد نیاز، مدار را طراحی می کنیم.

اکنون، مدار طراحی شده را در پروتئوس رسم می کنیم:

