

به نام خدا

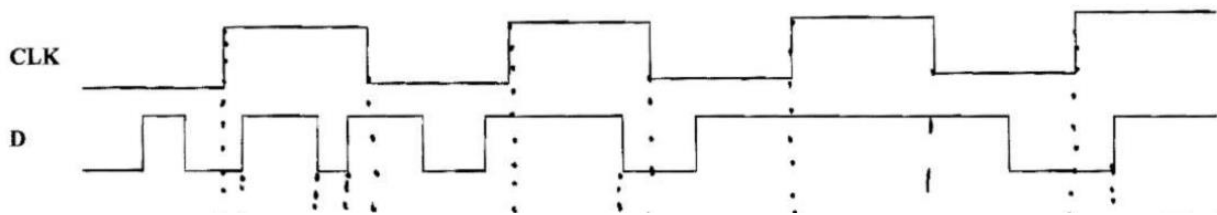
تمرین سری پنجم

طراحی سیستم‌های دیجیتال ۱

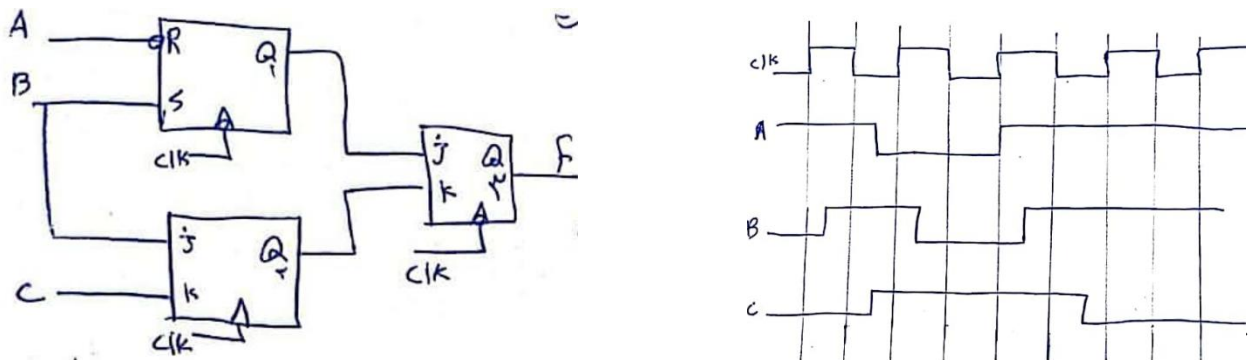
موعد تحویل: ۹۹/۱۰/۱۹

(۱) دیاگرام زمانی زیر برای یک D flip-flop داده شده است. خروجی فلیپ فلاپ را برای حالت‌های زیر رسم کنید.

الف) حساس به لبه بالارونده کلاک ب) حساس به لبه پایین‌رونده کلاک



(۲) برای مدار زیر و ورودی‌های داده شده، دیاگرام زمانی خروجی را رسم کنید. (مقادیر اولیه صفر بوده و برای Q_3 در لبه کلاک، مقدار بعد از کلاک را در نظر بگیرید)



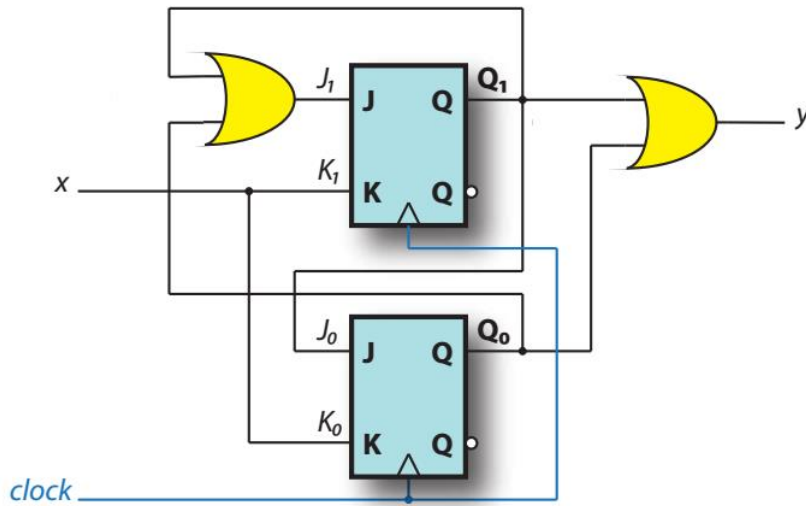
(۳) با استفاده از فلیپ فلاپ نوع D، یک فلیپ فلاپ نوع T و همچنین یک نصف‌کننده فرکانس بسازید.

(۴) برای مدار داده شده زیر مطلوبست:

الف) نوشتن معادلات حالت و خروجی

ب) بدست آوردن جدول حالت و رسم دیاگرام حالت و مشخص کردن مدل مدار (مدل میلی یا مور)

ج) بدست آوردن رشته بیت خروجی و همچنین حالت نهایی مدار به ازای ورودی: $x = 001101011$



شکل مربوط به سوال ۴

۵) مدارهایی طراحی کنید که الگوهای زیر را با در نظر گرفتن همپوشانی تشخیص دهند. طراحی را یکبار با D flip-flop و یکبار هم با JK flip-flop انجام دهید. (به عنوان تمرین اضافی، طراحی را برای ترکیبات مختلف فلیپ فلاپ‌ها نیز انجام دهید)

الف) الگوی 1111 ب) الگوی 101 ج) الگوی 0110

۶) با استفاده از JK flip-flop ها یک شمارنده BCD بصورت چرخشی طراحی کنید. (حالت‌های استفاده نشده را don't care بگذارید)

۷) با استفاده از JK flip-flop ها مداری برای دیاگرام حالت زیر طراحی کنید. (حالت‌های استفاده نشده را don't care بگذارید)

