



Lab. 02 - Verilog

Números e Displays

Projetos de Sistemas Integrados

Prof. Roberto Ribeiro Neli

Neste laboratório, vamos exercitar logicas de circuitos combinacionais que executam a conversão de números binários para decimais.

Parte I

Faça um algoritmo em Verilog que escreva os números colocados nas chaves SW₁₅₋₀, nos displays HEX3 a HEX0. O KIT deve mostrar os valores de SW₁₅₋₁₂, SW₁₁₋₈, SW₇₋₄ e SW₃₋₀ nos displays HEX3, HEX2, HEX1 e HEX0, respectivamente. Seu circuito deve ser capaz de mostrar dígitos de 0 a 9, e deve tratar os valores 1010 a 1111 como proibidos (*don't-cares*).



Parte II

Nesta etapa você deve elaborar um algoritmo em Verilog que converta 4 bits binários para dois dígitos decimais, conforme mostrado na tabela 1.

Valor Binário	Dígitos decimais	
0000	0	0
0001	0	1
0010	0	2
...
1001	0	9
1010	1	0
1011	1	1
1100	1	2
1101	1	3
1110	1	4
1111	1	5

Tabela 1. Conversor binário-decimal

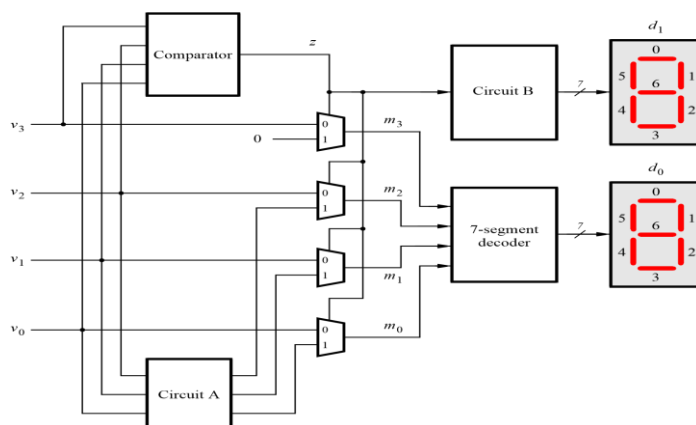
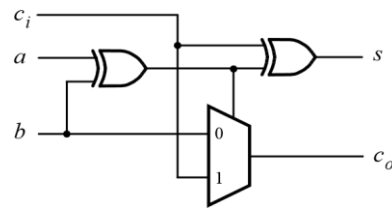


Figura 1. Projeto parcial do conversor binário-Decimal.

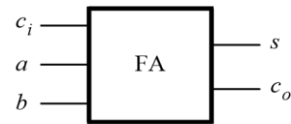


Parte III

A figura 2a ilustra um circuito somador completo ($a + b + c_i$) e a Figura 2b ilustra o símbolo deste circuito, onde tem-se as entradas **a**, **b**, e **ci** e as saídas **s** e **co**.



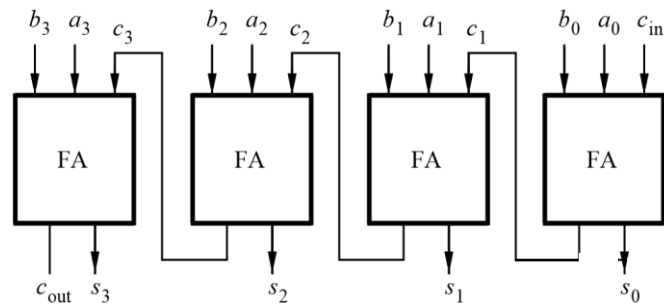
a) Circuito somador completo



b) Símbolo somador completo

b	a	c_i	c_o	s
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

c) Tabela Verdade circuito somador



d) Circuito somador de 4 bits

Figura 2. Circuito somador.

1. Crie um algoritmo em Verilog que represente um módulo somador completo e depois escreva um algoritmo *top-level* em Verilog que contenha 4 módulos do somador completo, conforme a figura 2 ilustra.
2. Use as chaves SW₇₋₄ e SW₃₋₀ para representar as entradas A e B, respectivamente. Use SW₈ para o *carry-in* **cin** do somador. Conecte as chaves SW nos seus LEDR correspondentes. Conecte as saídas do somador, **cout** e **S**, nos LEDG.



Parte IV

Projete agora um circuito em Verilog que some dois dígitos BCD. As entradas devem ser **A**, **B** e *carry-in*, **cin**.

O valor máximo deste circuito é 19 (9+9+1). Utilize as chaves SW₇₋₄ e SW₃₋₀ para as entradas A e B, respectivamente, e use SW₈ para o *carry-in*. Conecte as chaves SW aos LEDs LEDR correspondentes. Conecte os bits da operação A+B nos LEDG (4 bits da soma + *carry-out*).

Mostre os valores de A e B nos displays HEX6 e HEX4, o resultado da soma nos displays HEX1 e HEX0.



Parte V

Desenvolva em Verilog um circuito que some 2 números BCD de 2 dígitos, A₁ A₀ e B₁ B₀ resultando em uma saída BCD de 3 dígitos S₂ S₁ S₀. Use duas instâncias do circuito da parte IV para projetar este circuito.

Use SW₁₅₋₈ e SW₇₋₀ para informar os números A₁ A₀ e B₁ B₀, respectivamente.

O valor de A₁ A₀ devem ser mostrados em HEX7 e HEX6, enquanto B₁ B₀ mostrados em HEX5 e HEX4. A soma S₂ S₁ S₀, nos displays HEX2, HEX1 e HEX0.



Part VI

Neste tópico você verá uma abordagem diferente, onde um somador de 2 dígitos é representador pelo pseudocódigo a seguir:

```
1  T0= A0 + B0
2  if (T0> 9) then
3    Z0= 10;
4    c1= 1;
5  else
6    Z0= 0;
7    c1= 0;
8  end if
9  S0= T0 - Z0
10 T1= A1 + B1 + c1
11 if (T1> 9) then
12  Z1= 10;
13  c2= 1;
14 else
15  Z1= 0;
16  c2= 0;
17 end if
18 S1= T1 - Z1
19 S2= c2
```

Você pode notar neste pseudocódigo que: as linhas 1, 9, 10, e 18 representam somadores, as linhas 2-8 e 11-17 representam multiplexadores, e as condicionais $T0 > 9$ e $T1 > 9$, representam comparadores. Escreva um código em Verilog que represente este pseudocódigo.



Parte VII

Projete um circuito combinacional que converta um número binário de 6 bits em um número decimal de 2 dígitos. Utilize as chaves SW_{5-0} para informar o número binário e os displays HEX1 e HEX0 para mostrar o número decimal. Implemente seu circuito no KIT DE2-115 e demonstre a funcionalidade.



= Chamar o professor para validar o exercício.

Adaptado dos exemplos que acompanham o KIT DE2-115.